

江苏高校品牌专业建设工程资助项目

电子技术

(第二版)

刘海春 主编



科学出版社

(TN-1549.01)

电子技术

(第二版)



科学出版社互联网入口 全书视频资源
科学出版社 工科分社
联系电话: 010-64010637
销售电话: 010-64031535
E-mail: gk@mail.sciencep.com

www.sciencep.com

ISBN 978-7-03-051477-6



9 787030 514776 >

定价: 39.80 元

知识无价 开源共享

获取更多 免费 学习资料

访问

<https://nuaa.store>

电子技术

(第二版)

刘海春 主编

科学出版社

北京

内 容 简 介

本书由模拟电子技术和数字电子技术构成,其中模拟电子技术包括半导体器件、基本放大电路、集成运算放大器、信号发生电路、直流稳压电源等;数字电子技术包括组合逻辑电路、时序逻辑电路及模/数、数/模转换电路等。

本书可作为普通高等学校非电类(如机械类)专业本科生的教材,也可供相关专业的工程技术人员参考。

图书在版编目(CIP)数据

电子技术/刘海春主编. —2版. —北京:科学出版社,2017.1

ISBN 978-7-03-051477-6

I. ①电… II. ①刘… III. ①电子技术—高等学校—教材 IV. ①TN

中国版本图书馆CIP数据核字(2017)第001610号

责任编辑:余江 张丽花/责任校对:郭瑞芝

责任印制:霍兵/封面设计:迷底书装

科学出版社出版

北京东黄城根北街16号

邮政编码:100717

<http://www.sciencep.com>

北京市文林印务有限公司印刷

科学出版社发行 各地新华书店经销

*

2006年1月第一版 开本:787×1092 1/16

2017年1月第二版 印张:17 1/4

2017年1月第一次印刷 字数:417 000

定价:39.80元

(如有印装质量问题,我社负责调换)

前 言

本书第一版(董尔令主编)于 2006 年 1 月出版发行,至今已经历十年。在此期间,电子技术的发展突飞猛进,学科前沿日新月异,以电子信息技术为基础支撑的互联网正日益深刻地改变着整个社会。同时,随着 2013 年我国加入国际本科工程学位互认协议——《华盛顿协议》,高校工科课程教学对教材的要求也发生了明显的变化。因此,有必要对教材进行修订、完善,以适应新形势的需要。

本书是根据教育部高等学校电子电气基础课程教学指导分委员会于 2005 年新修订的“电子技术基础课程教学基本要求”,在第一版的基础上完善、提高而编写的。

与第一版相比,第二版在强化基础知识、基本概念的同时,更加突出工科课程的工程应用及背景,具体修订如下:

(1)增加了“绪论”部分,使读者对电子技术有一个全面的了解。

(2)将二极管、三极管、场效应管及晶闸管等内容集中于第 1 章,便于学生理解及比较。同时将“晶闸管整流电路”调整至“直流稳压电源”,删除“晶闸管及其应用”一章,以体现内容的完整性、统一性。

(3)删除“存储器和可编程逻辑器件”一章。考虑到大部分高校已开设可编程逻辑器件的必修或选修课,在本书中单列此部分内容已无太大的必要。

(4)重点压缩“分立元件放大电路”的篇幅,适度删减部分章节的习题,同时增加了基于芯片的电路分析、设计的内容,以体现现代工程模块化、集成化的设计应用思想。

(5)除绪论及第 7 章之外,在每一章的起始部分,增加了一节“发展历史”,使学生了解课程内容的相关历史背景;此外,从第 2 章开始,每章的末尾均安排了“工程应用”,有助于学生了解学科知识的工程应用,提高理论联系实际的能力。

(6)针对一些重要的知识点,结合数字化出版技术,设计了二维码辅助教学栏目,使教材的导学功能从平面走向立体。全书共提供了 13 个教学视频,其中包括数个在全国以及省级教学比赛中获奖的教学片段,这些视频从知识进化的角度,力图对一些复杂知识点进行底层还原,体现了研究性教学的内在要求,将为读者的学习提供有效帮助。

(7)根据不同专业的需求,对教材内容进行了区分标识。

(8)增加了基于 EDA 软件的仿真教学内容。

由于非电类专业众多,对电子技术的要求也各不相同,为方便各专业的教学,将本书的内容分为三类。

(1)基本内容:教学基本要求所规定的内容。

(2)选讲内容(标以“*”) :如场效应管、波形发生电路等,适合机电类专业。

(3)拓展性内容(标以“Δ”) :如非正弦信号发生器、模/数转换器等,适合对电子技术

学科有较高要求的教学对象。

本书第 0、1、2 章由刘海春编写，第 3 章由罗运虎编写，第 4、5 章由金艳编写，第 6 章由翁晓光编写，第 7 章由郭健编写，第 8 章由王勤编写。本书所有二维码视频均由刘海春负责录制。

在编写本书的过程中，得到了第一版作者的热情指导，并参考了许多教材、论文的内容，在此一并表示感谢！

由于作者水平有限，难免有不妥之处，敬请读者批评指正。

作者信箱：nuaalhc@nuaa.edu.cn

作者

2016 年 10 月

目 录

前言

第 0 章 绪论	1
0.1 信号	1
0.2 模拟电路	2
0.3 数字电路	2
0.4 电子设计自动化软件介绍	3
第 1 章 半导体器件	7
1.1 发展历史	7
1.1.1 真空二极电子管	7
1.1.2 真空三极电子管	8
1.1.3 第一台电子管计算机	8
1.1.4 半导体二极管	9
1.1.5 半导体三极管(晶体管)	9
1.2 半导体的基本知识	10
1.2.1 本征半导体	11
1.2.2 杂质半导体	11
1.3 PN 结及其单向导电性	12
1.3.1 PN 结的形成	13
1.3.2 PN 结的单向导电性	13
1.4 半导体二极管	14
1.4.1 基本结构	14
1.4.2 伏安特性	15
1.4.3 主要参数	15
1.4.4 含二极管电路的分析计算	16
1.4.5 稳压二极管	17
1.5 半导体三极管	18
1.5.1 基本结构	18
1.5.2 放大原理	19
1.5.3 特性曲线	21
1.5.4 主要参数	22
1.6 场效应管*	24
1.6.1 N 沟道增强型绝缘栅场效应管	24
1.6.2 N 沟道耗尽型绝缘栅场效应管	26
1.7 晶闸管 [△]	28

1.7.1	基本结构	28
1.7.2	工作原理	29
1.7.3	伏安特性	30
1.7.4	主要参数	31
	习题	32
第2章	基本放大电路	35
2.1	发展历史	35
2.2	基本放大电路的组成及工作原理	36
2.2.1	基本放大电路的组成	36
2.2.2	电路的工作原理	37
2.3	放大电路的静态分析	38
2.3.1	估算法	38
2.3.2	图解法	39
2.4	放大电路的动态分析	40
2.4.1	图解法	40
2.4.2	微变等效电路法	44
2.5	静态工作点的稳定	48
2.5.1	温度对静态工作点的影响	49
2.5.2	分压式偏置放大电路	49
2.6	射极输出器——共集电极放大电路	52
2.6.1	静态分析	52
2.6.2	动态分析	53
2.6.3	射极输出器的特点和用途	55
2.7	场效应管放大电路*	56
2.8	多级放大电路及频率特性	58
2.8.1	多级放大电路的耦合方式	59
2.8.2	阻容耦合多级放大电路的分析	59
2.8.3	阻容耦合放大电路的频率特性	61
2.9	放大电路中的负反馈	62
2.9.1	反馈的基本概念	62
2.9.2	反馈的分类	64
2.9.3	交流负反馈对放大电路工作性能的影响	67
2.10	差动放大电路*	70
2.10.1	直接耦合放大电路	70
2.10.2	基本差动放大电路	72
2.10.3	典型差动放大电路	74
2.11	功率放大电路*	77
2.11.1	功率放大电路的一般问题	78
2.11.2	互补对称放大电路	79

2.12	工程应用	82
	习题	83
第3章	集成运算放大器	90
3.1	发展历史	90
3.2	集成运算放大器简介	91
3.2.1	集成运算放大器的特点	91
3.2.2	集成运算放大器的基本组成	91
3.2.3	集成运算放大器的主要技术参数	93
3.2.4	理想集成运算放大器	94
3.3	基本运算电路	96
3.3.1	比例运算电路	96
3.3.2	加减运算电路	99
3.3.3	积分和微分运算电路	101
3.4	有源滤波器*	105
3.4.1	滤波器的作用和分类	105
3.4.2	有源低通滤波器的工作原理	106
3.4.3	有源高通滤波器的工作原理	107
3.5	采样保持电路*	108
3.6	电压比较器	109
3.6.1	单门限电压比较器	109
3.6.2	滞回电压比较器*	111
3.7	集成运放的使用	112
3.8	工程应用	114
3.8.1	同相比例运算电路的应用	114
3.8.2	滤波器的应用	115
3.8.3	采样保持电路的应用*	116
3.8.4	单门限比较器的应用	116
	习题	117
第4章	信号发生电路	125
4.1	发展历史	125
4.2	正弦波振荡电路	126
4.3	RC正弦波振荡电路	128
4.4	LC正弦波振荡电路	129
4.4.1	变压器反馈式振荡电路	129
4.4.2	三点式振荡电路	130
4.5	石英晶体正弦波振荡电路 [△]	131
4.6	非正弦信号发生器*	133
4.6.1	矩形波发生电路	133
4.6.2	三角波发生电路	134

4.6.3	锯齿波发生电路	135
4.7	工程应用	135
4.7.1	调频无线话筒电路	135
4.7.2	RC 振荡电路仿真	136
	习题	137
第 5 章	直流稳压电源	140
5.1	发展历史	140
5.2	整流滤波电路	140
5.2.1	单相半波整流电路	140
5.2.2	单相桥式整流电路	142
5.2.3	三相桥式整流电路	144
5.2.4	滤波电路	146
5.3	单相可控整流电路 [△]	149
5.3.1	单相半波可控整流电路	149
5.3.2	单相半控桥式整流电路	151
5.4	直流稳压电路	152
5.4.1	稳压管稳压电路	152
5.4.2	线性稳压电源	154
5.4.3	开关稳压电源 [△]	157
5.5	工程应用	160
5.5.1	串联型线性稳压源实用设计	160
5.5.2	电饭煲的电源供电电路	161
	习题	162
第 6 章	门电路和组合逻辑电路	164
6.1	发展历史	164
6.2	数字电路基础	165
6.2.1	数字电路的工作信号	165
6.2.2	晶体管的开关作用	166
6.3	分立元件门电路	168
6.3.1	二极管与门电路	168
6.3.2	二极管或门电路	169
6.3.3	晶体管非门电路	170
6.3.4	复合门电路	171
6.4	TTL 集成门电路	172
6.4.1	TTL 与非门电路	172
6.4.2	集电极开路与非门*	176
6.4.3	三态输出与非门*	177
6.5	MOS 集成门电路 [△]	178
6.5.1	CMOS 非门	178

6.5.2	CMOS 与非门	179
6.5.3	CMOS 或非门	179
6.5.4	CMOS 传输门	179
6.6	集成门电路使用注意事项	180
6.6.1	CMOS 门和 TTL 门的接口 [△]	180
6.6.2	TTL 和 CMOS 电路带负载时的接口问题	181
6.6.3	多余输入端的处理	182
6.7	逻辑代数	182
6.7.1	逻辑代数运算法则	182
6.7.2	逻辑函数的表示方法	184
6.7.3	逻辑函数的化简	185
6.8	组合逻辑电路的分析和设计	189
6.8.1	组合逻辑电路的分析方法	189
6.8.2	组合逻辑电路的设计方法	190
6.9	加法器	191
6.9.1	半加器	191
6.9.2	全加器	192
6.10	编码器	193
6.10.1	二进制编码器	193
6.10.2	二-十进制编码器(BCD 编码器)	194
6.10.3	优先编码器	195
6.11	译码器	197
6.11.1	二进制译码器	197
6.11.2	二-十进制译码器	199
6.11.3	二-十进制显示译码器	200
6.12	数据分配器和数据选择器*	202
6.12.1	数据分配器	202
6.12.2	数据选择器	203
6.13	比较器 [△]	205
6.14	组合逻辑电路中的竞争冒险 [△]	205
6.15	工程应用	206
6.15.1	双控开关电路	206
6.15.2	动态显示电路	207
6.15.3	水位检测电路	208
	习题	209
第 7 章	触发器和时序逻辑电路	213
7.1	双稳态触发器	213
7.1.1	基本触发器	213
7.1.2	同步 RS 触发器	214

7.1.3	主从 JK 触发器	216
7.1.4	维持阻塞 D 触发器	217
7.1.5	CMOS D 触发器	218
7.1.6	触发器的直接置位和直接复位	219
7.1.7	触发器逻辑功能的转化	219
7.1.8	触发器功能仿真分析	221
7.2	寄存器*	222
7.2.1	数码寄存器	222
7.2.2	移位寄存器	222
7.2.3	寄存器功能仿真分析	223
7.3	计数器	224
7.3.1	同步计数器	224
7.3.2	异步计数器	226
7.3.3	集成计数器	228
7.3.4	环形计数器*	231
7.3.5	计数器功能仿真分析	232
7.4	单稳态触发器*	233
7.5	多谐振荡器 ^Δ	234
7.6	555 集成定时器及其应用 ^Δ	235
7.6.1	用 555 定时器组成的单稳态触发器	236
7.6.2	用 555 定时器组成的多谐振荡器	237
7.6.3	用 555 定时器组成单稳态触发器仿真分析	238
7.6.4	用 555 定时器组成多谐振荡器仿真分析	239
7.7	工程应用	240
7.7.1	简易催眠器	240
7.7.2	八路彩灯控制	240
	习题	241
第 8 章	数/模和模/数转换器^Δ	245
8.1	发展历史	245
8.2	数/模转换器	246
8.2.1	T 形电阻网络 DAC	246
8.2.2	倒 T 形电阻网络 DAC	247
8.2.3	DAC 的主要技术指标	248
8.2.4	集成 DAC 单元介绍举例	249
8.3	模/数转换器	251
8.3.1	逐次逼近型 ADC	251
8.3.2	双积分型 ADC	253
8.3.3	ADC 的主要技术指标	255
8.3.4	集成 ADC 芯片	255

8.4 工程应用	258
8.4.1 ADC 与单片机的接口	258
8.4.2 DAC 与单片机的接口	260
习题	260
参考文献	262

第0章 绪 论

内容概要: 电子技术(Electronics)包括模拟电子技术(Analog Electronics)和数字电子技术(Digital Electronics)。模拟电子技术主要涉及模拟信号的处理、变换及产生等,数字电子技术则针对的是数字信号的逻辑分析、运算等。在模拟电子电路和数字电子电路之间,则是数/模转换和模/数转换电路。此外,在电路的设计过程中,仿真是重要的一环,学习者应掌握至少一门电路仿真软件的使用方法。

重点要求: 了解信号、模拟电路和数字电路的基本概念,模拟信号与数字信号的转换,以及电路设计仿真软件的使用方法。

0.1 信 号

在自然界中,存在着各种各样的信号,如温度、压力、速度等,这些大部分都是非电信号,为方便处理,通常需要采用传感器将其转换成相应的电信号,由此便产生了各类传感器,如温度传感器、压力传感器、速度传感器等。信号的形式多种多样,根据是否周期性变化,

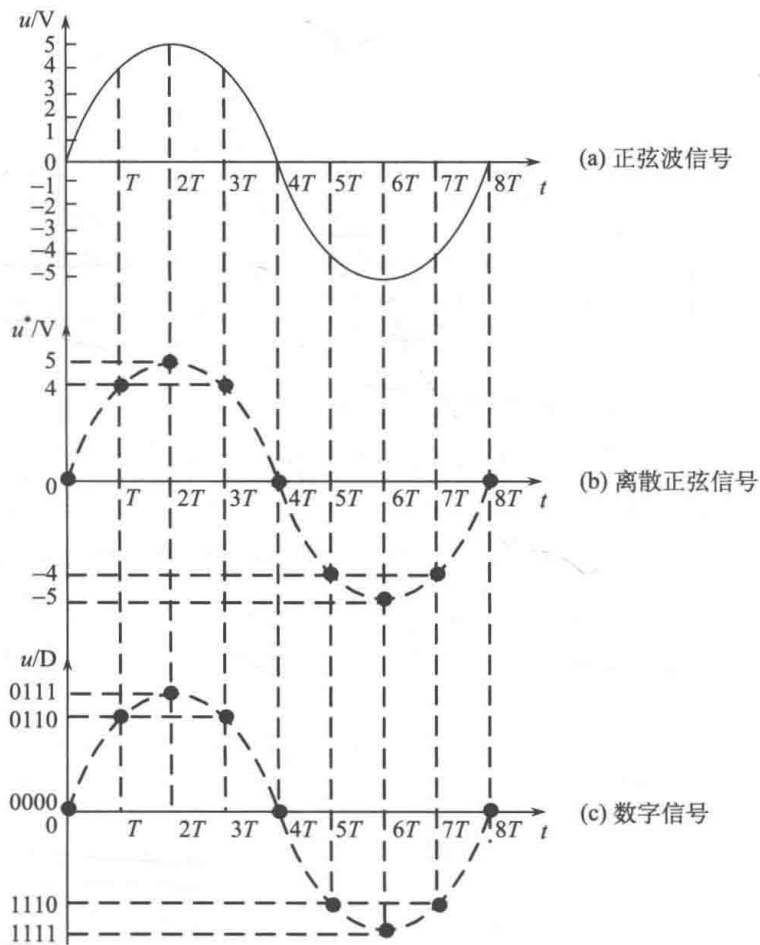


图 0-1-1 信号波形

可分为周期信号和非周期信号；根据信号出现的确定性与否，可分为随机信号和确定信号；根据信号在时间域及幅值特征的连续性与否，可分为模拟信号和数字信号，其中前者是指在时间上连续且幅值也连续的信号，如典型的正弦波信号，后者则是在时间上离散且幅值也离散信号，介于两者之间的则称为中间信号(或离散信号)，如图 0-1-1 所示。

0.2 模拟电路

模拟电路是处理模拟信号的电路，主要有信号放大及调理电路、信号发生电路及直流稳压电源电路等。

一般而言，传感器输出的电信号是很微弱的，如话筒振动传感器将声波的振动转换为电压信号，其幅值仅为毫伏级。为了驱动负载，需要将微弱的信号放大，由此便产生了信号放大电路，其放大过程如图 0-2-1 所示。此外，在传感器输出的信号中，不可避免地混杂着其他噪声信号，为了得到有用的输出信号，需要加入滤波等信号调理电路，如图 0-2-2 所示。

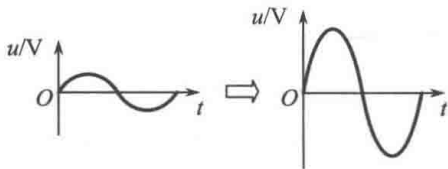


图 0-2-1 信号放大

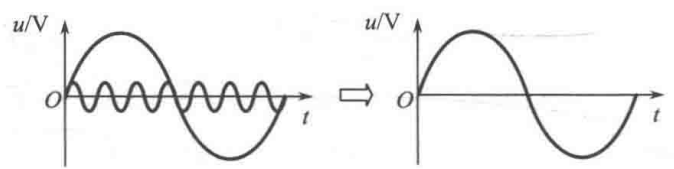


图 0-2-2 信号调理

早期，信号放大及调理电路均由分立元件(即一个个二极管、三极管、电阻、电容等)构成，体积庞大，稳定性差。在 20 世纪 50 年代，由于半导体技术的进步，使得在一块晶片上制作数量众多的元器件成为可能，并由此产生了集成电路(Integrated Circuit, IC)。集成电路的出现是电子技术发展史上的一座里程碑，它极大地推动了现代信息社会的快速发展。将由分立元件构成的放大电路集成到一块芯片上，便构成了集成运算放大器(Operational Amplifier, OA)。集成运放在现代电子电路中占有极为重要的位置，也是模拟电路的基本单元。

在电路系统中，经常需要产生特定频率、幅值的信号，如用于电路测试的正弦波信号，给交通灯提供时基的脉冲信号等。实现这一功能的电路称为信号发生电路，如正弦波信号发生电路、三角波信号发生电路、方波信号发生电路等。

无论是电路还是电器设备，通常都需要直流稳压电源，如笔记本电脑、直流电机等。直流稳压电路就是用来获取稳定的直流电压，主要有两种：一是将交流电(Alternating Current, AC)转换为直流电(Direct Current, DC)，还有一种则是将直流电压进行升压或降压。

0.3 数字电路

数字电路是处理数字信号的电路，用以完成对数字信号的逻辑运算、逻辑分析、转换及控制等，主要有组合逻辑电路、时序逻辑电路及模/数(Analog/Digital, A/D)转换、数/模(D/A)转换电路等。

与模拟电路类似，数字电路中也有输入和输出信号，只不过这些信号是低电平或高电平，

对应着“0”或“1”的变量。在数字电路中，组合逻辑电路在逻辑功能上的特点是任意时刻的输出仅仅取决于该时刻的输入，与电路原来的状态无关，如电梯控制电路；而时序逻辑电路输出不仅取决于当时的输入信号，而且还取决于电路原来的状态，或者说，还与电路之前的输入有关，如交通灯控制系统。

介于模拟电路和数字电路之间的，则是中间电路，或者采样电路，用以实现对连续信号的离散化处理。为了将离散化的信号与数字信号对应起来，需要模/数转换电路。而对于快速变化的信号，往往还要引入保持电路以匹配后续的模/数转换电路。在实际中，电路最终输出的往往是模拟信号，如手机扬声器输出的声音信号，为了将数字信号转换为模拟信号，需要数/模转换电路。

通常，为方便分析，将模/数转换电路和数/模转换电路统一归类至数字电路中。

0.4 电子设计自动化软件介绍

随着计算机技术的飞速发展，电子设计自动化(Electronic Design Automation, EDA)技术在电路设计、分析及计算中起着越来越重要的作用。目前发达国家已经基本上不存在电子产品的手工设计。一台电子产品的设计过程，从概念的确立，到包括电路原理、建模、PCB版图、编程、热稳定分析、电磁兼容分析在内的物理级设计，再到PCB布线、自动贴片、总装配图等生产所需资料等全部在计算机上完成。EDA技术借助计算机存储量大、运行速度快的特点，可对设计方案进行人工难以完成的模拟评估、设计检验、设计优化和数据处理等工作。EDA已经成为集成电路、印制电路板、电子整机系统设计的主要技术手段。熟练地使用EDA工具，在设计起始阶段就能够发现方案设计和参数计算的重大错误，在产品开发过程中，辅之以精确的建模和仿真，可以替代大量的实际调试工作，节约可观的人力和物力投入，极大地提高开发效率。

在我国高校电子电路课程的教学体系中，目前已基本形成“理论教学—EDA—硬件实验”的教学模式。因此，对于初学者，有必要熟练掌握一门电路仿真软件的使用方法。

1. Multisim

Multisim 是美国国家仪器有限公司(NI)推出的以 Windows 为操作系统的仿真软件工具，适用于各类模拟/数字电路的设计。Multisim 包含了电路原理图的图形、电路硬件描述语言等输入方式，具有强大的设计及仿真分析功能。Multisim 用软件的方法虚拟电子与电工元器件、仪器和仪表，实现了“软件即元器件”“软件即仪器”。

以 Multisim 10 为例，其元器件库提供数千种电路元器件供实验选用，同时也可以新建或扩充已有的元器件库，而且建库所需的元器件参数可以从生产厂商的产品使用手册中查到，方便在工程设计中使用。

Multisim 10 的虚拟测试仪器仪表种类齐全，有一般实验用的通用仪器，如万用表、函数信号发生器、双踪示波器、直流电源；还有一般实验室少有或没有的仪器，如伯德图仪、字信号发生器、逻辑分析仪、逻辑转换器、失真仪、频谱分析仪和网络分析仪等。

Multisim 10 具有较为全面的电路分析功能，可以完成电路的瞬态分析和稳态分析、时域和频域分析、器件的线性和非线性分析、电路的噪声分析和失真分析、离散傅里叶分析、电

路零极点分析、交直流灵敏度分析等，从而为设计人员分析电路的性能提供极大的便利。

Multisim 10 的主界面如图 0-4-1 所示。该软件界面清晰，操作简易，适于初学者掌握。



图 0-4-1 Multisim 主界面

2. Saber

Saber 仿真软件是美国 Synopsys 公司的一款 EDA 软件，被誉为全球最先进的系统仿真软件，是唯一的多技术、多领域的系统仿真产品，现已成为混合信号、混合技术设计和验证工具的业界标准。Saber 仿真软件可用于电子、电力电子、机电一体化、机械、光电、光学、控制等不同类型系统构成的混合系统仿真，为复杂的混合信号设计与验证提供了一个功能强大的混合信号仿真器。此外，该软件兼容模拟、数字、控制量的混合仿真，可以解决从系统开发到详细设计验证等一系列问题。

Saber 的主界面如图 0-4-2 所示。



图 0-4-2 Saber 主界面

Saber 软件更侧重于系统级的混合信号电路仿真，主要应用于开关电源领域的时域和频域仿真，对初学者也可以作为参考。

3. Matlab

Matlab 是美国 MathWorks 公司出品的商业数学软件，用于算法开发、数据可视化、数据分析以及数值计算的高级技术计算语言和交互式环境，主要包括 Matlab 和 Simulink 两大部分。

Matlab 是 matrix & laboratory 两个词的组合，意为矩阵工厂(矩阵实验室)。它将数值分析、矩阵计算、科学数据可视化以及非线性动态系统的建模和仿真等诸多强大功能集成在一个易于使用的视窗环境中，为科学研究、工程设计以及必须进行有效数值计算的众多科学领域提供了一种全面的解决方案，并在很大程度上摆脱了传统非交互式程序设计语言(如 C、Fortran)的编辑模式，代表了当今国际科学计算软件的先进水平。

Simulink 工具箱的功能是在 Matlab 环境下，把一系列模块连接起来，构成复杂的系统模型。在这其中，Power System (电力系统) 仿真工具箱功能非常强大，可用于电路、电力电子系统、电动机系统、电力传输等领域的仿真，它提供了一种类似电路搭建的方法，用于系统的建模。

利用 Simulink，可以方便地搭建各类电路模型并进行仿真，如图 0-4-3 所示。

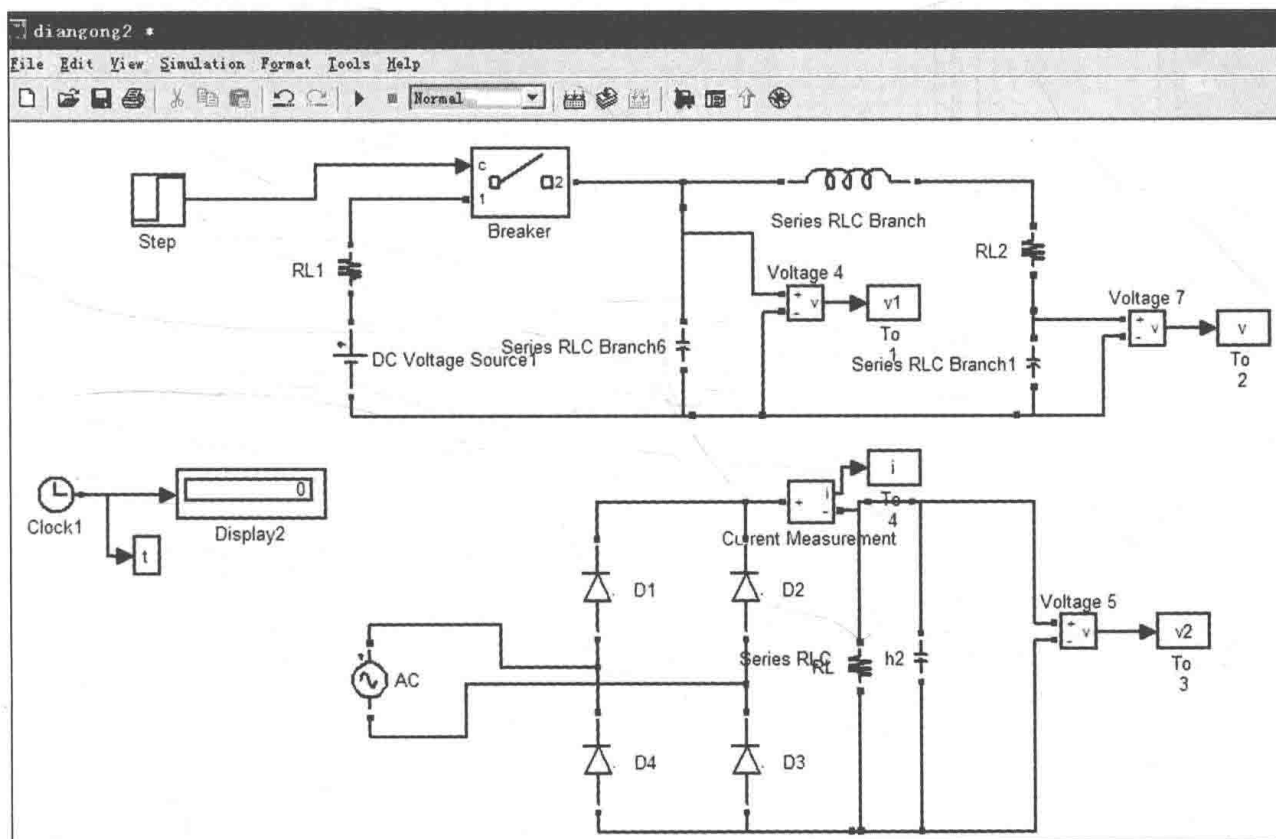


图 0-4-3 Simulink 主界面

4. Proteus

Proteus 软件是英国 Lab Center Electronics 公司推出的 EDA 工具软件。它不仅具有其他

EDA 工具软件的仿真功能，还能仿真单片机及外围器件。该软件虽然目前国内推广刚起步，但已受到单片机爱好者、从事单片机教学的教师、致力于单片机开发应用的科技工作者的青睐。

Proteus 是世界著名的 EDA 工具，从原理图布图、代码调试到单片机与外围电路协同仿真，一键切换到 PCB 设计，真正实现了从概念到产品的完整设计。同时，Proteus 也是目前世界上唯一将电路仿真软件、PCB 设计软件和虚拟模型仿真软件三合一的设计平台，其处理器模型支持 8051、HC11、PIC10/12/16/18/24/30/DsPIC33、AVR、ARM、8086 和 MSP430 等，2010 年又增加了 Cortex 和 DSP 系列处理器，并持续增加其他系列处理器模型。在编译方面，它也支持 IAR、Keil 和 MPLAB 等多种编译器。

Proteus 的主界面如图 0-4-4 所示。

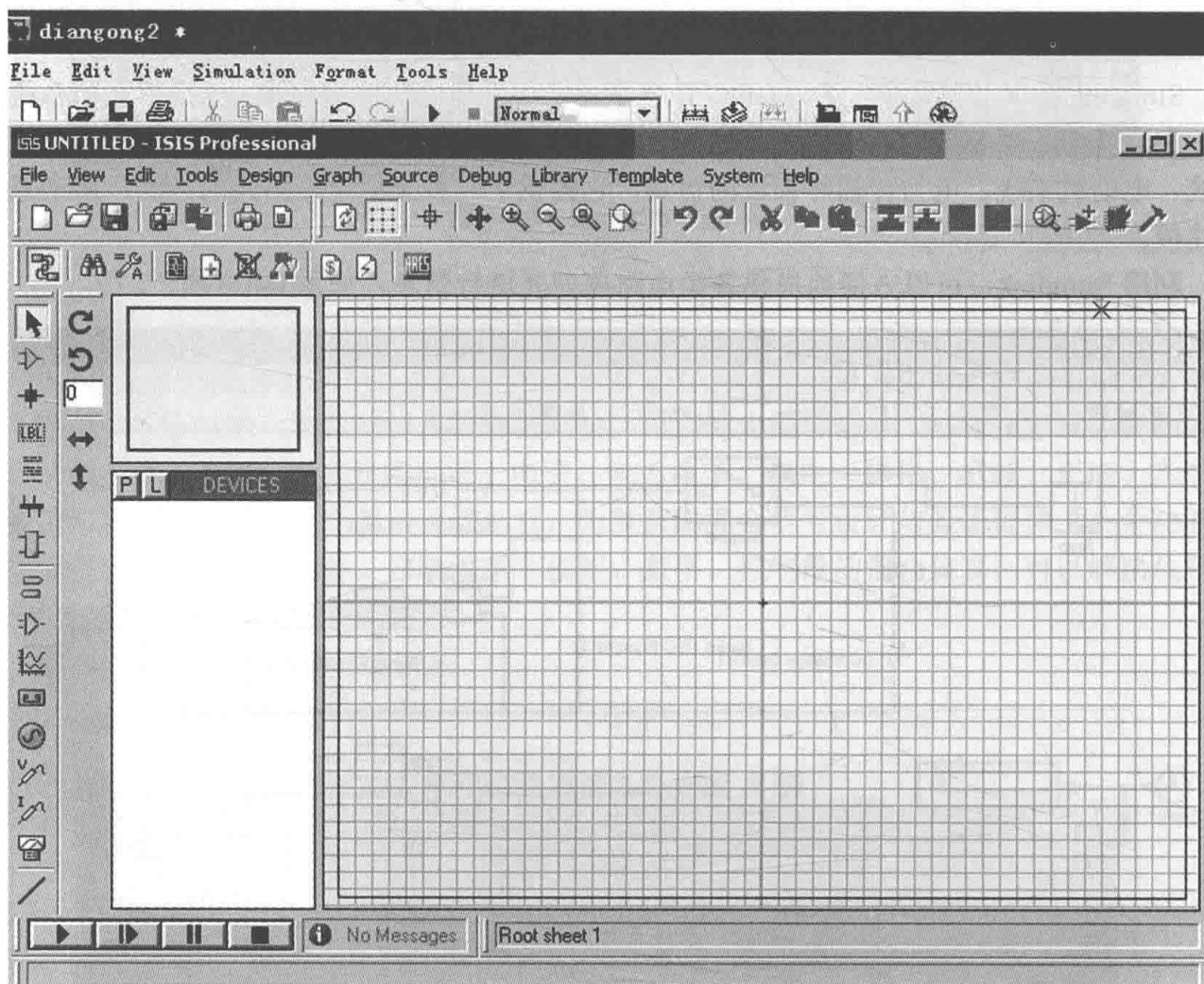


图 0-4-4 Proteus 主界面

第 1 章 半导体器件

内容概要：电子电路的基本单元是各种半导体器件(Semiconductor Component)，如二极管、三极管、场效应管等。本章首先介绍半导体的基本知识，在此基础上对几种典型的半导体器件进行阐述分析，包括其基本结构、工作原理、特性曲线等，为学习各类放大电路做好准备。

重点要求：了解与半导体相关的基本概念，理解各种半导体器件的基本工作原理，掌握其工作特性，以及简单电路的分析计算。

1.1 发展历史

电子技术的发展与半导体技术密不可分。在学习半导体器件之前，有必要对其发展历史进行简单的回顾。

1.1.1 真空二极电子管

在半导体晶体管发明之前，最重要的电子元件是电子管，也称“真空管”。电子管的历史可以追溯到 19 世纪下半叶。

1877 年，爱迪生(Edison)发明了碳丝电灯，但由于碳丝不耐高温，电灯寿命太短。为了改进设计，他尝试了各种方法。直到 1880 年 2 月的一天，爱迪生突发奇想，在灯泡内另行封入一根铜线，也许可以阻止碳丝蒸发，延长灯泡寿命，如图 1-1-1 所示。令人沮丧的是，碳丝依然蒸发如故，实验宣告失败。然而，爱迪生却在实验中发现了一个奇特的现象：碳丝加热后，铜线上竟有微弱的电流通过！铜线与碳丝并不相连，电流从何而来？在当时，这简直是一件令人匪夷所思的事情。爱迪生敏锐地意识到这是一项不同寻常的发现，于是将其命名为“爱迪生效应(Edison Effect)”，并申报了一项在当时看似毫无用途的专利。

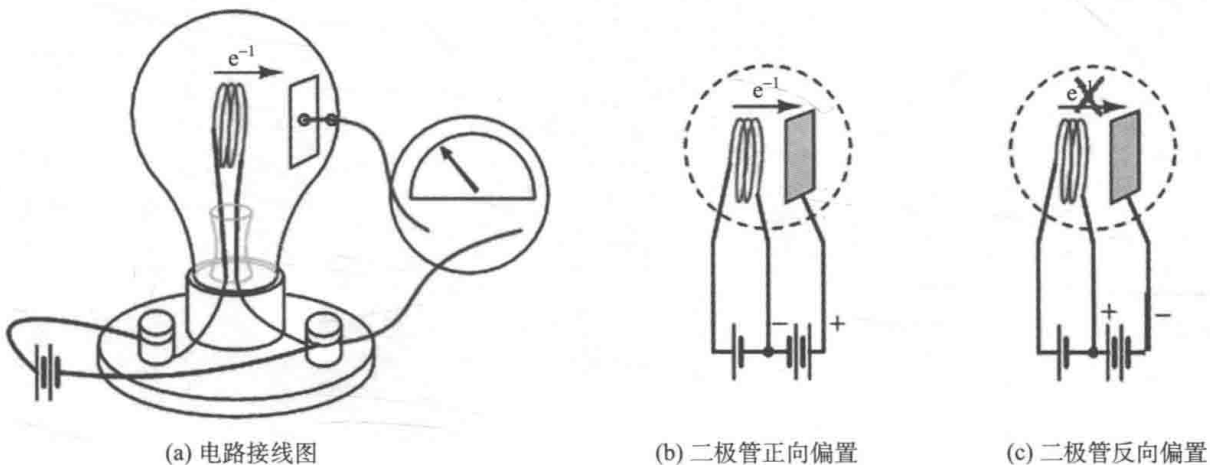


图 1-1-1 爱迪生效应示意图

基于爱迪生的发现，1904年，49岁的英国电气工程师弗莱明(Fleming)研制出了一种能够充当交流电整流和无线电检波的装置，他把这种装置称为“热离子阀”，并用这个名称申请了专利。这个装置正是世界上第一只电子管，也就是人们后来所说的真空二极管。

真空二极管当时主要作为检波器件，但是早期由于性能很不稳定，应用并不广泛。直到高真空电子管发明后，真空二极管才获得普遍应用。

1.1.2 真空三极电子管

1906年，为提高真空二极管的检波灵敏度，被誉为“真空三极管之父”的美国科学家福雷斯特(Forest)在二极管内增设了一个栅栏式的金属网，构成第三个极，称为“栅极”。栅极就像百叶窗一样，可以非常迅速地控制阴极与阳极之间的电子流。当栅极通过微弱电流时，阳极就可以获得较大的电流，且波形与栅极电流完全一致。基于这样的电流放大功能，福雷斯特为真空三极管申请了专利。

早期的真空三极电子管真空度不高，因此其电流放大效果并不理想。

1912年，美国通用电气公司和电话电报公司分别研制出高真空的三极电子管，其放大倍数得以大幅度提高，工作性能也更加稳定。从此，电子管进入了实用阶段。

真空三极电子管的发明和应用是电子技术发展史上具有里程碑意义的大事，它为通信、广播、电视、计算机等技术的发展奠定了基础。

1.1.3 第一台电子管计算机

20世纪40年代初，时值二次世界大战，美国陆军部需要为一种新型火炮计算弹道轨迹数据，并希望有一种快速计算设备来解决大批量数据的计算问题。

1942年8月，宾夕法尼亚大学莫尔学院的莫奇利(Mauchly)教授向陆军部建议以电子管为基本元件制造能实现高速运算的计算机，并最终获批。1943年，莫奇利和他的硕士研究生埃克特(Eckert)组成研究小组，开始研制该计算机。此外，他们还为此台计算机起名为“ENIAC”(Electronic Numerical Integrator and Computer)。

“ENIAC”于1945年底完成研制，如图1-1-2所示。“ENIAC”是个标准的“庞然大物”，

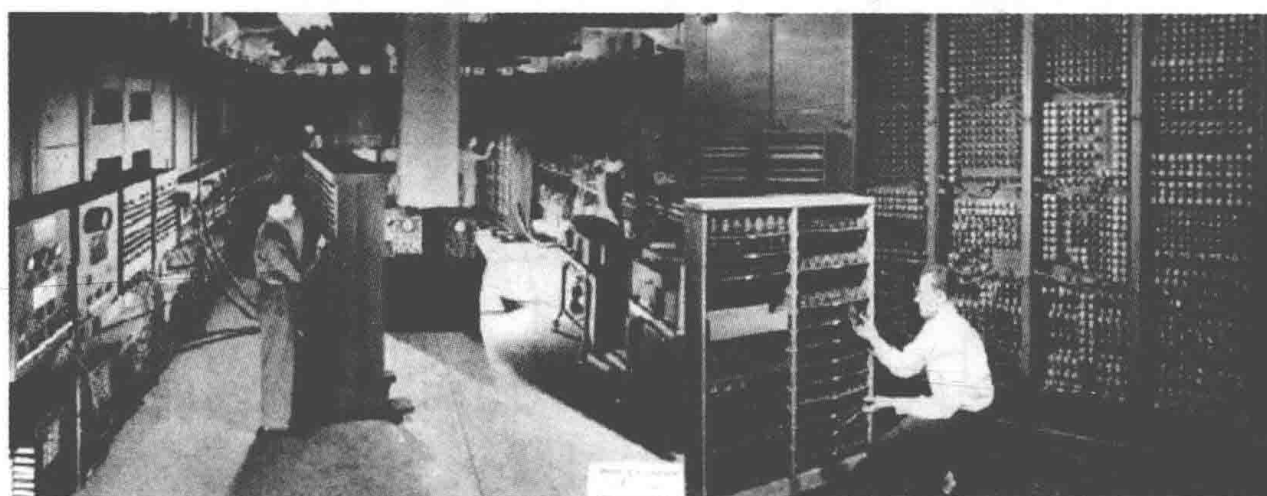


图 1-1-2 世界上第一台电子计算机

它内部有 70000 只电阻，10000 只电容，17468 只电子管，占地 167m²，质量达 30t，功率高达 160kW。“ENIAC”虽然每秒仅能完成 5000 次加法运算、357 次乘法或 38 次除法运算，但其运算速度还是比当时最先进的机电式计算机快 1000 倍！

“ENIAC”是近代工业发展史上一个划时代的产品，它的诞生，标志着电子计算机时代的到来。

1.1.4 半导体二极管

在 19 世纪中叶，半导体的物理特性开始逐渐被人们所认识。

1833 年，英国人巴拉迪 (Ballardie) 发现硫化银电阻率随温度变化的规律与一般金属截然相反，其电阻随着温度的升高而降低，这是对半导体特性的首次发现。

1839 年，法国人贝克莱尔 (Peclers) 发现当用太阳光照射半导体和电解质接触形成的结时，会产生电动势，这便是光生伏特效应。

1874 年，德国人布劳恩 (Braun) 观察到某些硫化物的电阻率与所加电场的方向有关，这是半导体所特有的第三种特性。同年，舒斯特 (Schuster) 发现了铜与氧化铜的整流效应。

1873 年，英国人史密斯 (Smith) 发现硒晶体材料的电阻率在光照条件下有所减小，这是半导体的第四个特性——光电导效应。

尽管 19 世纪上半叶人们就发现了半导体及半导体的各类物理效应，但直到 20 世纪 30 年代，半导体并未得到实质性的应用，其原因主要是当时的材料提纯技术落后，导致半导体的许多特性难以受控。

直到 1930 年，随着材料技术及工艺的进步，开始出现了由铜氧化物和硒材料构成的整流器，并被应用于电源设备中。

1.1.5 半导体三极管(晶体管)

1925 年，德国人李利费尔德 (Lilienfeld) 第一个提出了场效应晶体管的概念，并于 1930 年获得专利。

1945 年，基于将半导体代替真空管的考虑，美国贝尔实验室 (Bell Labs) 特地建立了一个由肖克莱 (Shockley) 领导，成员包括巴丁 (Bardeen)、布拉顿 (Brattain) 等的研究小组。经过近两年的研究与尝试，1947 年巴丁和布拉顿采用一个电接触型的“可变电阻”即三极管“Transistor (Transfer Resistor)”的器件得到放大倍数为 100 的放大电路，在这之后他们还演示了三极管在振荡器中的应用。

尽管如此，点接触型晶体管存在制造工艺复杂、噪声大、大功率工作时难于控制等缺点，在某些方面性能甚至还不如真空管。在经过历次改进设计后，肖克莱意识到一味模仿真空三极管是行不通的。为此，他大胆地提出了“空穴”的概念，并提出一个新的大胆设想：在 P 型半导体的中间增加一个 N 型区，利用其中的“整流结 (Rectify Junction)”来代替“触点”。在此基础上，1950 年，贝尔实验室的斯帕克斯和皮尔逊研制出了第一只结型晶体管，如图 1-1-3 所示。

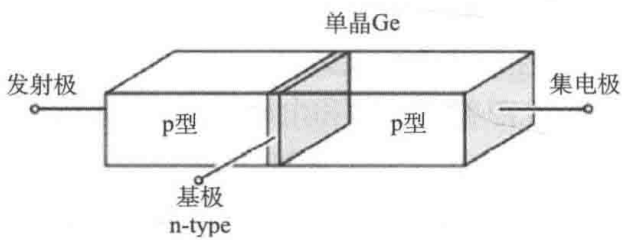
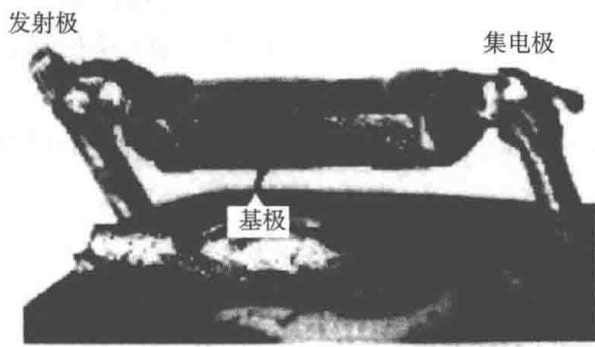


图 1-1-3 世界上第一只结型晶体管

甚至更低)。

正因为晶体管所具有的这些优点，在其诞生之后，便被广泛地应用于工业和民用领域，人类从此进入了飞速发展的电子时代。

1.2 半导体的基本知识

半导体是一种导电能力介于导体和绝缘体之间的物质。半导体材料很多，按化学成分可分为元素半导体和化合物半导体两大类。锗和硅是最常用的元素半导体；化合物半导体包括第Ⅲ和第Ⅴ族化合物(砷化镓、磷化镓等)、第Ⅱ和第Ⅵ族化合物(硫化镉、硫化锌等)、氧化物(锰、铬、铁、铜的氧化物)，以及由Ⅲ-Ⅴ族化合物和Ⅱ-Ⅵ族化合物组成的固溶体(镓铝砷、镓砷磷等)。

半导体之所以获得广泛的应用，是由于它的导电能力在不同外界条件(如温度、光照、掺杂)下有很大的差异，如有些半导体的导电能力随温度升高而大大加强，基于这种特性可制成各种温度敏感元件，如热敏电阻等；有些半导体受到光照时，导电能力明显增强，据此可以制成各种光敏元件，如光敏电阻、光敏二极管、光敏三极管、光电池等；有些半导体还具有压敏、磁敏、气敏等特性，利用半导体的这些特性可以制造出种类繁多的半导体器件。

在常温下，纯净半导体的导电能力很弱，但如果其中掺入某些微量杂质，其导电能力将大大增强，如在纯硅中掺入百万分之一的硼元素后，硅的电阻率就从约 $2 \times 10^3 \Omega \cdot m$ 减小到 $4 \times 10^{-3} \Omega \cdot m$ 左右，约为原来的 50 万分之一。利用这种特性可制作二极管、三极管、场效应管、晶闸管等半导体器件。

半导体的导电特性是由其内部原子结构、原子与原子之间的结合方式决定的。下面以常用的半导体硅和锗为例来说明半导体的导电原理和特性。

1956 年诺贝尔物理学奖授予肖克莱、巴丁、缪勒海尔 (Murray Hill) 和布拉顿，以表彰他们在 1947 年 12 月 23 日第一个对半导体的研究和 NPN 点接触式 Ge 晶体管效应的发现。

相对于电子管而言，半导体晶体管的优越性体现在以下几点。

(1) 晶体管的体积只有电子管的十分之一到百分之一，但使用寿命却远比电子管长(100 倍以上)。

(2) 晶体管质量更稳定，抗机械损伤能力大大提升。

(3) 电子管工作前需要预热，加热灯丝以产生自由电子，存在一定的响应时间，而晶体管则不需要这个过程。

(4) 晶体管功耗低(约为电子管的百分之一

1.2.1 本征半导体

常用的半导体材料是硅和锗，它们原子的最外层都有四个价电子，是四价元素。纯净的半导体具有晶体结构，所以半导体又称为晶体。纯净的、具有晶体结构的半导体就叫本征半导体 (Intrinsic Semiconductor)。

在本征半导体的晶体结构中，每个原子与相邻的四个原子结合，形成共价键结构，这样，每个原子的最外层都有八个价电子，处于比较稳定的状态。但是共价键中的价电子不像绝缘体中的价电子被束缚得那样紧，在获得一定能量(光照或温度升高)后，可以挣脱原子核的束缚成为自由电子 (Free Electron)。与此同时，在原共价键失去电子的地方会留下一个空位，称为空穴 (Hole)。当价电子成为自由电子后，原子失去一个电子而成为带正电的离子，因此可以认为空穴带有正电。在本征半导体中，自由电子和空穴总是成对出现，温度越高，晶体中产生的自由电子-空穴对就越多。

当有外电场作用时，一方面自由电子将逆着电场方向做定向运动而形成电流，这种形成电流的方式称为电子导电；另一方面带有正电的空穴具有吸引电子的作用，邻近共价键中的价电子在外电场作用下就可以来填补该空穴，使邻近共价键中出现新的空穴，这个新出现的空穴又可被其邻近的价电子过来填补，这样就产生了共价键中的价电子连续填补的定向运动，如图 1-2-1 所示。价电子的填补运动可以看作是空穴沿着与外电场相同的方向做定向运动，这种形成电流的方式称为空穴导电。

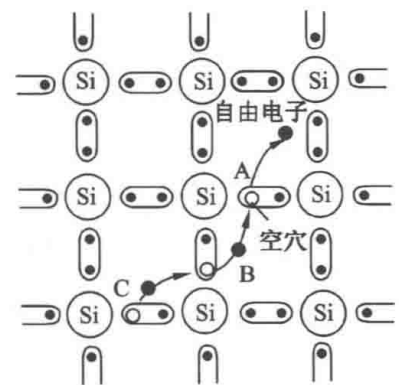


图 1-2-1 自由电子和空穴的产生

半导体在外电场作用下，同时存在电子电流和空穴电流，即电子和空穴同时参与导电，这是半导体导电的最大特点，也是半导体和金属在导电机理上的本质区别。自由电子和空穴都称为载流子。

在半导体中当自由电子与空穴相遇时，便填补了空穴，这种现象称为复合。自由电子和空穴不断地产生又不断地复合，当在一定温度下达到动态平衡时，半导体中便维持一定数目的载流子。温度越高，载流子数目越多，导电性能越强。所以，温度对半导体器件性能影响极大。

1.2.2 杂质半导体

在本征半导体中掺入某些微量杂质元素，就可以使半导体的导电能力发生显著的变化。根据掺入的杂质不同，杂质半导体 (Impurity Semiconductor) 可分为两类：N (Negative) 型半导体和 P (Positive) 型半导体。

1. N 型半导体

如果在纯净半导体硅或锗中掺入少量五价元素，如磷，磷原子最外层有五个价电子，当硅晶体中某些位置上的硅原子被磷原子替代后，只需要四个价电子参与共价键结构，多余的一个价电子很容易挣脱原子核的束缚而成为自由电子，如图 1-2-2 所示，于是半导体中的自由电子数目大大增加，自由电子导电成为这种半导体的主要导电方式，故称其为电子半导体

或 N 型半导体。在 N 型半导体中，自由电子是多数载流子，而空穴是少数载流子。与此同时，磷原子失去一个电子后成为正离子，它不能自由移动，所以不能参与导电。图 1-2-3 为 N 型半导体的结构示意图。

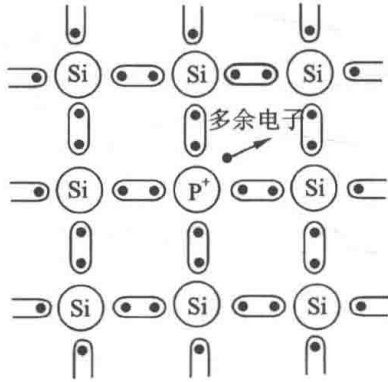


图 1-2-2 硅晶体中掺磷后出现多余电子

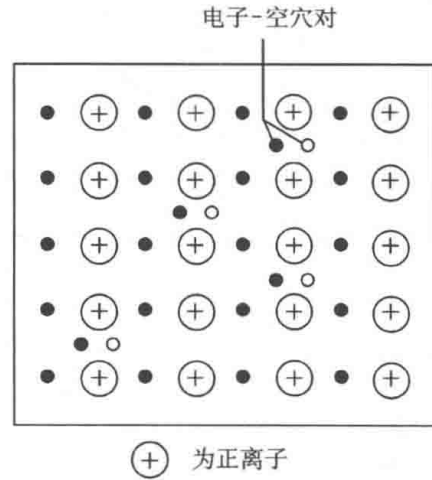


图 1-2-3 N 型半导体示意图

2. P 型半导体

如果在纯净半导体硅或锗中掺入少量三价元素，如硼，便形成了如图 1-2-4 所示的结构。与 N 型半导体相反，半导体中的空穴数目大大增加，空穴导电成为这种半导体的主要导电方式，故称其为空穴半导体或 P 型半导体。在 P 型半导体中，空穴是多数载流子，而自由电子是少数载流子。与此同时，硼原子得到一个电子而成为负离子。图 1-2-5 为 P 型半导体的结构示意图。

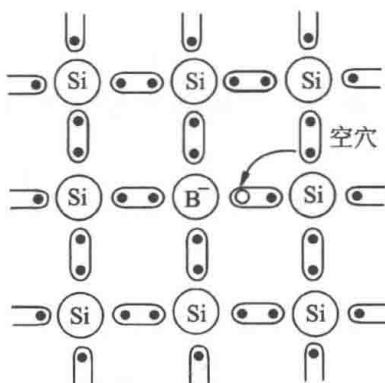


图 1-2-4 硅晶体中掺硼后出现空穴

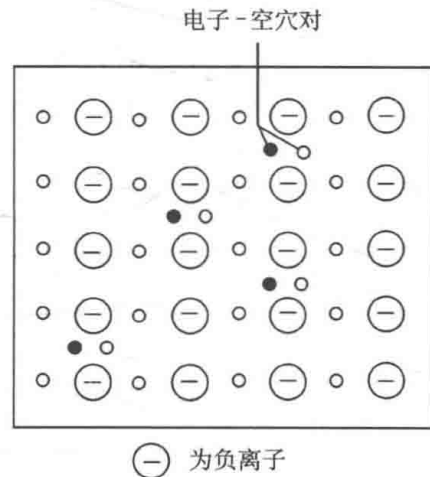


图 1-2-5 P 型半导体示意图

1.3 PN 结及其单向导电性

在同一半导体基片的两侧各形成一个 P 型和一个 N 型半导体，使得 P 型和 N 型半导体之间形成一个交界面，在其交界面处将形成一个 PN 结 (PN Junction)，如图 1-3-1 所示。PN 结是构成各种半导体器件的基础，了解 PN 结的性质对掌握半导体器件的原理是非常重要的。

1.3.1 PN 结的形成

在图 1-3-1 中, 由于 P 区空穴浓度大, 而 N 区空穴浓度小, 因此空穴将从浓度大的 P 区向浓度小的 N 区扩散(Diffusion)。当交界面附近 P 区的空穴扩散到 N 区时, 在交界面附近的 P 区留下一些负离子, 形成负电荷区。同理, N 区的自由电子要向 P 区扩散, 在交界面附近的 N 区留下一些正离子, 形成正电荷区。这样, 在交界面两侧就形成了一个空间电荷区, 这就是 PN 结。在空间电荷区中, 由两个区扩散来的多数载流子相复合, 但正、负离子不能移动, 并不参与导电。在这个区域内, 载流子极少, 所以电阻率很高。

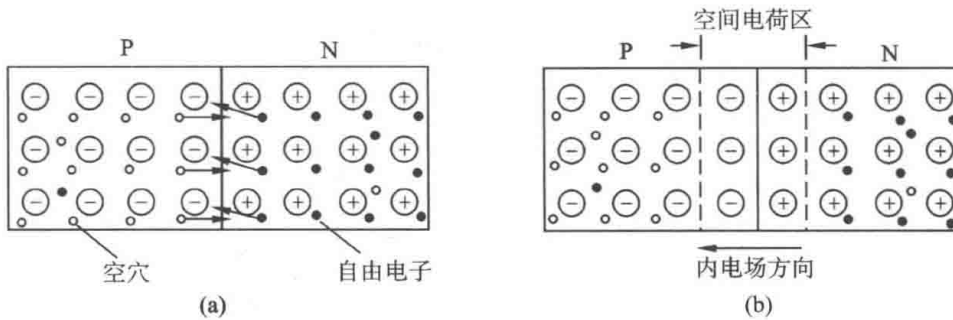


图 1-3-1 PN 结的形成

空间电荷区的两边分别带有正电荷和负电荷, 于是形成一个电场, 称为内电场。这个电场将抑制多数载流子的扩散运动。

与此同时, 内电场的存在却有利于少数载流子的运动, 即推动 P 区的少数载流子自由电子进入 N 区, 同时推动 N 区的少数载流子空穴进入 P 区。这种少数载流子在内电场作用下的定向运动称为漂移(Drift)运动。

扩散运动和漂移运动的方向相反, 它们既相互联系, 又相互制约。在空间电荷区形成前, 只有多数载流子的扩散运动。随着空间电荷区的逐渐形成, 内电场逐步加强, 扩散运动逐渐减弱, 漂移运动开始并逐渐增强。最后, 扩散运动与漂移运动达到动态平衡, 即从 P 区扩散到 N 区的空穴数与从 N 区漂移到 P 区的空穴数相等, 而从 N 区扩散到 P 区的自由电子数与从 P 区漂移到 N 区的自由电子数相等。此时, 空间电荷区便保持一定的宽度, PN 结处于相对稳定的状态。

1.3.2 PN 结的单向导电性

如果 PN 结的两端加上外加电压, 其导电特性将随加在 PN 结上的电压极性的不同而不同。

1. 外加正向电压

在 PN 结两端加上正向电压, 即正向偏置(Forward Bias), 是指把电源正端接到 P 区, 电源负端接到 N 区, 如图 1-3-2 所示。此时, 外电场的方向与内电场的方向相反, 使内电场被削弱, 空间电荷区变窄, 多数载流子的扩散运动得到加强, 形成较大的正向电流, 从 P 区向 N 区流动。同时外电源不断给半导体提供电荷, 使电流得以维持。在一定范围内, 外加电压

越大，正向电流越大，这时 PN 结呈现的电阻(正向电阻)很小，PN 结处于导通状态。因此图 1-3-2 电路中必须串联一个限流电阻 R 。

2. 外加反向电压

在 PN 结两端加上反向电压，即反向偏置(Reverse Bias)，如图 1-3-3 所示。这时，内外电场方向相同，内电场被增强，空间电荷区变宽，多数载流子的扩散运动受到阻碍，而少数载流子的漂移运动得到加强，在电路中形成反向电流，从 N 区向 P 区流动。由于常温下少数载流子的数量很少，所以反向电流很小。这时 PN 结呈现的电阻(反向电阻)很大，PN 结处于截止状态。少数载流子是由价电子获得能量而产生，当环境温度升高时，少数载流子的数量增加，所以温度对反向电流的影响很大。

综上所述，在 PN 结上加正向电压时，正向电阻很小，PN 结处于导通状态，可以形成较大的正向电流；在 PN 结上加反向电压时，反向电阻很大，PN 结处于截止状态；反向电流很小。PN 结的这种特性称为单向导电性。

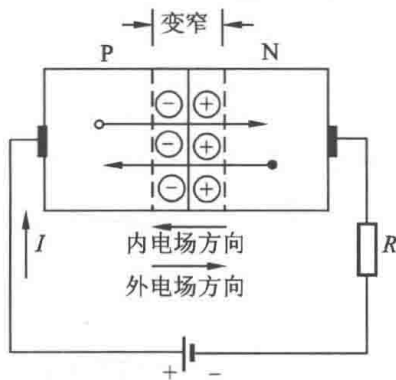


图 1-3-2 PN 结加正向电压

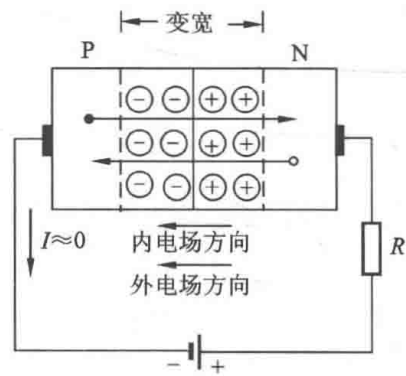


图 1-3-3 PN 结加反向电压

1.4 半导体二极管

1.4.1 基本结构

把一个 PN 结的两端接上电极引线，再用外壳封装起来就构成了半导体二极管(Diode)。从 P 区半导体上引出的电极称为阳极，从 N 区半导体上引出的电极称为阴极。

根据内部结构的不同，半导体二极管可分为点接触型和面接触型两类，图 1-4-1(a)为点接触型半导体二极管，由于它的 PN 结的结面积较小，因而结电容很小，可以在很高的频率下工作，适用于检波、调制及各种开关电路，但不能通过大电流。图 1-4-1(b)为面接触型半导体二极管，这种二极管的 PN 结的结面积大，允许通过较大的电流，但是它的结电容也大，不宜在高频下使用，所以面接触型二极管一般用于低频大电流的整流电路中。图 1-4-1(c)是二极管的图形符号。

根据所用半导体材料的不同，二极管又分为硅管和锗管两类。目前，点接触型二极管一般为锗管，面接触型二极管一般为硅管。

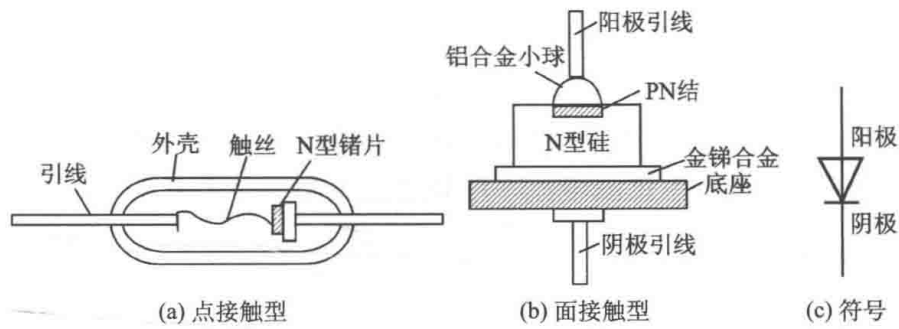


图 1-4-1 半导体二极管

1.4.2 伏安特性

图 1-4-2 为典型的硅二极管的伏安特性曲线，从曲线上可以清楚地反映出二极管的单向导电性。

1. 正向特性

当二极管承受的正向电压比较小时，外电场较小，不足以克服 PN 结内电场对多数载流子扩散运动的阻碍作用，因此电流很小，几乎为零。这个范围称为死区，相应的电压称为死区电压。通常，硅管的死区电压约为 0.5V，锗管约为 0.15V。当正向电压超过死区电压后，内电场被大大削弱，正向电流增长很快，这时二极管处于正向导通状态。当二极管导通时，其正向压降基本维持不变，称为正向导通压降。硅管的正向导通压降为 0.6~0.8V，锗管为 0.2~0.3V。

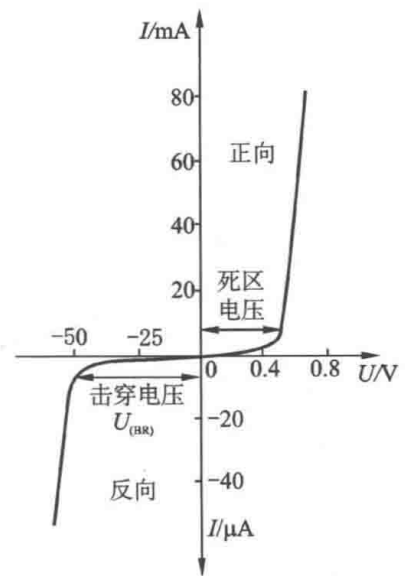


图 1-4-2 二极管伏安特性曲线

2. 反向特性

当二极管两端加上反向电压时，由于少数载流子的漂移运动，形成了很小的反向电流，并且反向电流在一定的范围内基本恒定，不随外加反向电压的大小而变化，通常称其为反向饱和电流。当环境温度升高时，少数载流子数量增加，反向饱和电流将随之增加。当反向电压不断地增大而超过某一数值时，反向电流会突然急剧增加。这是因为外加电压过高，在强大的外电场作用下，获得足够能量的载流子高速运动将其他被束缚的价电子撞击出来，这种撞击的连锁反应，使二极管中的自由电子与空穴数目急剧上升，造成反向电流的突然增大，这种现象称为反向击穿，相应的电压称为反向击穿电压 $U_{(BR)}$ 。普通二极管不允许出现这种现象，否则将使二极管失去单向导电性而损坏。

1.4.3 主要参数

二极管的参数规定了二极管的适用范围，它是合理选用和安全使用二极管的依据。半导体二极管的主要参数如下。

1. 最大整流电流 I_{OM}

最大整流电流(二极管一般用于整流电路)是指长期工作时,二极管允许通过的最大正向平均电流。实际工作时,管子通过的电流不应超过这个数值,否则将导致管子过热而损坏。

2. 反向工作峰值电压 U_{RWM}

反向工作峰值电压是指二极管不被击穿所容许的最高反向电压。为安全起见,一般反向工作峰值电压为反向击穿电压的二分之一或三分之二。

3. 反向峰值电流 I_{RM}

反向峰值电流是指在常温下,二极管加上反向工作峰值电压时的反向电流值。反向电流大的二极管,其单向导电性能差, I_{RM} 一般很小,但其受温度影响较大,当温度升高时, I_{RM} 显著增大。

1.4.4 含二极管电路的分析计算

二极管的应用范围很广,利用它的单向导电性,可组成整流、检波、限幅、钳位等电路,还可用它构成其他元件或电路的保护电路,以及在脉冲与数字电路中作为开关元件等。在进行电路分析时,一般可将二极管视为理想元件,即认为其正向电阻为零,正向导通压降忽略不计,正向导通时可视为短路;反向电阻为无穷大,反向饱和电流忽略不计,反向截止时可视为开路。

分析含二极管的电路,首先应判断二极管在电路中的工作状态,常用的方法是:假设二极管断开,求出二极管阳极与阴极之间所承受的开路电压。对于理想二极管来说,如果求出的电压大于零,则说明该二极管正偏而导通,反之该二极管反偏而截止。

例 1.4.1 二极管电路如图 1-4-3 所示,判断图中各二极管是导通还是截止,并确定各电路的输出电压。设二极管为理想元件。

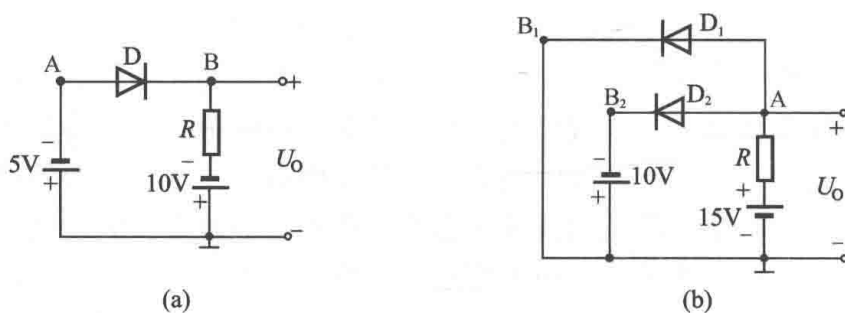


图 1-4-3 例 1.4.1 的图

解 对于图 1-4-3(a), 首先将二极管 D 断开, 求其两端所承受的电压

$$U_{AB} = -5 + 10 = 5(\text{V})$$

显然, 二极管接入后处于正向偏置而导通, 其正向导通压降为零, 故输出电压 $U_O = -5\text{V}$ 。

如果电路中出现两个或两个以上的二极管, 则应首先断开所有二极管, 求出各管所承受的电压, 其中承受正向电压最大者将优先导通, 然后再用上述方法判断其余二极管的情况。

图 1-4-3 (b) 的判断如下：首先将二极管 D_1 、 D_2 断开，求出两个二极管所承受的电压。

$$D_1 \text{ 管: } U_{AB_1} = 15V$$

$$D_2 \text{ 管: } U_{AB_2} = 15+10=25V$$

二极管接入以后，因 D_2 管承受的正向电压较 D_1 管高，则 D_2 管优先导通，使得 $V_A = -10V$ ，此时 D_1 管因承受反向电压而截止。故输出电压 $U_O = V_A = 10V$ 。

1.4.5 稳压二极管

稳压二极管 (Zener Diode) 也称齐纳二极管，是一种采用特殊工艺制成的面接触型硅二极管，简称稳压管。稳压管的伏安特性和普通二极管的伏安特性基本相似，只是稳压管的反向特性曲线很陡，且反向击穿是可逆的。稳压管的伏安特性曲线和表示符号如图 1-4-4 所示。

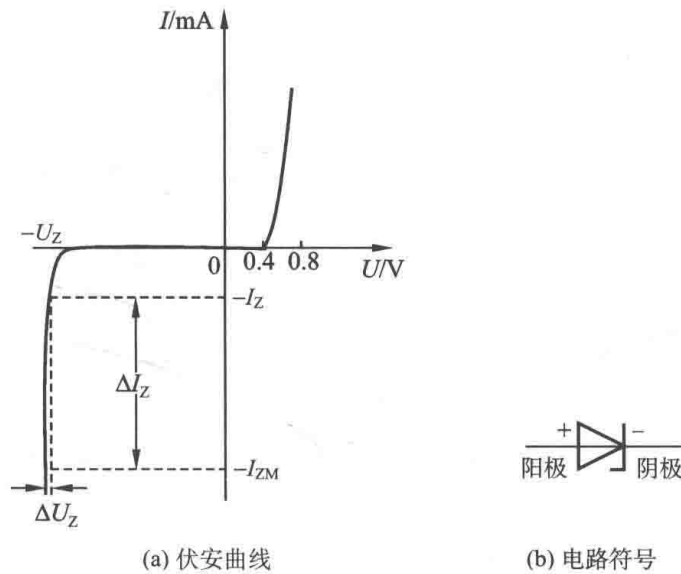


图 1-4-4 稳压管

从稳压管的反向特性曲线上可以看出，当反向电压达到击穿电压 U_Z 时，反向电流突然增大，稳压管被反向击穿，稳压管就工作在反向击穿区。在反向击穿状态下，反向电流在很大范围内变化时，管子两端的电压基本保持不变，这就是稳压管的稳压特性。只要限制反向电流不超过允许值 I_{ZM} ，管子就不会损坏。

1. 主要参数

1) 稳定电压 (U_Z)

稳定电压是指稳压管反向击穿后稳定工作时管子两端的电压值。要注意的是，即使同一型号的稳压管，其 U_Z 值也有一定的分散性，如 2CW14 型稳压管的允许值就在 $6 \sim 7.5V$ 。

2) 电压温度系数 (α_U)

电压温度系数是指温度每变化 $1^\circ C$ 时稳压管电压变化的百分数，它是表示稳压管温度稳定性的参数，电压温度系数越小，温度稳定性越好。通常稳定电压低于 $6V$ 的管子，温度系数是负值；高于 $6V$ 的管子，温度系数是正值。而稳定电压为 $6V$ 左右的稳压管，电压温度系数接近于零。因此在温度稳定性要求较高的场合应选用 U_Z 为 $6V$ 的稳压管。

3) 动态电阻 (r_z)

动态电阻是指稳压管在稳定工作范围内,管子两端电压的变化量与相应电流的变化量之比。即

$$r_z = \frac{\Delta U_Z}{\Delta I_Z}$$

由图 1-4-4 可见,稳压管的动态电阻越小,稳压性能越好。

4) 稳定电流 (I_Z)

稳定电流是指稳压管正常工作时的参考电流值,实际工作电流应大于稳定电流,才能保证稳压管有较好的稳压性能。

5) 最大允许耗散功率 (P_{ZM}) 和最大稳定电流 (I_{ZM})

最大允许耗散功率是稳压管所允许的最大功率损耗。最大稳定电流是指稳压管允许通过的最大反向电流,它们之间的关系是

$$P_{ZM} = U_Z I_{ZM}$$

2. 含稳压管电路的分析

用稳压管构成的稳压电路如图 1-4-5 所示。图中 R 为限流电阻,用来限制流过稳压管的电流。当稳压管处于反向击穿状态时,其两端电压等于稳压管的稳定电压 U_Z , U_Z 基本不变,故输出电压 $U_O = U_Z$ 基本稳定,在一定范围内不受 U_I 变化的影响。

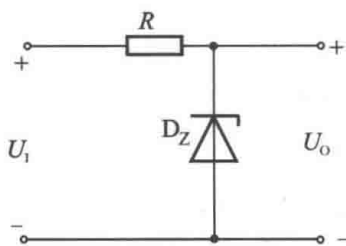


图 1-4-5 稳压管稳压电路

例 1.4.2 稳压管稳压电路如图 1-4-5 所示,已知稳压管的稳定电压 U_Z 为 6V。试计算当输入电压分别为 10V、5V、-10V 时,输出电压 U_O 的值。

解 当 $U_I = 10V$ 时,稳压管反向击穿,起到稳压作用, $U_O = U_Z = 6V$ 。

当 $U_I = 5V$ 时,稳压管不能反向击穿,电流很小,近似为零, $U_O \approx U_I = 5V$ 。

当 $U_I = -10V$ 时,稳压管承受正向电压而导通,导通时与普通硅二极管的正向导通情况基本相同, $U_O = -0.7V$ 。

1.5 半导体三极管

半导体三极管(简称晶体管)(Bipolar Transistor)是通过一定的工艺,将两个 PN 结结合在一起在一起的器件。两个 PN 结之间的互相影响,使晶体管表现出不同于单个 PN 结的结构特性,而具有电流放大功能,从而获得了极为广泛的应用。本节将围绕晶体管为什么具有电流放大作用这个核心问题,讨论晶体管的结构、内部载流子的运动过程以及晶体管的特性曲线和参数。

1.5.1 基本结构

晶体管种类很多,按工作频率分,有高频管、低频管;按耗散功率分,有大、中、小功率管;按半导体材料分,有硅管、锗管等。图 1-5-1 是几种常见的晶体管外形图。

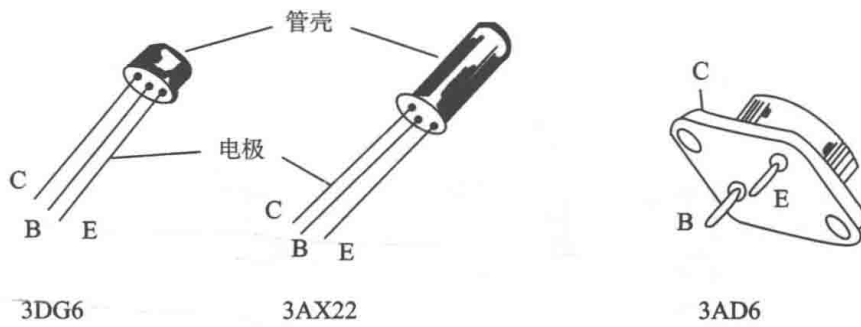


图 1-5-1 几种晶体管外形图

晶体管由两个 PN 结构成, 按其组合方式的不同, 有 NPN 型和 PNP 型两种。图 1-5-2 (a)、(b) 分别是其结构示意图和图形表示符号。每个晶体管有三个不同的导电区域, 中间是很薄 (几微米到几十微米) 而掺杂较少的基区, 在它的两侧, 一边是发射区, 另一边是集电区。发射区掺杂的浓度高于集电区, 发射区和基区交界处的 PN 结称为发射结, 集电区和基区交界处的 PN 结称为集电结。从三个导电区域引出三个电极, 分别为发射极 E (Emitter), 基极 B (Base), 集电极 C (Collector)。

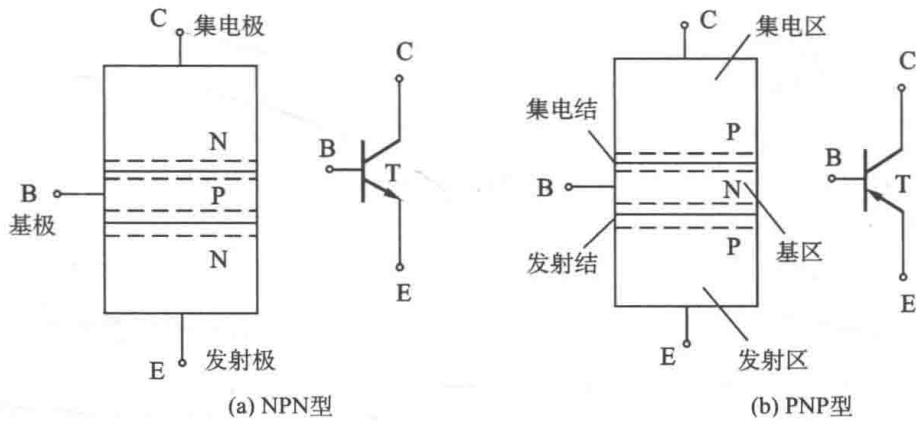


图 1-5-2 晶体管的结构示意图和表示符号

NPN 型和 PNP 型晶体管的工作原理类似, 不同之处仅在于使用时电源极性的连接不同。下面以 NPN 型晶体管为例进行分析讨论。

1.5.2 放大原理

图 1-5-3 (a) 所示是一个 NPN 型晶体管的剖面示意图。当按图 (b) 所示的连接方式接线时, 基极电源 E_B 的正端经电阻 R_B 接基极 B, 负端接发射极 E, 使发射结正偏。集电极电源 E_C 正端经电阻 R_C 接集电极 C, 其负端也是接发射极 E。发射极 E 是公共端, 因此这种接法称为晶体管的共发射极接法。由于 $E_C > E_B$, 集电极电位高于基极电位, 因而集电结上加的是反向电压 (反向偏置)。要使晶体管起放大作用, 必须保证发射结正偏, 集电结反偏。下面重点讨论晶体管在外接电源后内部载流子的运动过程。为分析方便, 只分析起主要作用的多数载流子的运动。

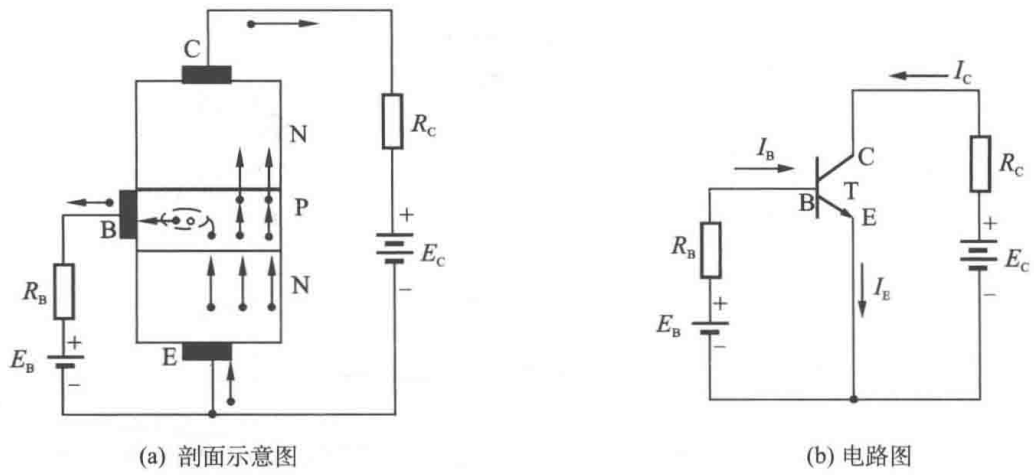


图 1-5-3 晶体管的放大原理

1. 发射区向基区扩散电子

发射结处于正向偏置，使多数载流子的扩散运动得到加强，发射区多数载流子自由电子将越过发射结向基区扩散，同时又不断地从电源补充进电子，形成发射极电流 I_E 。

2. 自由电子在基区的扩散与复合

由发射区扩散到基区的自由电子一部分与基区的空穴相遇并复合，同时基极电源 E_B 正端不断从基区拉走电子，相当于不断补充基区中被复合掉的空穴，形成基极电流 I_B ；另一部分则继续向集电结扩散。

扩散与复合运动是同时进行的，晶体管的电流放大能力就取决于两者的比例。为此，基区要做得很薄，掺杂浓度要很小，这样才可以大大减小电子在基区与空穴复合的机会，使绝大部分电子都能扩散到集电结边缘，从而使电流放大作用增强。

3. 集电区收集从发射区扩散过来的电子

由于集电结反偏，集电结的内电场被加强，漂移运动得到增强，使得基区中扩散到集电结边缘的自由电子在内电场的作用下，大量漂移到集电区。同时，电源 E_C 的正端不断从集电区拉走电子，形成集电极电流 I_C 。

载流子的运动情况和晶体管中的电流方向分别描绘在图 1-5-3 (a) 和 (b) 中。

为了定量地了解晶体管的电流放大作用，对图 1-5-3 (b) 所示的电路进行实验测试，通过改变电阻 R_B ，使基极电流 I_B 、集电极电流 I_C 和发射极电流 I_E 都发生变化，表 1-5-1 为一组实验数据。

表 1-5-1 晶体管中的电流

I_B/mA	0	0.02	0.04	0.06	0.08
I_C/mA	<0.001	1.00	2.50	4.00	5.50
I_E/mA	<0.001	1.02	2.54	4.06	5.58

从表 1-5-1 中所列数据可得到下列结论:

$$(1) \quad I_E = I_B + I_C$$

并且 $I_E \approx I_C \gg I_B$ 。这是由于从发射区进入基区的电子, 只有极少部分在基区与空穴复合形成基极电流 I_B , 而绝大部分到达集电区形成集电极电流 I_C 。将集电极电流 I_C 和基极电流 I_B 的比值定义为晶体管的共发射极直流电流放大系数, 用 $\bar{\beta}$ 表示, 即

$$\bar{\beta} = \frac{I_C}{I_B}$$

(2) 基极电流的微小变化 ΔI_B 会引起集电极电流较大的变化 ΔI_C , 这是因为当晶体管制成后, 在基区中, 复合与扩散的电子的比例便确定下来, 即 I_B 与 I_C 的比例基本一定, 且满足 $I_B \ll I_C$ 。这样, 只要使 I_B 有微小变化, I_C 便发生较大的变化, 这就是晶体管的电流放大作用。集电极电流变化量 ΔI_C 与基极电流变化量 ΔI_B 之比, 称为晶体管交流电流放大系数, 用 β 表示, 即

$$\beta = \frac{\Delta I_C}{\Delta I_B}$$

图 1-5-4 所示为晶体管起放大作用时 NPN 型晶体管与 PNP 型晶体管中各电流的实际方向和各个电压的极性, 其中用 +、- 表示各个电压的参考方向, 用 \oplus 、 \ominus 表示各个电压的实际方向。由图 1-5-4(a) 可以看出, 对于 NPN 型晶体管, 当它起放大作用时, U_{BE} 、 U_{CE} 都是正值且 $U_{CE} > U_{BE}$, 晶体管各极电位满足 $V_C > V_B > V_E$ 的关系。由图 1-5-4(b) 可看出, 对于 PNP 型晶体管, 当它起放大作用时, U_{BE} 、 U_{CE} 都是负值且 $|U_{CE}| > |U_{BE}|$, 晶体管各极电位满足 $V_C < V_B < V_E$ 的关系。

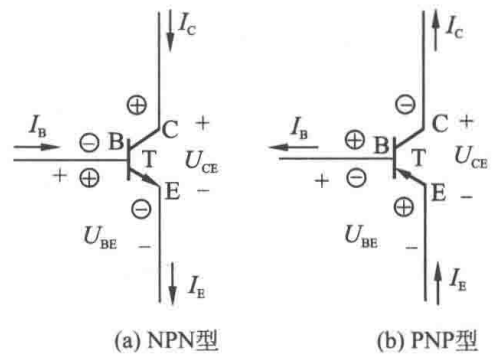


图 1-5-4 起放大作用时晶体管中的电流方向和电压极性

1.5.3 特性曲线

晶体管的特性曲线全面反映了晶体管各极电压与电流之间的关系, 是分析晶体管各种电路的重要依据。各种晶体管的特性曲线形状相似, 但由于种类不同, 数据差异很大, 使用时可查阅有关半导体器件手册或用晶体管特性图示仪直接观察, 也可以用实验方法测量得到。

1. 输入特性曲线

输入特性是指当晶体管的集-射极电压 U_{CE} 为常数时, 基极电流 I_B 与基-射极电压 U_{BE} 之间的关系, 即

$$I_B = f(U_{BE}) \Big|_{U_{CE}}$$

图 1-5-5 为 NPN 型硅管 3DG4 的输入特性曲线。

一般情况下, 当 $U_{CE} \geq 1$ 时, 集电结已经反向偏置, 可以把发射区扩散到基区的电子中的绝大部分拉入集电区。只要 U_{BE} 保持不变, 由于从发射区扩散来的电子数量一定, 即使再增大 U_{CE} , I_B 也不会有明显的改变, 即 $U_{CE} \geq 1V$ 的输入特性曲线基本上是重合的。所以半导体器件手册上通常只给

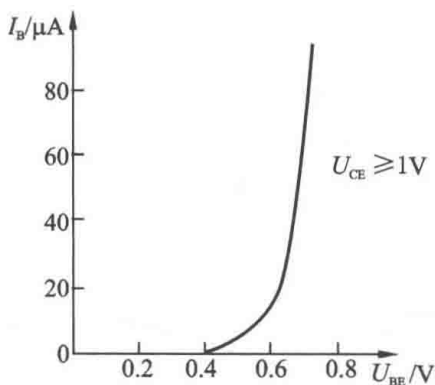


图 1-5-5 晶体管的输入特性曲线

出一条 $U_{CE} \geq 1V$ 时的晶体管的输入特性曲线。

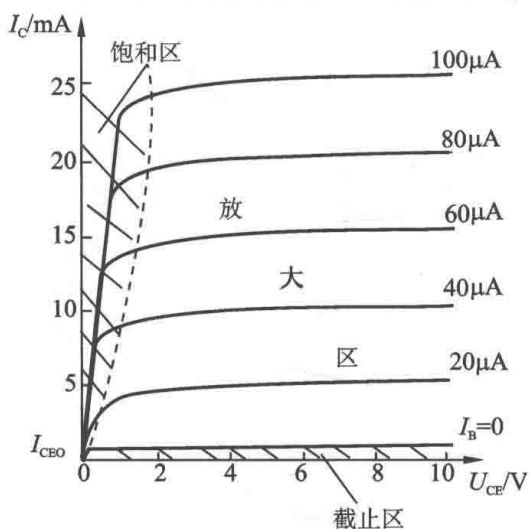
由图 1-5-5 可见，晶体管的输入特性曲线与二极管的伏安特性曲线很相似，也存在一段死区，硅管的死区电压约为 $0.5V$ ，锗管的死区电压约为 $0.1V$ 。在正常工作情况下，硅管的发射结电压为 $0.6 \sim 0.7V$ ，而锗管为 $0.2 \sim 0.3V$ 。

2. 输出特性曲线

输出特性是指当晶体管的基极电流 I_B 为常数时，集电极电流 I_C 与集-射极电压 U_{CE} 之间的关系，即

$$I_C = f(U_{CE}) \Big|_{I_B}$$

图 1-5-6 为 NPN 型硅管 3DG4 的输出特性曲线。当 I_B 的取值不同时，得到的输出特性曲线也不同，所以晶体管的输出特性曲线是一簇曲线。



根据晶体管的工作状态不同，可将输出特性曲线分为三个区域。

1) 放大区

输出特性曲线中近于平行于横轴的部分称为放大区，当 U_{CE} 超过一定数值后 ($1V$ 左右)， I_C 的大小基本上与 U_{CE} 无关，呈现恒流特性。在放大区， I_C 与 I_B 成正比，即 $I_C = \beta I_B$ ，晶体管具有电流放大作用。如前所述，晶体管在放大状态下，发射结处于正向偏置，集电结处于反向偏置。

2) 截止区

$I_B = 0$ 这条曲线以下的区域称为截止区。在此区域内，集-射极之间只有微小的反向电流，即 $I_C = I_{CEO} \approx 0$ (I_{CEO} 的意义将在后面讨论)。对 NPN 型硅管，当发射结电压 $U_{BE} < 0.5V$ 时，管子已经开始截止，但为了使晶体管可靠截止，通常给发射结加上较小的反向偏置电压，即 $U_{BE} < 0$ 。这样，发射结和集电结都处于反向偏置，晶体管处于可靠截止状态。

3) 饱和区

靠近纵坐标轴，曲线上升部分所对应的区域称为饱和区。在饱和区内， I_B 与 I_C 不成比例。此时，放大区的 β 不再适用于饱和区。NPN 型硅管在饱和区工作时， $U_{CE} = U_{CES} \approx 0.3V$ (锗管约为 $0.1V$)， U_{CES} 称饱和压降。此时， $U_{CE} < U_{BE}$ ，即集电结为正向偏置。所以晶体管在饱和状态下，发射结和集电结都是正向偏置。至于该区域为何称“饱和区”，将在第 2 章中进行阐述。

1.5.4 主要参数

晶体管的参数用于表示管子的性能指标和适用范围，是选用晶体管和电路调整电路的重要依据。

1. 电流放大系数

静态(直流)电流放大系数 $\bar{\beta}$:指当晶体管接成共发射极电路时,在静态(无输入交流信号)的情况下,集电极电流 I_C 及基极电流 I_B 之比,即

$$\bar{\beta} = \frac{I_C}{I_B}$$

动态(交流)电流放大系数 β :指当晶体管接成共发射极电路时,在动态(有输入交流信号)情况下,集电极电流变化量 ΔI_C 与基极电流变化量 ΔI_B 之比,即

$$\beta = \frac{\Delta I_C}{\Delta I_B}$$

β 与 $\bar{\beta}$ 虽含义不同,但在线性区,两者数值差别很小,一般不作严格区分,即认为 $\beta = \bar{\beta}$ 。应该指出,晶体管是非线性器件,在 I_C 较大或较小时 β 值均会下降,只有在输出特性平行、等距部分 β 值才是基本恒定的。

常用小功率晶体管的 β 值在50~200,大功率管的 β 值一般较小。选用晶体管时应注意, β 太小的管子放大能力差,而 β 太大的管子热稳定性较差。

2. 极间反向电流

集-基极反向截止电流 I_{CBO} :指在发射极开路时,集电结在反向偏置的情况下,集-基极间的反向电流。它是由少数载流子漂移运动形成的,晶体管的 I_{CBO} 越小越好。在室温下,小功率硅管 I_{CBO} 小于 $1\mu A$,而小功率锗管的 I_{CBO} 则在 $10\mu A$ 左右。 I_{CBO} 的测试电路如图1-5-7所示。

集-射极反向截止电流 I_{CEO} :指在基极开路时,集电结处于反向偏置、发射结处于正向偏置的情况下,集-射极间的反向电流。因为它好像是从集电极直接穿透晶体管而到达发射极的,所以又称为穿透电流。它与 I_{CBO} 的关系是

$$I_{CEO} = I_{CBO} + \bar{\beta}I_{CBO} = (1 + \bar{\beta})I_{CBO}$$

I_{CEO} 的测试电路如图1-5-8所示。

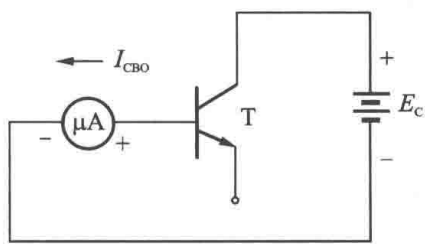


图 1-5-7 测量 I_{CBO} 的电路

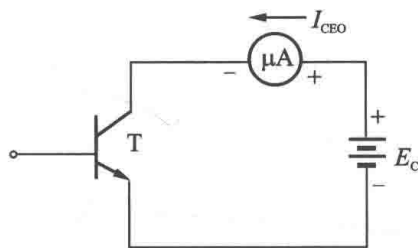


图 1-5-8 测量 I_{CEO} 的电路

I_{CBO} 、 I_{CEO} 受温度影响很大,它们均随温度升高而增大,造成晶体管工作不稳定。 I_{CEO} 是 I_{CBO} 的 $(1 + \bar{\beta})$ 倍,且 $\bar{\beta}$ 值也会随温度升高而增大,因此 I_{CEO} 对晶体管的影响更大。 I_{CEO} 的大小是判别晶体管质量好坏的重要参数,一般希望 I_{CEO} 越小越好。

3. 极限参数

集电极最大允许电流 I_{CM} : 晶体管的集电极电流超过一定数值时, 其 β 值会下降, 规定 β 值下降至正常值 $2/3$ 时的集电极电流为集电极最大允许电流 I_{CM} 。使用时如果 $I_C > I_{CM}$, 除了使 β 值显著下降外, 还有可能使管子损耗过大, 导致晶体管损坏。

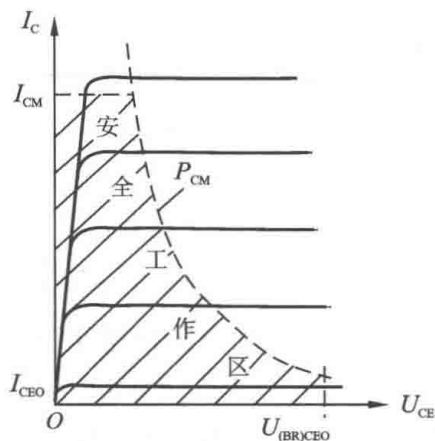


图 1-5-9 晶体管的安全工作区

集-射极反向击穿电压 $U_{(BR)CEO}$: 基极开路时, 集电极与发射极之间的最大允许电压。当晶体管的 U_{CE} 大于 $U_{(BR)CEO}$ 时, 管子的电流由很小的 I_{CEO} 突然剧增, 表示管子已被反向击穿, 造成管子损坏。 $U_{(BR)CEO}$ 常称为管子的耐压。

集电极最大允许耗散功率 P_{CM} : 集电极电流流经集电结时, 要产生功率损耗, 使集电结发热, 当结温超过一定数值后, 将导致管子性能变坏, 甚至烧毁。为了使管子结温不超过允许值, 规定集电极最大允许耗散功率 P_{CM} 与 I_C 、 U_{CE} 的关系为

$$P_{CM} = I_C \cdot U_{CE}$$

根据晶体管的 P_{CM} 数值, 可在其输出特性曲线上做出一条 P_{CM} 曲线, 如图 1-5-9 所示, P_{CM} 、 I_{CM} 、 $U_{(BR)CEO}$ 三条曲线所包围区域为晶体管的安全工作区。

1.6 场效应管*

场效应管(Field Effect Transistor, FET)是一种较新型的半导体器件, 其工作原理与普通三极管不同。普通三极管是通过基极电流的变化来控制集电极电流的变化, 从而达到控制或放大的目的, 是一种电流控制元件。它工作时必须由信号源提供一定的电流, 所以输入电阻较低, 为 $10^2 \sim 10^4 \Omega$ 数量级。场效应管是电压控制元件, 用输入电压去控制输出电流的大小, 基本上不需要信号源提供电流, 所以显示出极高的输入电阻, 高达 $10^7 \sim 10^{14} \Omega$ 数量级, 这是它的突出特点。此外它还有功耗低、制造工艺简单等优点, 因而在大规模集成电路中及其他场合得到广泛应用。

场效应管按其结构不同分为两种, 一种称为结型场效应管, 另一种称为绝缘栅场效应管。本节将只介绍应用更多的绝缘栅场效应管。

1.6.1 N 沟道增强型绝缘栅场效应管

绝缘栅场效应管由金属、氧化物绝缘材料和半导体三种材料构成, 所以称其为金属-氧化物-半导体场效应管, 简称 MOS(Metal Oxide Semiconductor)场效应管(MOSFET)。MOS 管按其工作状态可分为增强型(Enhancement)和耗尽型(Depletion)两类, 每类又有 N 沟道和 P 沟道之分, N 沟道场效应管简称 NMOS 管, P 沟道场效应管简称 PMOS 管。因此 MOS 管共有四种, 它们工作原理大致相同, 下面主要以增强型 NMOS 管为例加以介绍。

1. 基本结构和工作原理

图 1-6-1 是 N 沟道增强型绝缘栅场效应管的结构示意图和表示符号。用一块掺杂浓度较

低的 P 型硅片作为衬底，在其表面上覆盖一层二氧化硅 (SiO_2) 的绝缘层，再在二氧化硅层上刻出两个窗口，通过扩散工艺在 P 型硅中形成两个高掺杂的 N 型区 (用 N^+ 表示)，在两个 N 型区上分别引出源极 S 和漏极 D，然后在源极和漏极之间的二氧化硅表面制作一个金属电极——栅极 G。衬底也引出一根引线，通常将它和源极在管子内部连接在一起。由图可见，栅极和其他电极及衬底之间是绝缘的，所以称为绝缘栅场效应管。由于栅极是绝缘的，栅极电流几乎为零，所以输入电阻很高。

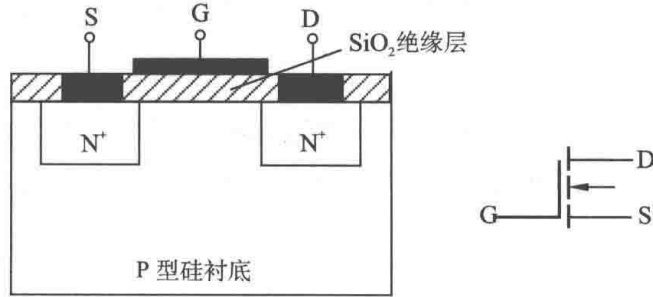


图 1-6-1 N 沟道增强型 MOS 管的结构示意图和表示符号

由图 1-6-1 可知， N^+ 型漏区与源区之间被 P 型衬底隔开，漏极和源极之间形成两个背靠背的 PN 结，当栅-源电压 $U_{GS}=0$ 时，无论漏源之间加上何种极性的电压，总有一个 PN 结是反偏的，因此漏极电流 I_D 近似为零。

如果在栅极和源极之间加上正向电压 U_{GS} ，情况就会发生变化。栅极的金属板与 P 型衬底间隔着二氧化硅绝缘层，这构成了一个平板电容器，由于绝缘层很薄，所以很小的 U_{GS} (几伏) 就能产生很强的电场 (强度高达 $10^5 \sim 10^6 \text{V/cm}$)。此电场吸引 P 型衬底中的电子 (少数载流子) 到表层，与空穴复合后形成了由负离子组成的耗尽层。如果增强 U_{GS} ，即增强电场强度，由于吸引了更多的电子，便在耗尽层与二氧化硅之间形成一个 N 型层，通常称为反型层。这就是沟通源区和漏区的 N 型导电沟道 (与 P 型衬底之间被耗尽层绝缘)，如图 1-6-2 所示。把开始形成导电沟道时所需的 U_{GS} 值称为开启电压，记作 $U_{GS(th)}$ 。随着 U_{GS} 的增加，导电沟道也相应地加宽。

导电沟道形成后，在漏极和源极之间加上电压 U_{DS} ，由于漏源之间存在导电沟道，将产生漏极电流 I_D ，使管子导通，如图 1-6-3 所示。

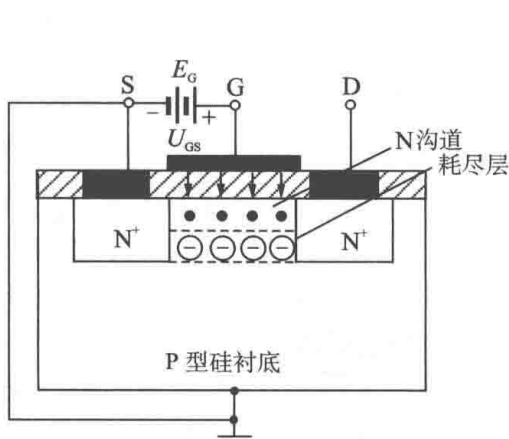


图 1-6-2 导电沟道的形成

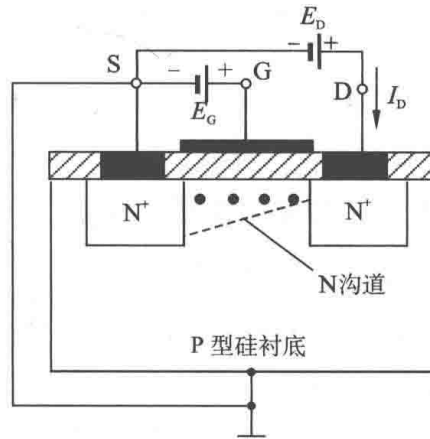


图 1-6-3 场效应管的导通

2. 特性曲线

当漏-源电压 U_{DS} 保持不变时, 漏极电流 I_D 与栅-源电压 U_{GS} 的关系称为转移特性, 即

$$I_D = f(U_{GS}) \Big|_{U_{DS}}$$

它反映了栅-源电压 U_{GS} 对漏极电流 I_D 的控制作用。N 沟道增强型绝缘栅场效应管的转移特性曲线如图 1-6-4 所示。由图可见, 当 $U_{GS} < U_{GS(th)}$ 时, 由于尚未形成导电沟道, 因此 I_D 基本上为零, 当 $U_{GS} \geq U_{GS(th)}$ 后, 导电沟道形成, 并且随着 U_{GS} 的增大, 导电沟道变宽, 于是 I_D 随之增大。

栅-源电压对漏极电流的控制作用还可用参数 g_m 来说明。当 U_{DS} 一定时, 漏极电流的变化量与栅-源电压的变化量之比称为场效应管的跨导 g_m , 即

$$g_m = \frac{\Delta i_D}{\Delta u_{GS}} \Big|_{U_{DS}}$$

g_m 的单位为 mA/V 。 g_m 大, 说明栅-源电压对漏极电流的控制能力强。从转移特性上看, 跨导就是转移特性曲线上工作点处切线的斜率。 g_m 的典型值为 $1 \sim 5 \text{mA/V}$ 。

当栅-源电压 U_{GS} 保持不变时, 漏极电流 I_D 与漏-源电压 U_{DS} 的关系称为漏极特性, 又称输出特性, 即

$$I_D = f(U_{DS}) \Big|_{U_{GS}}$$

N 沟道增强型绝缘栅场效应管的输出特性曲线如图 1-6-5 所示。其中 II 区称为放大区或恒流区, 场效应管作为放大元件使用时, 就工作在这个区域。在这个区域中, I_D 的大小只受 U_{GS} 的控制, 与晶体管输出特性曲线中放大区中集电极电流 I_C 只受基极电流 I_B 的控制类似。

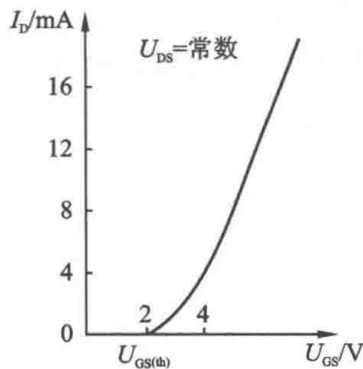


图 1-6-4 转移特性曲线

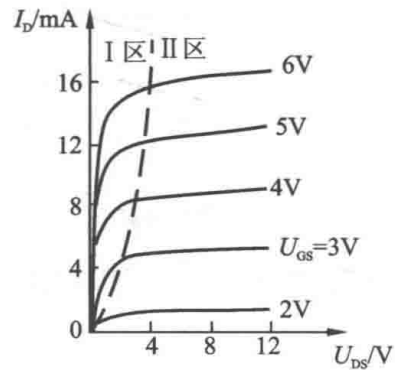


图 1-6-5 输出特性曲线

1.6.2 N 沟道耗尽型绝缘栅场效应管

增强型 MOS 管本身没有导电沟道, 只是当 $U_{GS} \geq U_{GS(th)}$ 时才形成导电沟道。而耗尽型 MOS 管则是在制造时就设计了一个原始的沟道。图 1-6-6 是 N 沟道耗尽型绝缘栅场效应管的结构示意图和表示符号。通过在二氧化硅绝缘层中掺入大量的正离子, 在 $U_{GS} = 0$ 的条件下, 这些正离子产生的电场能在 P 型衬底中感应出足够多的电子, 形成原始的 N 型导电沟道。此时如果加上一定的漏-源电压 U_{DS} , 漏源之间就会形成流过原始导电沟道的漏极电流 I_{DSS} 。若

在栅极与源极间加正电压，即 $U_{GS} > 0$ ，则沟道变宽， I_D 将随 U_{GS} 的增大而增大；若 $U_{GS} < 0$ ，则将在沟道内感应出一些正电荷与电子复合，使沟道变窄， I_D 也随之减小。当 U_{GS} 达到一定负值时，导电沟道内的电子因复合而耗尽，沟道被夹断， $I_D \approx 0$ ，此时的 U_{GS} 称为夹断电压，用 $U_{GS(off)}$ 表示。图 1-6-7 及图 1-6-8 所示分别为 N 沟道耗尽型 MOS 管的转移特性和输出(漏极)特性曲线。可见，耗尽型 MOS 管不论栅-源电压 U_{GS} 是正是负，都能控制漏极电流 I_D ，这个特点使其应用更具灵活性，但在一般情况下，这类管子还是工作在负栅源电压的状态。

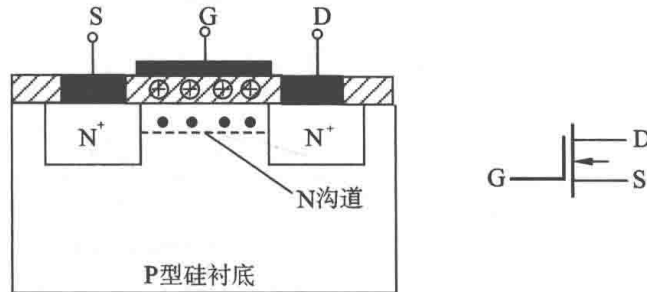


图 1-6-6 N 沟道耗尽型 MOS 管的结构示意图及表示符号

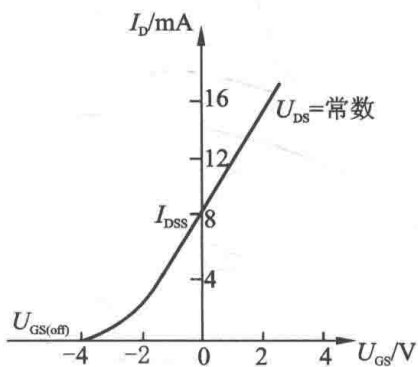


图 1-6-7 转移特性曲线

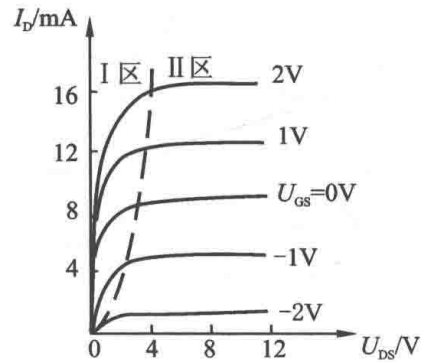


图 1-6-8 输出特性曲线

在 $U_{GS(off)} \leq U_{GS} \leq 0$ 的范围内，耗尽型场效应管的转移特性可近似表示为

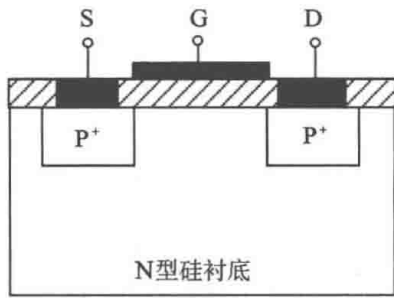
$$I_D = I_{DSS} \left(1 - \frac{U_{GS}}{U_{GS(off)}} \right)^2$$

N 沟道耗尽型 MOS 管与 N 沟道增强型 MOS 管中跨导的含义相同。

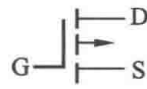
以上介绍了 N 沟道增强型和耗尽型 MOS 管。如果在制作场效应管时采用 N 型硅作衬底，漏区、源区为 P⁺ 型，则导电沟道为 P 型，如图 1-6-9(a) 所示。P 沟道增强型和耗尽型 MOS 管的表示符号分别如图 1-6-9(b)、(c) 所示。P 沟道场效应管与 N 沟道场效应管的工作原理是一样的，只是两者电源极性、电流方向相反。

在使用绝缘栅场效应管时要注意，由于它的输入电阻很高，所以栅极上很容易积累较高的静电电压将绝缘层击穿。为了避免这种损坏，在保存场效应管时应将它的三个极短接起来；在电路中，栅、源极间应有固定电阻或稳压管并联，以保证有一定的直流通路；在焊接时应使电烙铁外壳良好接地。

场效应管与普通晶体管的区别列于表 1-6-1 中，便于比较。



(a) 结构示意图



(b) 增强型表示符号



(c) 耗尽型表示符号

图 1-6-9 P 沟道 MOS 管的结构示意图及表示符号

表 1-6-1 场效应管与普通晶体管的比较

	双极型晶体管	场效应管
载流子	两种不同极性的载流子(电子与空穴)同时参与导电,故称为双极型晶体管	只有一种极性的载流子(电子或空穴)参与导电,故又称为单极型晶体管
控制方式	电流控制	电压控制
类型	NPN 型和 PNP 型	N 沟道和 P 沟道
放大参数	$\beta=20\sim 100$	$g_m=1\sim 5\text{mA/V}$
输入电阻	$10^2\sim 10^4\Omega$	$10^7\sim 10^{14}\Omega$
制造工艺	较复杂	简单、成本低
互换性	集电极与发射极不可互换	源极与漏极可以互换
对应极	基极-栅极、发射极-源极、集电极-漏极	

1.7 晶 闸 管[△]

在电机调速、电解、电镀、电焊、蓄电池充电及同步电机励磁等应用领域,通常需要对输出的电压(或电流)进行调节,晶闸管(Thyristor)就是基于这种需求而研制出来的。晶闸管的出现,使半导体器件从弱电领域进入了强电领域。它具有体积小、重量轻、效率高、动作迅速等许多优点,但过载能力差、抗干扰能力差、控制比较复杂。

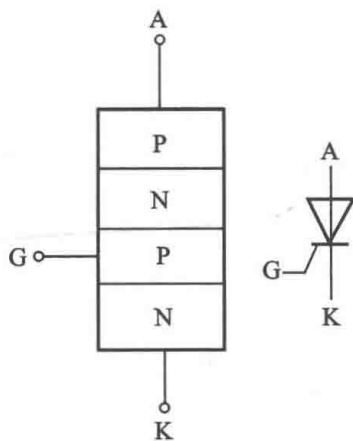


图 1-7-1 晶闸管的结构及其表示符号

1.7.1 基本结构

晶闸管的内部结构如图 1-7-1 所示,它由四层半导体 P-N-P-N 重叠构成,形成三个 PN 结: J_1 、 J_2 和 J_3 。由最外的 P 层和 N 层引出两个电极,分别为阳极 A 和阴极 K,由中间的 P 层引出控制极(或称门极)G。图 1-7-1 右半部分是晶闸管的电路符号。图 1-7-2(a)是晶闸管的内部结构示意图,图 1-7-2(b)是它的外形图。从图 1-7-2(b)看出,晶闸管的一端是一个螺栓,称之为阳极引出端,同时可

以利用它固定散热片；另一端有两根引出线，其中粗的一根是阴极引线，细的是控制极引线。

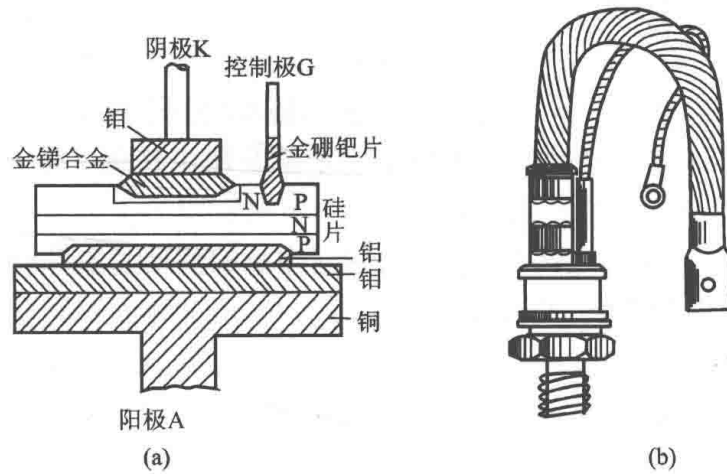


图 1-7-2 晶闸管的结构和外形

1.7.2 工作原理

为了说明晶闸管的工作原理，可把晶闸管等效为由 PNP 和 NPN 型两个晶体管组合而成，其中一个晶体管的基极与另一个晶体管的集电极相连，如图 1-7-3 所示。阳极 A 相当于 PNP 型晶体管 T_1 的发射极；阴极 K 相当于 NPN 型晶体管 T_2 的发射极。

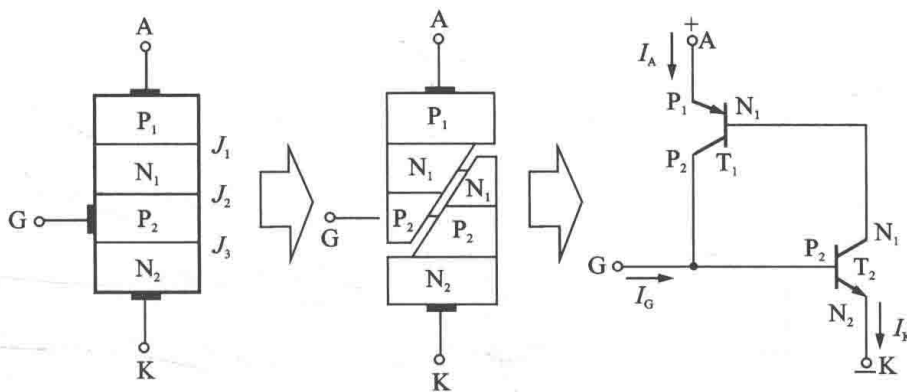


图 1-7-3 晶闸管等效为两个晶体管的组合

晶闸管和二极管类似，它也具有导通和截止(阻断)两种工作方式。

(1) 当晶闸管阳极与阴极之间加反向电压时，即阴极 K 的电位高于阳极 A 电位，因其中两个 PN 结 J_1 和 J_3 都处于反向偏置，所以不管晶闸管控制极 K 是否加电压，它都不能导通，晶闸管处于反向阻断状态。

(2) 当阳极与阴极之间加正向电压，但其控制极不加电压时，由于 PN 结 J_2 处于反向偏置状态，晶闸管也不会导通，处于正向阻断状态。

(3) 当晶闸管阳极加正向电压，控制极也加正向

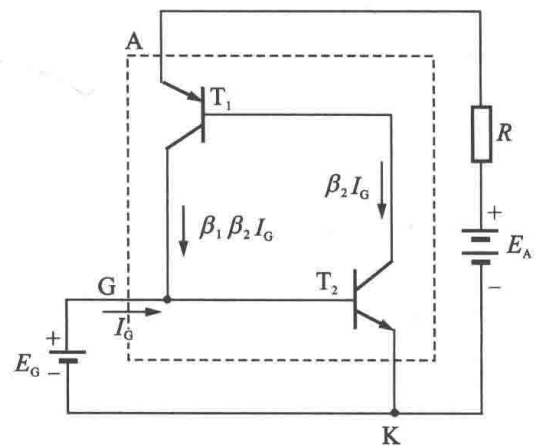


图 1-7-4 晶闸管的工作原理

电压,如图 1-7-4 所示,晶体管 T_2 处于正向偏置,控制极电源 E_G 供给的控制极电流 I_G 就是 T_2 的基极电流 I_{B2} , T_2 的集电极电流 $I_{C2} = \beta_2 I_G$ 。而 I_{C2} 又是晶体管 T_1 的基极电流, T_1 的集电极电流 $I_{C1} = \beta_1 I_{C2} = \beta_1 \beta_2 I_G$ 。此电流又流入 T_2 的基极,再一次放大,这样循环下去,形成了强烈的正反馈,使两个晶体管很快达到饱和导通,这就是晶闸管的导通过程。晶闸管导通后,其阳极到阴极之间的压降 U_{AK} 很小,电源电压几乎都是加在负载电阻 R 上,晶闸管中流过的电流大小由外加电源电压和负载电阻决定。

在晶闸管导通之后,它的导通状态完全依靠管子本身的正反馈作用来维持,即使控制极电流消失,晶闸管仍然处于导通状态。可见,控制极的作用仅仅是触发晶闸管使其导通,导通之后,控制极就失去控制作用了。要想关断晶闸管,必须将阳极电流减小到使其不能维持正反馈过程,使晶闸管截止。当然也可以将阳极电源断开或者在晶闸管的阳极和阴极间加一个反向电压。

(4) 如果晶闸管的控制极 G 与阴极 K 之间加反向电压,即使晶闸管阳极与阴极之间加有正向电压,因 PN 结 J_3 处于反偏,晶闸管也无法导通,处于阻断状态。

由此可见,晶闸管导通必须同时具备两个条件:

- ① 晶闸管阳极电路加正向电压;
- ② 控制极电路加适当的正向电压(或加适当的触发脉冲信号)。

综上所述,晶闸管与具有一个 PN 结的二极管相比,其差别在于晶闸管正向导通受控制极电流的控制,它是一个可控的单向导电开关,与具有两个 PN 结的晶体管相比,其差别在于晶闸管对控制极电流没有放大作用。

1.7.3 伏安特性

用来描述晶闸管阳极和阴极之间电压 U_{AK} 与阳极电流 I_A 关系的曲线称为晶闸管的伏安特性曲线。图 1-7-5 所示的伏安特性曲线是在 $I_G=0$ 的条件下作出的。

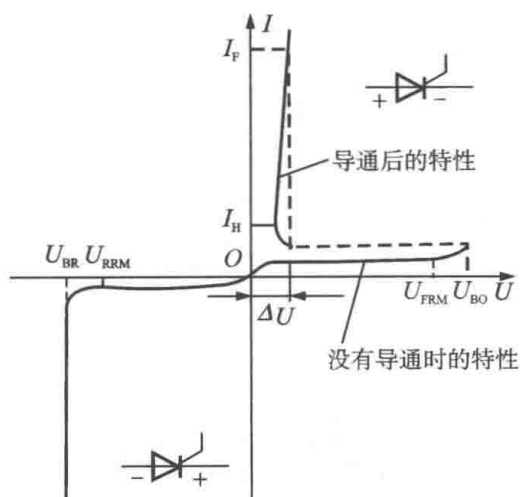


图 1-7-5 晶闸管的伏安特性曲线

如果晶闸管的阳极和阴极之间加适当的正向电压,由于控制极未加电压,晶闸管内有一个 PN 结(图 1-7-3 中的 J_2)处于反向偏置,因此其中只有很小的电流流过,这个电流称为正向漏电流。这时,晶闸管阳极和阴极之间表现出很大的内阻,处于阻断(截止)状态,如图 1-7-5 中曲线的下部所示。

当晶闸管的阳极和阴极之间的正向电压增加到某一数值时,漏电流突然增大,晶闸管由阻断状态突然导通。晶闸管导通后,就可以通过很大电流,晶闸管中实际流过的电流大小将随外加电流电压和负载电阻的改变而改变,而它本身的管压降只有 1V

左右,因此特性曲线靠近纵轴而且陡直。晶闸管由阻断状态转为导通状态所对应的电压称正向转折电压 U_{BO} 。

当晶闸管的阳极和阴极之间加反向电压时(控制极仍不加电压),其伏安特性与二极管类似,电流也很小,称为反向漏电流。当反向电压增加到某一数值时,反向漏电流急剧增大,使晶闸管反向导通,这时所对应的电压称为反向转折电压。

从图 1-7-5 的晶闸管的正向伏安特性曲线可见, 当阳极正向电压高于转折电压时, 晶闸管将被强制性导通, 这种导通方式很容易造成晶闸管的不可恢复性击穿而使组件损坏, 在正常工作时是不采用的。

晶闸管的正常导通是应通过控制极加正向触发电压来实现的, 当控制极加正向电压时, 控制极电路就有电流 I_G , 晶闸管就容易导通, 其正向转折电压降低, 特性曲线左移。控制极电流越大, 正向转折电压越低, 如图 1-7-6 所示。

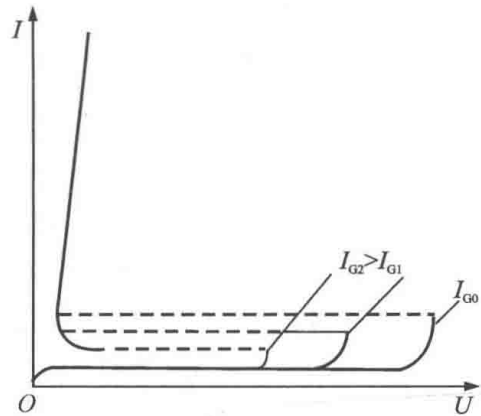


图 1-7-6 控制极电流对晶闸管转折电压的影响

实际规定, 当晶闸管的阳极与阴极之间加上 6V 直流电压, 能使组件导通的控制极最小电流(电压)称为触发电流(电压)。由于制造工艺上的问题, 同一型号的晶闸管的触发电压和触发电流也不尽相同。如果触发电压太低, 则晶闸管容易受干扰电压的作用而造成误触发; 如果太高, 又会造成触发电路设计上的困难。

晶闸管导通后, 由于它是依靠自身的正反馈来维持的, 其控制极失去控制作用, 如欲关断晶闸管, 则可通过减小阳极电流 I_A 来实现, 当电流 I_A 减小到某一数值时, 晶闸管就从导通状态转为阻断状态, 这时所对用的最小电流称为维持电流 I_H , 如图 1-7-5 所示。

1.7.4 主要参数

1. 正向重复峰值电压

控制极开路, 在晶闸管正向阻断的条件下, 可以重复加在晶闸管两端的正向峰值电压, 称为正向重复峰值电压, 用符号 U_{FRM} 表示。按规定此电压为正向转折电压的 80%。

2. 反向重复峰值电压 U_{RRM}

在控制极开路的情况下, 可以重复加在晶闸管组件上的反向峰值电压, 用符号 U_{RRM} 表示。按规定此电压为反向转折电压的 80%。

3. 正向平均电流 I_F

在环境温度不大于 40°C 和标准散热及全导通的条件下, 晶闸管可以连续通过的工频正弦半波电路(在一个周期内)的平均值, 称为正向平均电流 I_F , 简称正向电流。如果正弦半波电流的最大值为 I_m , 则

$$I_F = \frac{1}{2\pi} \int_0^{\pi} I_m \sin \omega t d\omega t = \frac{I_m}{\pi}$$

晶闸管允许通过的正向平均电流还受冷却条件、环境温度、元件导通角、元件每个周期的导电次数等因素的影响。

4. 维持电流 I_H

在规定的环境温度和 控制极开路时, 维持元件继续导通的最小电流称为维持电流。当晶

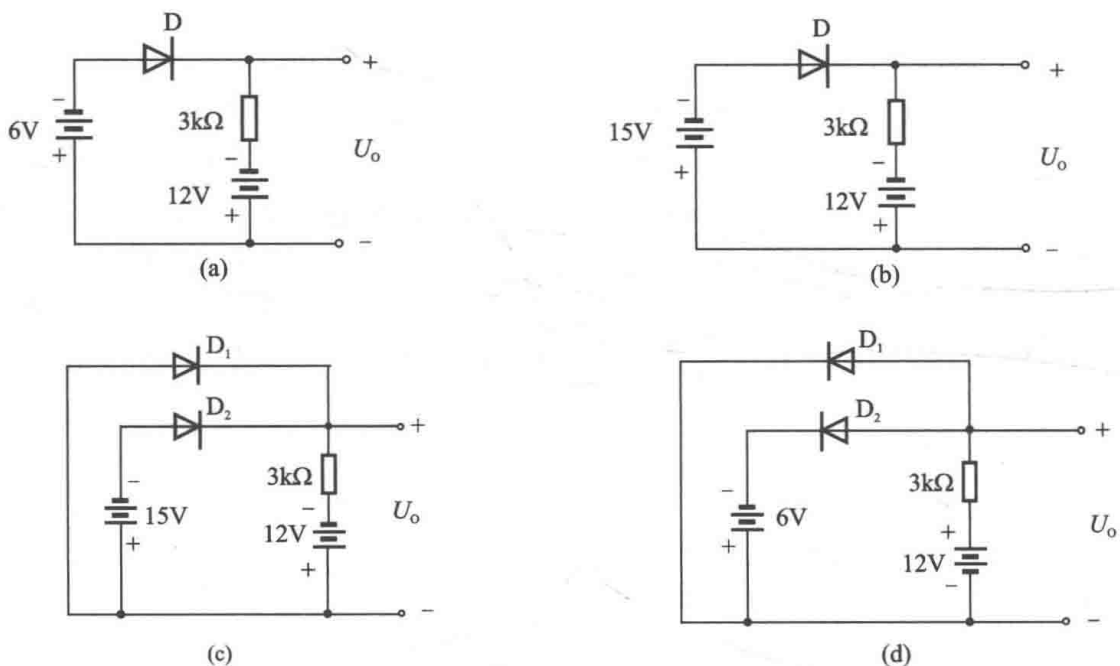
闸管的正向电流小于该电流时，晶闸管将自动关断。

习 题

1.1 如何用万用表判断二极管正负极性与好坏？

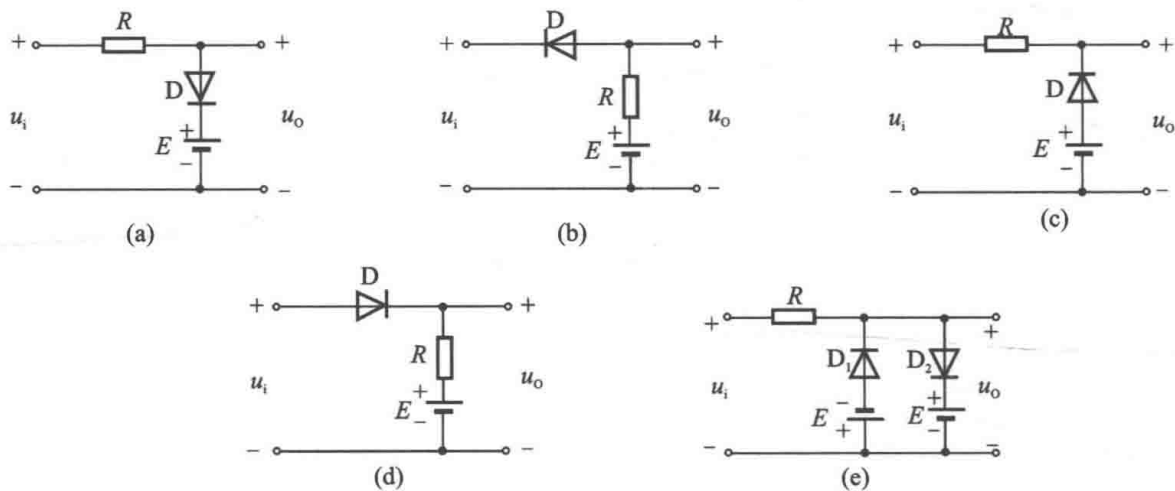
1.2 在用万用表测二极管的正向电阻时，用 $\Omega \times 1$ 挡测出的电阻值小，而用 $\Omega \times 100$ 挡测出的电阻值大，为什么？在测反向电阻时，为了使表的试笔和二极管的两端接触良好，用手捏紧，结果测出的二极管反向电阻小，似乎不合格，但用在设备上却表现正常，为什么？

1.3 设图中各二极管均为理想二极管，试判断各电路中的二极管是导通还是截止，并计算输出电压 U_o 为多大，流过导通二极管的电流是多少？



题 1.3 图

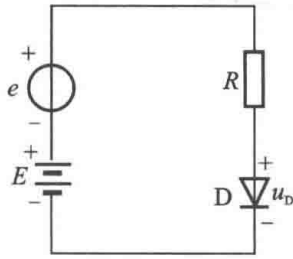
1.4 在图示的各电路中， $E=5V$ ， $u_i = 10\sin \omega t V$ ，各二极管均为理想二极管，试分别画出各输出电压 u_o 的波形。



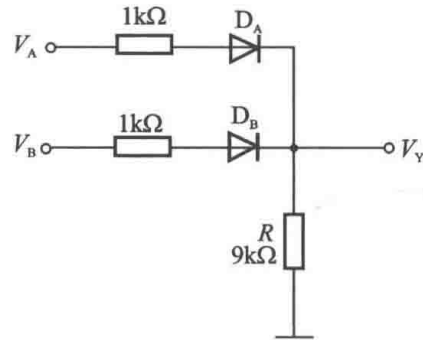
题 1.4 图

1.5 图示电路中, $e = 30\sin\omega t \text{ V}$, D 为理想二极管。(1)当 $E=10\text{V}$ 时, 画出二极管上电压 u_D 的波形;
 (2)当 $E=-10\text{V}$ 时, 这时 u_D 的波形又如何?

1.6 电路如图所示, 试求下列几种情况下输出端电位 V_Y 及各元件中通过的电流: (1) $V_A=10\text{V}$, $V_B=0\text{V}$;
 (2) $V_A=6\text{V}$, $V_B=5.8\text{V}$; (3) $V_A=V_B=5\text{V}$ 。 D_A 、 D_B 均为理想二极管。

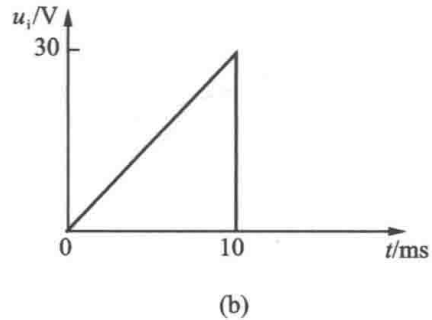
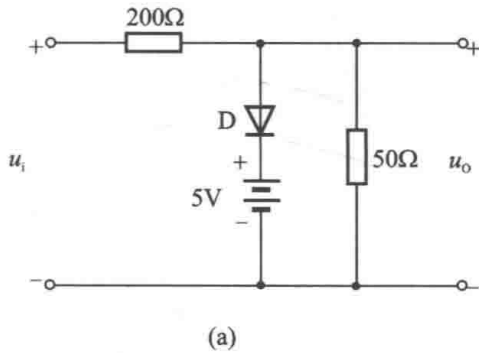


题 1.5 图



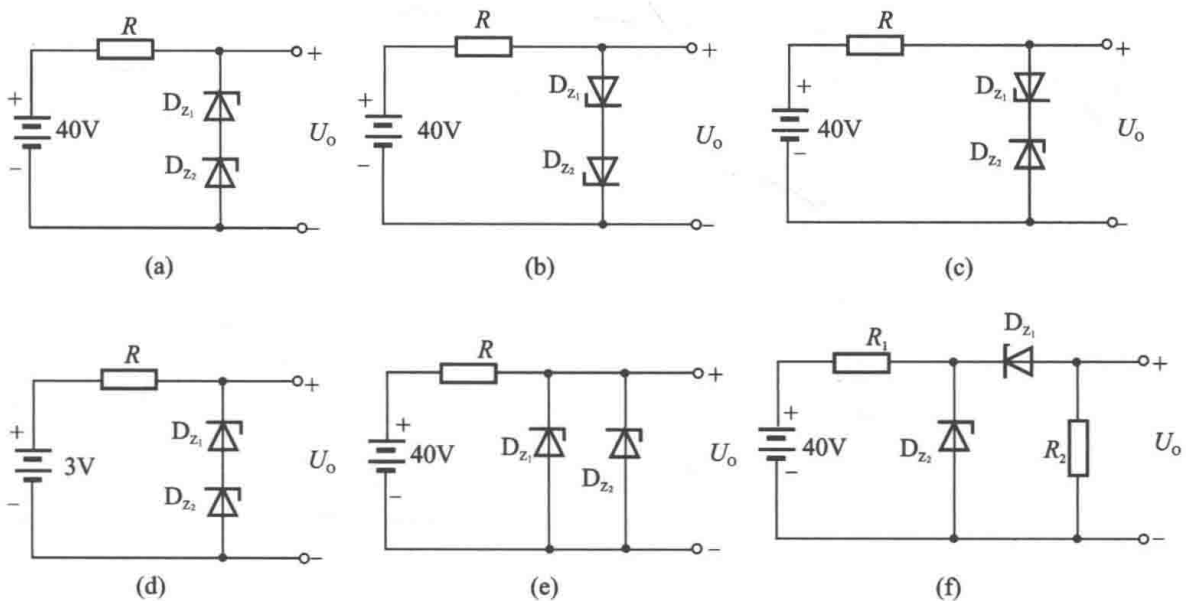
题 1.6 图

1.7 电路如图所示, 在 $0 \leq t \leq 10\text{ms}$ 时间内, 画出输出电压 u_o 的波形。设二极管为理想二极管。



题 1.7 图

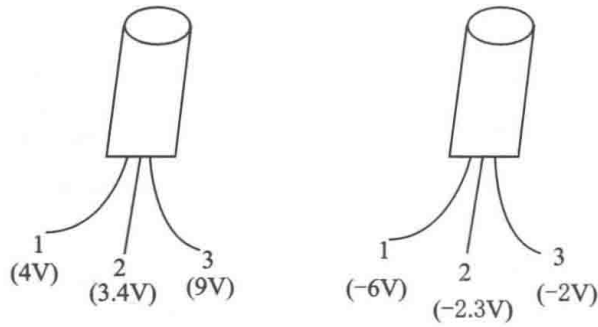
1.8 图示电路中, D_{Z1} 、 D_{Z2} 的稳定电压分别为 7V 和 13V , 正向导通压降均为 0.7V , 试计算各个电路的输出电压 U_o 。



题 1.8 图

1.9 有两个晶体管的参数分别为 $\beta_1=100$, $I_{CEO1}=200\mu\text{A}$; $\beta_2=50$, $I_{CEO2}=10\mu\text{A}$, 其他参数大致相同, 你认为选哪一个较好些?

1.10 两个晶体管工作在放大区, 看不出它们的型号, 测得各管脚的电位分别如图所示, 判断它们是 NPN 管还是 PNP 管, 是硅管还是锗管, 识别管脚并分别标上 E、B、C。



题 1.10 图

1.11 如何用万用表判断出一个晶体管是 NPN 还是 PNP 型? 如何判断出对应的管脚? 能否通过实验来判别硅管和锗管?

1.12 某电池组充电机, 需要直流电压 110V、电流 50A 的可控输出电源。若采用单相半波可控整流电路, 直接由 220V 电网供电。试计算晶闸管的导通角、电流的有效值, 并选用晶闸管。

第 2 章 基本放大电路

内容概要：利用晶体管的电流放大功能可构成各种信号放大电路。本章主要介绍由分立元件组成的各种基本放大电路，包括电路结构、工作原理及应用。首先是由单个三极管构成的共射极、共集电极放大电路；其次为改善电路性能，需要引入负反馈；为使电路协同工作，通常还需要引入多级放大电路；而为了克服多级放大电路中的零漂，有必要引入差动放大电路；在电路的输出终端，为驱动负载，还需要配置功率放大电路。

重点要求：了解基本放大电路的构成，掌握两种典型的单级放大电路的结构、工作原理及直流、交流参数的分析计算方法；理解电路反馈的概念，掌握电路反馈的分析和判断方法；建立对放大电路频率特性的基本认识；了解差动放大电路和功率放大电路的基本工作原理。

2.1 发展历史

放大电路是电子电路中最普遍的基本单元，广泛应用于生产、科学实验和日常生活各个领域。例如，从收音机天线收到的信号或从测量设备传感器得到的信号通常为微伏或毫伏数量级，必须经过放大才能驱动喇叭或记录仪表等负载。

放大电路的发展和半导体器件密不可分，下面简要地介绍其发展历史。

1906 年，美国科学家福雷斯特发明了电子三极管，该三极管的栅极能迅速控制电流的通断，控制速度比传统的继电器快 1 万倍。

1910 年，福雷斯特成功地使用三极管播放意大利著名歌唱家卡鲁索的唱片。

1911 年，福雷斯特进入美国加利福尼亚州一个联邦电报公司工作。在此期间，他希望能找到一种加快电报信号传送速度的方法。一次偶然的机会，他设计了一个由三极管和电话送话器构成的耳机，当把手表靠近电话送话器时，耳机里竟然传来巨大的“滴答”声。基于这个发现，福雷斯特和他的助手经过进一步的研究，终于找到了一种可以提升三极管放大作用的方法：减弱输入信号，将数个三极管串联起来使用，使前一个三极管电路的输出信号作为下一个三极管电路的输入信号，从而大大提升其放大效果。这也是后来人们所熟知的多级放大电路的由来。正是福雷斯特的此项重大发现，才使得功率放大器的制造成为可能。

为了使三极管的放大作用迅速投入实际应用，福雷斯特还特地去纽约推销他的发明成果，并特地去拜访了时年已几乎耳聋的爱迪生。英雄迟暮，但爱迪生还是非常赞赏这位年轻人的发现，并为其应用推广做了许多工作。

1912 年，美国通用电气公司的化学家兰茂尔（于 1932 年获诺贝尔奖）和美国电话电报公司的阿诺德分别研制出高真空的电子三极管，在大幅度提高其放大倍数的同时，也使其工作性能更加稳定。从此，电子三极管进入了实际应用阶段。

1913 年，奥地利物理学家梅斯涅尔发明了一种电子三极管振荡电路。同年，美国的阿姆斯特朗、兰茂尔与富兰克林等用三极管电路产生了持续的高频振荡信号。

基于三极管放大、振荡作用的重大发现，无线电通信事业开始得以蓬勃发展，并迅速在

军事上大放异彩。

1918年，前苏联科学家布鲁叶维奇研制出电子管触发器(Flip-Flop)。次年，英国物理学家爱克斯斯与乔丹把两个三极管和两个电阻连接起来，也制成了一种触发电路。

触发电路在某一时刻只有一个电子管接通，就像跷跷板只有一头朝上跷一样，因此早期又被称为“电子跷跷板”。触发电路的输出或高或低，代表了两个相反的状态，在数字电路中正好对应着一个二进制数。因此，触发电路的出现，为计算机技术的发展创造了条件。

2.2 基本放大电路的组成及工作原理

2.2.1 基本放大电路的组成

图 2-2-1 是一个由 NPN 型晶体管组成的共发射极基本交流放大电路。输入端接交流信号源，通常用一个电动势 e_s 与电阻 R_s 串联的电压源来等效表示，输入电压为 u_i ；输出端接负载电阻 R_L ，输出电压为 u_o 。电路中各个元件的作用如下。

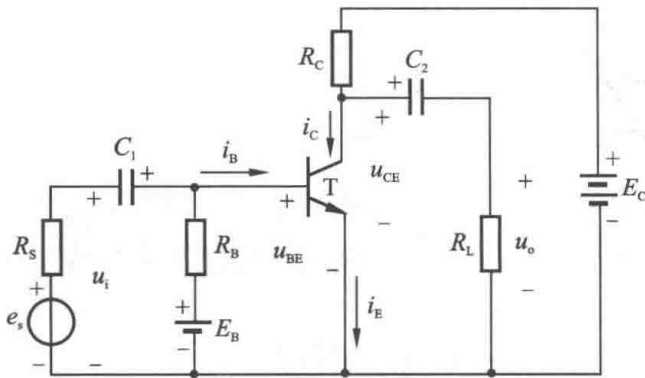


图 2-2-1 基本交流放大电路

1) 晶体管 T

晶体管是放大电路中的放大元件，利用它的电流放大作用在集电极电路中获得放大的电流，该电流受输入信号的控制。

2) 基极电源 E_B 和基极电阻 R_B

它们的作用是使发射结处于正向偏置，并提供大小合适的基极电流 I_B ，以使放大电路获得合适的工作点。 R_B 的阻值一般为几十千欧至几百千欧。

3) 集电极电源 E_C

电源 E_C 保证晶体管集电结处于反向偏置，以使晶体管起放大作用，同时它又是放大电路的能量来源。放大电路把微弱的输入信号放大成为较强的输出信号，所需的能量就来自电源 E_C 。 E_C 一般为几伏到几十伏。

4) 集电极负载电阻 R_C

集电极负载电阻简称集电极电阻，其作用是将集电极电流的变化变换为电压的变化，以实现电压放大。 R_C 的阻值一般为几千欧。

5) 耦合电容 C_1 、 C_2

它们一方面起到隔直作用， C_1 用来隔断放大电路与信号源之间的直流通路，而 C_2 则用来隔断放大电路与负载之间的直流通路，使三者之间无直流联系，互不影响；另一方面， C_1 、 C_2 又起到交流耦合作用，保证交流信号畅通无阻地经过放大电路，沟通信号源、放大电路和负载三者之间的交流通路。通常要求耦合电容上的交流压降小到可以忽略不计，即对交流信号可视为短路，因此 C_1 、 C_2 的电容值要取较大，对交流信号其容抗近似为零。 C_1 和 C_2 的电容值一般为几微法到几十微法，采用电解电容器，连接时要注意极性。

图 2-2-1 的放大电路需要两个独立电源 E_B 和 E_C ，为简化电路，可将 E_B 省去，只要把 R_B

接电源 E_B 正极的一端改接到电源 E_C 的正极即可，如图 2-2-2(a) 所示。这样，三极管发射结仍是正向偏置，只要相应调整一下 R_B 的阻值，仍可保证集电结反偏并产生合适的基极电流。

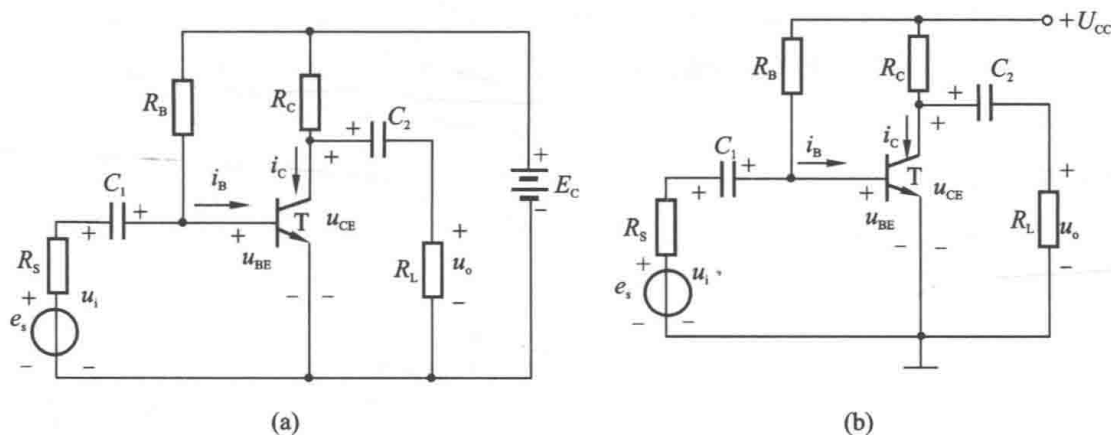


图 2-2-2 放大电路的常用画法

在放大电路中，常把输入电压 u_i 、输出电压 u_o 的公共端接“地”，设其电位为零，作为电路中其他各点电位的参考点。同时为了简化电路的画法，习惯上常不画电源 E_C 的符号，而只在电源的一端标出它对“地”的电压值 U_{CC} 和极性（“+”或“-”），如图 2-2-2(b) 所示。若忽略 E_C 的内阻，则 $U_{CC} = E_C$ 。

2.2.2 电路的工作原理

1. 静态

放大电路没有输入信号时 ($u_i = 0$ ，即输入端短接) 的状态称为静态。此时电路中只有直流电源 U_{CC} 单独作用，电路中的电压、电流均为恒定直流，称为静态值。

此时 $u_i = 0$ ， $u_o = 0$ ，基极耦合电容上的电压为 $U_{C1} = U_{BE}$ ，集电极耦合电容上的电压为 $U_{C2} = U_{CE}$ 。

2. 动态

放大电路交流输入信号 u_i 不为零时的状态称为动态。此时 u_i 通过耦合电容 C_1 加到晶体管的基极，基-射极之间的电压将在原来静态值 U_{BE} 的基础上，叠加一个交流信号，基-射极之间的总电压用 u_{BE} 来表示，且

$$u_{BE} = U_{BE} + u_i = U_{BE} + u_{be}$$

基极电流也要发生变化，将在静态值 I_B 的基础上，叠加一个交流分量，基极总电流用 i_B 表示，且

$$i_B = I_B + i_b$$

同样，集电极总电流 i_C 也是直流分量 I_C 和交流分量 i_c 的合成

$$i_C = I_C + i_c$$

并且由于晶体管的电流放大作用， i_c 的幅值要远远大于 i_b 的幅值。

在负载电阻 R_L 开路的情况下，集电极回路的电压方程为

$$u_{CE} = U_{CC} - i_C R_C = U_{CC} - (I_C + i_c) R_C = (U_{CC} - I_C R_C) - i_c R_C$$

$$= U_{CE} + (-i_c R_C) = U_{CE} + u_{ce}$$

式中, u_{CE} 为基-射极总电压, u_{ce} 为其交流分量, 这是一个比 u_i 大得多的交流信号, 通过耦合电容 C_2 后, 直流部分 U_{CE} 被 C_2 隔断, 所以输出电压 u_o 即为集-射极电压的交流部分, 即

$$u_o = u_{ce}$$

这就实现了电压放大作用。

由于放大电路在工作时直流量和交流量混处于同一电路中, 电压和电流的名称较多, 符号容易混乱, 今列成表 2-2-1, 以便区别。

表 2-2-1 放大电路中电压和电流的符号

序号	文字符号	特征	代表意义
1	I_B 、 I_C 、 I_E 、 U_{BE} 、 U_{CE}	大写字母, 大写下标	静态值或直流量
2	i_b 、 i_c 、 i_e 、 u_{be} 、 u_{ce}	小写字母, 小写下标	交流分量瞬时值
3	I_b 、 I_c 、 I_e 、 U_{be} 、 U_{ce}	大写字母, 小写下标	交流分量有效值
4	\dot{I}_b 、 \dot{I}_c 、 \dot{I}_e 、 \dot{U}_{be} 、 \dot{U}_{ce}	上一栏加“.”	交流分量相量
5	I_{bm} 、 I_{cm} 、 I_{em} 、 U_{bem} 、 U_{cem}	第三栏加下标 m	交流分量幅值
6	i_B 、 i_C 、 i_E 、 u_{BE} 、 u_{CE}	小写字母, 大写下标	总瞬时值

2.3 放大电路的静态分析

对放大电路的分析主要包括两方面, 一是静态分析, 目的在于求出静态时各处的电压、电流, 即静态工作点; 二是动态分析, 目的在于了解动态时的工作状况, 求出放大倍数、输入电阻和输出电阻等。本节讨论放大电路静态分析的基本方法。

2.3.1 估算法

当放大电路工作于静态时, 电路中只有直流量, 可以通过画直流通路来计算静态值。对于图 2-2-2 (b), 其直流通路如图 2-3-1 所示。

由图可见

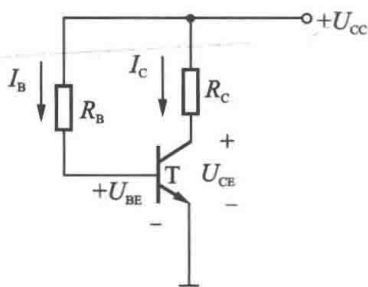


图 2-3-1 直流通路

$$U_{CC} = I_B R_B + U_{BE}$$

故静态基极电流为

$$I_B = \frac{U_{CC} - U_{BE}}{R_B} \approx \frac{U_{CC}}{R_B}$$

由于 U_{BE} (硅管为 $0.6 \sim 0.7V$) 比 U_{CC} 小得多, 故常可忽略不计。

静态集电极电流为

$$I_C = \beta I_B$$

静态集-射极电压为

$$U_{CE} = U_{CC} - I_C R_C \quad (2-3-1)$$

2.3.2 图解法

根据晶体管的输出特性曲线，用作图来求解静态值的方法称为图解法。设晶体管的输出特性曲线如图 2-3-2 所示，图解步骤如下。

(1) 用估算法求出基极电流 I_B (如 $40\mu\text{A}$)。

(2) 根据 I_B 在输出特性曲线中找到对应的曲线。

(3) 作直流负载线。

由式(2-3-1)得

$$I_C = -\frac{1}{R_C} U_{CE} + \frac{U_{CC}}{R_C} \quad (2-3-2)$$

式中， U_{CC} 、 R_C 已知，因此这是一条直线方程，其斜率为 $\tan \alpha = -\frac{1}{R_C}$ 。由于该直线是由直流通路作出的，且其斜率与集电极负载电阻 R_C 有关，故称其为直流负载线。

(4) 求静态工作点，并确定 U_{CE} 、 I_C 值。

晶体管的 I_C 和 U_{CE} 既要满足 $I_B = 40\mu\text{A}$ 的输出特性曲线，又要满足直流负载线，因此晶体管必须工作在它们的交点 Q ，该点称为静态工作点(Quiescant)。由 Q 点便可在坐标轴上查得静态值 I_C 和 U_{CE} 。

在图 2-2-2(b) 的电路中，当 U_{CC} 和 R_C 确定后，静态工作点的位置就完全由 I_B 值确定， I_B 的大小不同，静态工作点在负载线上的位置也不同，改变 I_B 的大小可以获得合适的静态工作点。可见 I_B 的大小对晶体管的工作状态有很大的影响，通常称其为基极偏置电流，简称偏流，产生偏流的电路称为偏置电路。在此电路中，偏置电路为路径 $U_{CC} \rightarrow R_B \rightarrow$ 发射结 \rightarrow “地”，

故 R_B 称为偏置电阻，通常是通过改变 R_B 的阻值来调整 I_B 的大小。由于

$$I_B = \frac{U_{CC} - U_{BE}}{R_B} \approx \frac{U_{CC}}{R_B}$$

当 R_B 的阻值确定后，偏流 I_B 的大小也就确定下来，并且仅与电源电压 U_{CC} 有关，故这种偏置电路又称为固定偏置电路。

例 2.3.1 在图 2-2-2(b) 的电路中，已知 $U_{CC} = 12\text{V}$ ， $R_B = 300\text{k}\Omega$ ， $\beta = 50$ ， $R_C = 3\text{k}\Omega$ ，晶体管的输出特性曲线如图 2-3-3 所示。试用估算法和图解法求出放大

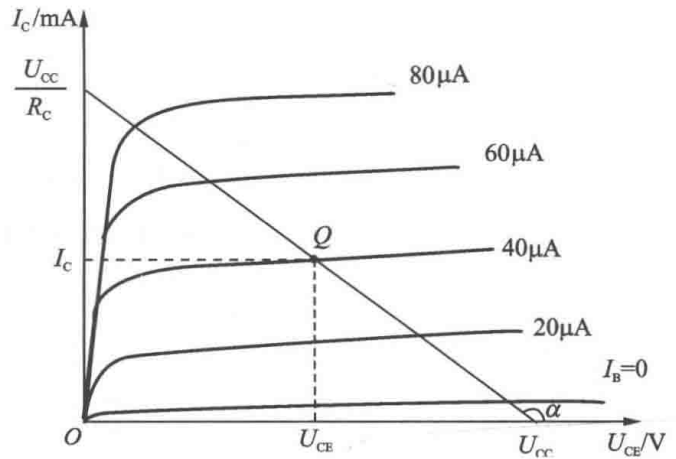


图 2-3-2 用图解法求静态值

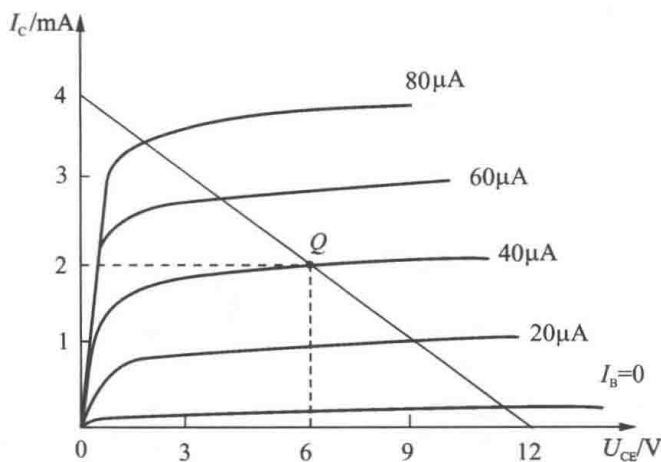


图 2-3-3 例 2.3.1 的图

电路的静态值。

解 (1) 估算法。

$$I_B \approx \frac{U_{CC}}{R_B} = \frac{12}{300} = 0.04(\text{mA}) = 40(\mu\text{A})$$

$$I_C = \beta I_B = 50 \times 0.04 = 2(\text{mA})$$

$$U_{CE} = U_{CC} - I_C R_C = 12 - 2 \times 10^{-3} \times 3 \times 10^3 = 6(\text{V})$$

(2) 图解法。

在图 2-3-3 中, 根据 $\frac{U_{CC}}{R_C} = \frac{12}{3} = 4(\text{mA})$, $U_{CC} = 12\text{V}$ 作出直流负载线, 与 $I_B = 40\mu\text{A}$ 的这条特性曲线相交得静态工作点 Q , 根据 Q 查坐标得: $I_C = 2\text{mA}$, $U_{CE} = 6\text{V}$, 与估算结果一致。

2.4 放大电路的动态分析

当放大电路输入交流信号时, 电路中的各个电压、电流将同时含有直流分量和交流分量。直流分量就是放大电路的静态值, 可由静态分析的方法来确定。交流分量则是叠加在直流分量上的动态量, 分析交流分量的方法称为动态分析。动态分析可采用图解法和微变等效电路法。

2.4.1 图解法

图解法是利用晶体管的特性曲线, 通过作图的方法分析动态工作情况。它可以形象、直观地看出信号在传递过程中, 各个电压、电流在输入信号 u_i 作用下的变化情况以及放大电路的动态工作范围。

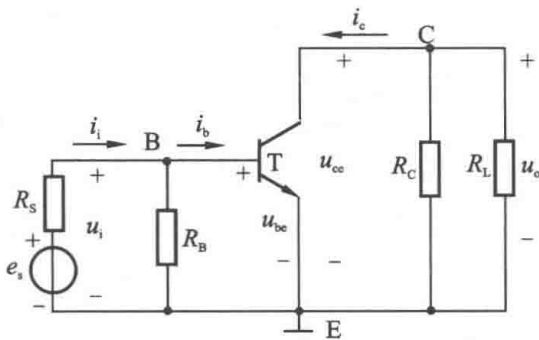


图 2-4-1 放大电路的交流通路

1. 交流通路

当加上输入信号 u_i 时, 电路中交流信号流通的路径称为交流通路。对交流分量而言, 电路中的耦合电容 C_1 和 C_2 可视为短路; 此外直流电源 U_{CC} 的内阻极小, 对交流分量而言, 也应视为短路。据此原则可画出图 2-2-2 (b) 所示放大电路的交流通路, 如图 2-4-1 所示。当分析放大电路的动态情况、计算放大倍数等时, 必须按交流通路来考虑。

2. 交流负载线

在静态分析时, 介绍了直流负载线。由于耦合电容 C_2 的隔直作用, 负载电阻 R_L 不加以考虑, 直流负载线的斜率为 $\tan \alpha = -\frac{1}{R_C}$ 。在动态分析时, 耦合电容 C_2 对交流信号相当于短路, 负载电阻 R_L 通过 C_2 会对电路产生影响, 因此, 研究电路动态时的电压、电流关系就要用到交流负载线。

由图 2-4-1 的交流通路可知, 在动态的情况下, R_C 与 R_L 是并联的, 并联后的阻值用 R_L'

表示。按与直流负载线相似的规律来看，交流负载线的斜率 $\tan \alpha' = -\frac{1}{R_L'}$ 。其次，动态时，放大电路的工作点沿交流负载线移动，当 u_i 瞬时值为零时，这一工作点既在交流负载线上，又因输入信号为零而处在静态工作点 Q 上，因此，交流负载线一定通过 Q 点。可以通过静态工作点 Q 作一条斜率为 $-\frac{1}{R_L'}$ 的直线，即为交流负载线，如图 2-4-2 所示。

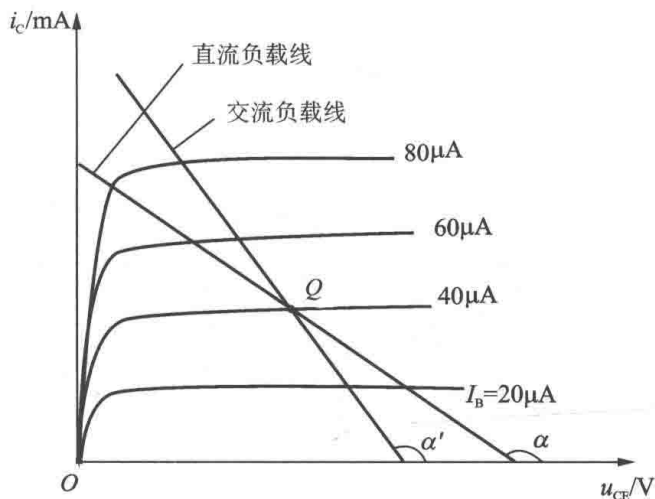


图 2-4-2 交流负载线

放大电路连接负载电阻 R_L 后，由于 $R_L' < R_C$ ，所以交流负载线要比直流负载线陡。如果放大电路不接 R_L (开路)，则 $R_L' = R_C$ ，交流负载线与直流负载线重合。

3. 图解分析

现以图 2-2-2(b) 的电路为例，其图解分析的步骤如下：

(1) 根据静态分析方法，求出静态工作点 Q (设 $I_B = 40\mu\text{A}$)。

(2) 根据 u_i 的波形在输入特性曲线上作出 i_B 的波形。

当有输入信号 u_i 时，发射结电压为

$$u_{BE} = U_{BE} + u_i = U_{BE} + u_{be}$$

其波形如图 2-4-3 曲线①所示。根据 u_{BE} 的变化规律，可从输入特性曲线上找出 i_B 的变化规律，此时工作点将在 Q_1 和 Q_2 之间移动，由此两点水平向左便可看出 i_B 是在 $20 \sim 60\mu\text{A}$ 变化， i_B 波形如图 2-4-3 中曲线②所示。可以看出 i_B 也是在静态值 I_B 的基础上叠加一个交流分量 i_b ，即

$$i_B = I_B + i_b$$

(3) 根据 i_B 的波形在输出特性曲线上作出 i_C 及 u_{CE} 的波形。

当 i_B 在 $20 \sim 60\mu\text{A}$ 变化时，放大电路的工作点将沿着交流负载线在 Q_1 和 Q_2 之间移动。直线段 Q_1Q_2 是工作点移动的轨迹，通常称其为放大电路的动态工作范围，据此可作出 i_C 、 u_{CE} 的波形，如图 2-4-3 中曲线③、④所示。它们都是静态值与交流分量的叠加，即

$$i_C = I_C + i_c$$

$$u_{CE} = U_{CE} + u_{ce}$$

式中， u_{CE} 中的交流分量 u_{ce} 就是输出电压 u_o 。

从上述图解过程，可得出如下结论。

(1) 放大电路中的各个量 u_{BE} 、 i_B 、 i_C 和 u_{CE} 都是由直流分量和交流分量两部分组成。同时要注意虽然这些电压、电流的瞬时值是变化的，但它们的方向始终是不变的。

(2) 输出电压 u_o 与输入电压 u_i 相位相反，这称为放大电路的倒相作用。

(3) 输出电压 u_o 与输入电压 u_i 为同频率的正弦波，且 u_o 的幅度比 u_i 的幅度大得多，即 u_i 被放大了。 u_o 的幅度与 u_i 的幅度之比即为电压放大倍数。负载电阻的 R_L 阻值越小，交流负

载线越陡，电压放大倍数越小。

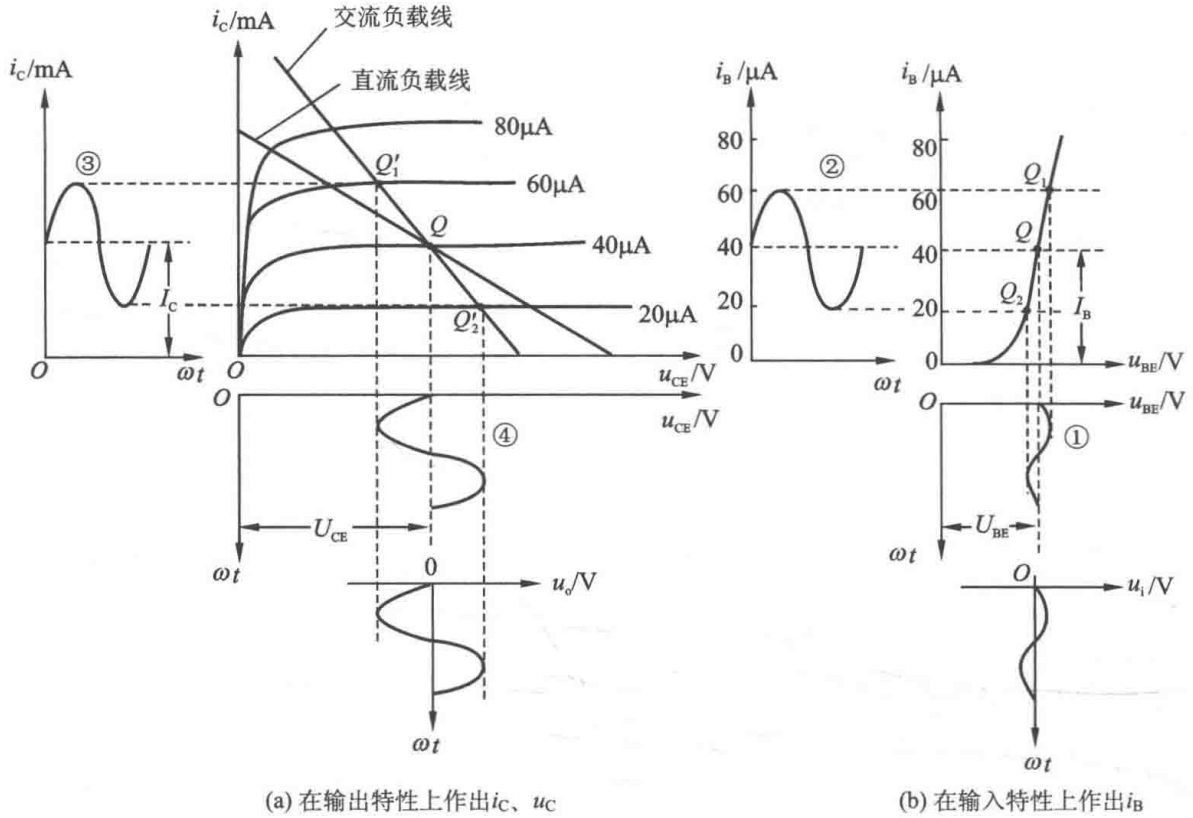


图 2-4-3 图解法

(4) 所谓的放大作用是指输出的交流分量与输入信号之间的关系，静态值是为放大提供条件，不能把它们包含在内。

(5) 之所以要配置直流电路，是为了抬升交流分量，以保证任何情形下三极管均工作于放大区。这一点和飞机进行飞行表演时必须预设一个水平高度是相似的。

4. 仿真研究

针对图 2-2-2 (b)，在 Saber 软件中搭建电路模型，如图 2-4-4 所示。

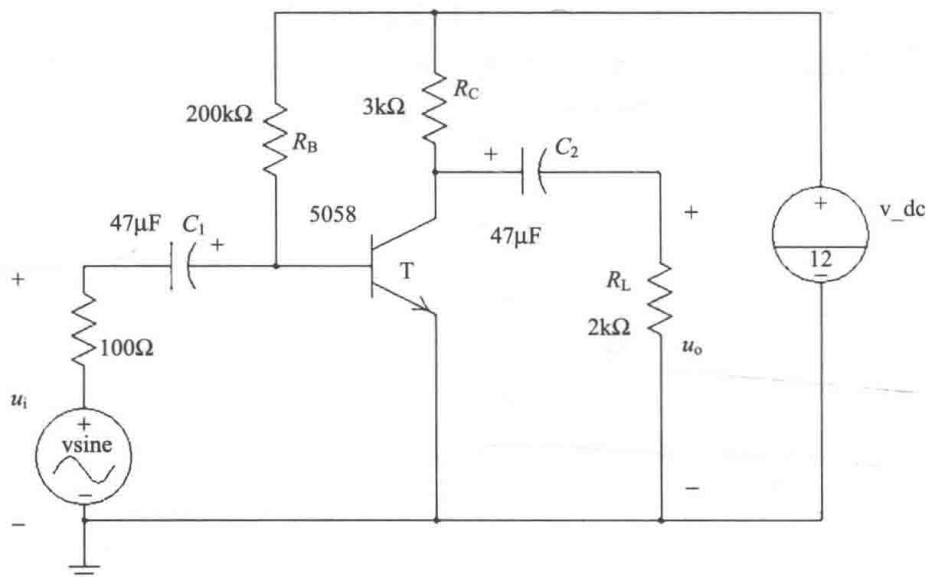


图 2-4-4 固定偏置放大电路

图中的参数数值如表 2-4-1 所示。

表 2-4-1 固定偏置放大电路仿真参数

$C_1、C_2$	47 μ F	R_L	2k Ω
T	5058	U_{CC}	12V
R_B	200k Ω	信号源频率 f	1000Hz
R_C	3k Ω	信号源幅值	1mV

对图 2-4-4 进行仿真，结果如图 2-4-5 所示。

根据图 2-4-5，输入信号与输出信号反相，且被显著放大，结果与理论分析是一致的。

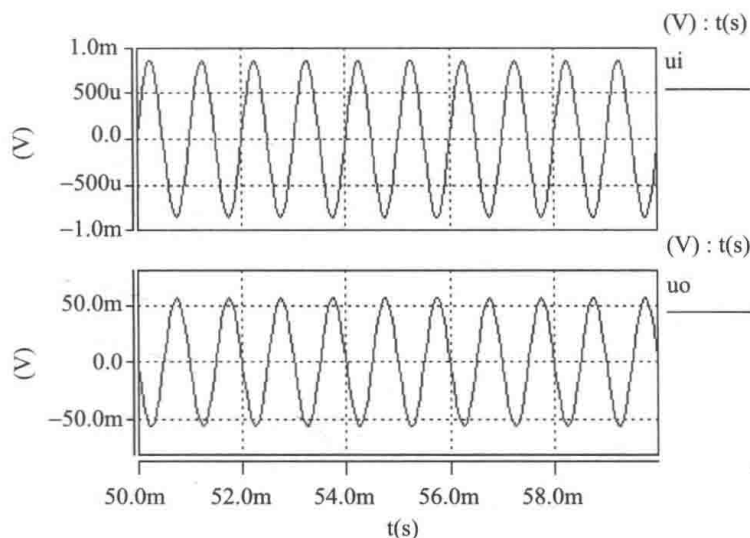


图 2-4-5 固定偏置放大电路仿真波形

5. 非线性失真

由于静态工作点的不合适或者信号过大，晶体管的动态工作范围进入其特性曲线的非线性区，从而导致输出信号的波形不能完全复现输入信号的波形，这种波形发生畸变的现象称为非线性失真。

在图 2-4-6(a)中，静态工作点 Q_1 太低，晶体管的工作范围进入截止区，输出电压 u_o 的正半周顶部被截去一部分。这种失真由于晶体管的工作范围进入截止区而引起的，故称为截止失真。

在图 2-4-6(b)中，静态工作点 Q_2 太高，晶体管的工作范围进入饱和区，输出电压 u_o 的负半周出现失真，这种失真称为饱和失真。

若要求放大电路不产生非线性失真，必须有一个合适的静态工作点，工作点 Q 应大致选在交流负载线的中点。此外输入信号的幅值不能太大，以避免放大电路的工作范围超出特性曲线的线性范围，出现既有饱和又有截止的严重失真。

在固定偏置电路中，通常都是通过改变基极偏置电阻 R_B ，从而改变偏流 I_B 来调整静态工作点的，因此要使放大电路脱离饱和区，一般可增加 R_B 值；要脱离截止区，一般可减小 R_B 值。

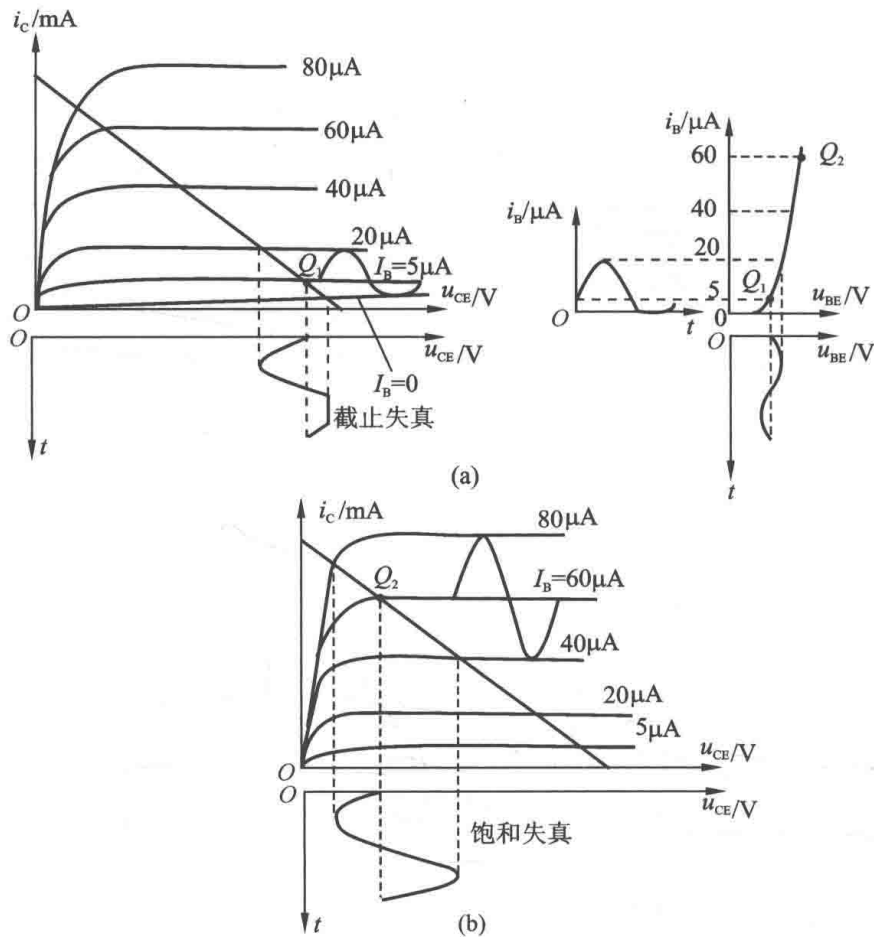


图 2-4-6 非线性失真

2.4.2 微变等效电路法

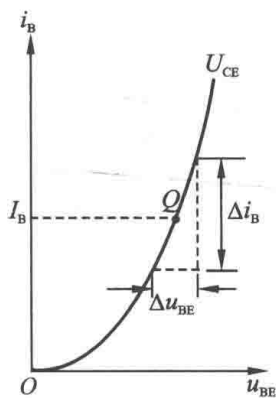
用图解法分析放大电路的优点是可以形象、直观地帮助我们理解它的工作原理，确定放大电路的动态工作范围。但是图解法必须用到晶体管的特性曲线，对于微弱信号的分析准确度不高，特别是分析较复杂的电路(如多级放大电路和负反馈放大电路)更加困难。因此，在分析小信号放大电路时，一般采用另一种方法——微变等效电路法。

晶体管的特性曲线是非线性的，因此晶体管是一个非线性元件，由它组成的放大电路是一个非线性电路。但是，如果静态工作点 Q 合适，当输入信号很小时(小信号或微变量)，则电路中各个电压、电流在静态工作点 Q 附近的变化很微小，此时可把静态工作点附近小范围内的特性曲线近似看成直线，把工作在此范围内的晶体管用一个线性化电路来等效代替，这个线性电路就称为晶体管的微变等效电路。这样，放大电路就转化为一个等效的线性电路，从而可以很方便地用计算一般线性电路的方法来分析放大电路的动态参数。

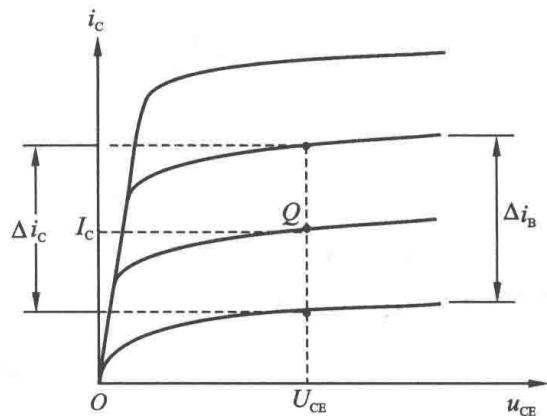
1. 晶体管的微变等效电路

图 2-4-7(a) 是晶体管的输入特性曲线，是非线性的，但在静态工作点 Q 的附近，当输入信号较小时，特性曲线可以认为是一段直线，即 Δu_{BE} 与 Δi_B 成正比。当 U_{CE} 为常数时，把 Δu_{BE} 与 Δi_B 之比称为晶体管的输入电阻，用 r_{be} 表示，即

$$r_{be} = \left. \frac{\Delta u_{BE}}{\Delta i_B} \right|_{U_{CE}} = \left. \frac{u_{be}}{i_b} \right|_{U_{CE}}$$



(a) 输入特性曲线



(b) 输出特性曲线

图 2-4-7 晶体管的特性曲线

在小信号电路模型中, r_{be} 为一常数, 它反映了晶体管的输入特性。因此, 晶体管的输入端可以用电阻 r_{be} 来等效表示, 如图 2-4-8 所示。

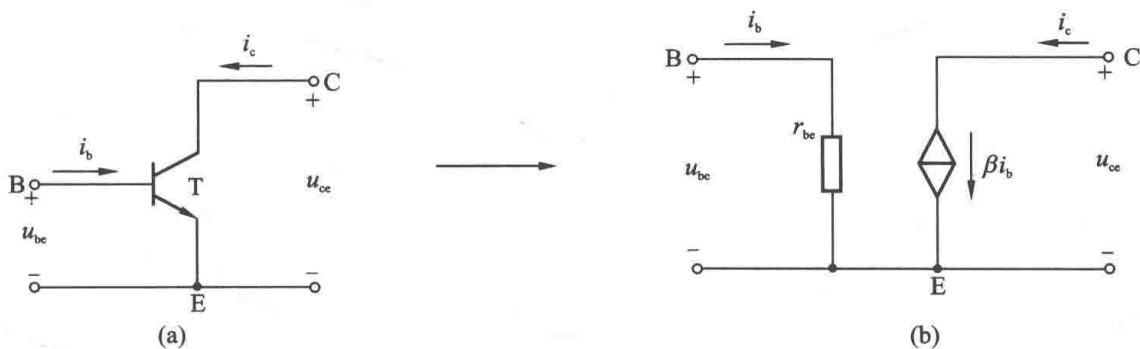


图 2-4-8 晶体管的微变等效电路

r_{be} 实际上是静态工作点 Q 处的动态电阻, 即 Q 点切线斜率的倒数, 一般在几百欧到几千欧之间。低频小功率晶体管的 r_{be} 可表示为

$$r_{be} \approx 300 + (1 + \beta) \frac{26(\text{mV})}{I_E(\text{mA})}$$

式中, I_E 为发射极电流的静态值, r_{be} 的单位为 Ω 。

晶体管输出端的电压、电流关系由输出特性曲线决定。从图 2-4-7(b) 的输出特性曲线可以看到, 晶体管工作在放大区时, 输出特性曲线为一组近似与横轴平行的直线。当 U_{CE} 为常数时, Δi_C 与 Δi_B 之比为定值, 即为电流放大系数 β , 表示为

$$\beta = \left. \frac{\Delta i_C}{\Delta i_B} \right|_{U_{CE}} = \left. \frac{i_c}{i_b} \right|_{U_{CE}}$$

在小信号情况下, β 为一常数。因此, 晶体管的输出端可以用一等效受控电流源 $i_c = \beta i_b$ 来代替, 以表示晶体管的电流控制作用。

综上，可得到晶体管的微变等效电路，如图 2-4-8 (b)。

2. 电压放大倍数

把放大电路交流通路中的晶体管用其微变等效电路来代替，即得到放大电路的微变等效电路。

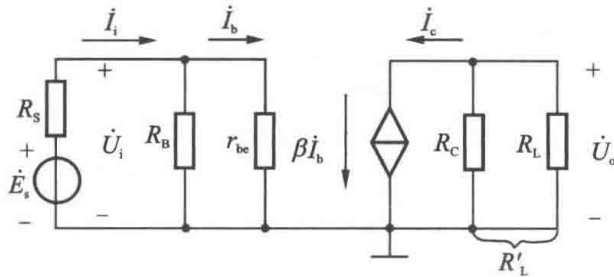


图 2-4-9 图 2-2-2 (b) 电路的微变等效电路

图 2-4-9 为图 2-2-2 (b) 所示放大电路的微变等效电路，设 u_i 为正弦量，则电路中的所有电压、电流均可用相量表示。

由图 2-4-9 可得

$$\begin{aligned} \dot{U}_i &= r_{be} \dot{I}_b \\ \dot{U}_o &= -R'_L \dot{I}_c = -\beta R'_L \dot{I}_b \end{aligned}$$

式中

$$R'_L = R_C // R_L$$

则电压放大倍数

$$A_u = \frac{\dot{U}_o}{\dot{U}_i} = -\beta \frac{R'_L}{r_{be}} \quad (2-4-1)$$

式中，负号表示输出电压 \dot{U}_o 与输入电压 \dot{U}_i 的相位相反，这与图解法的结论是一致的。

当放大电路的输出端开路时，得

$$A_u = \frac{\dot{U}_o}{\dot{U}_i} = -\beta \frac{R_C}{r_{be}}$$

与式 (2-4-1) 相比可看出，放大电路输出端接了负载电阻 R_L 后，将使 $|A_u|$ 下降，而且 R_L 越小， $|A_u|$ 下降越厉害。

3. 放大电路的输入电阻

一个放大电路的输入端总是和信号源或前级放大电路相连接，其对信号源或前级放大电路而言，相当于一个负载，可等效为一个电阻，如图 2-4-10 左半部分所示。信号源施加一个输入电压 \dot{U}_i ，就会产生一定的输入电流 \dot{I}_i ，定义其比值为放大电路的输入电阻

$$r_i = \frac{\dot{U}_i}{\dot{I}_i}$$

简言之，就是从放大电路输入端看进去的电阻。

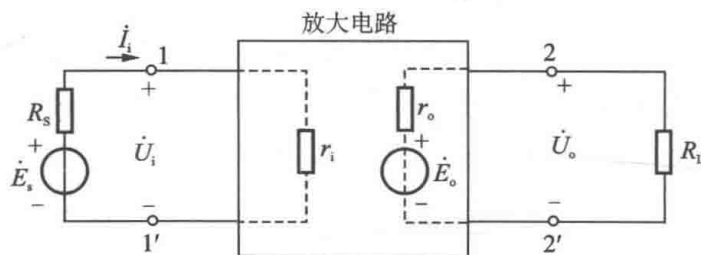


图 2-4-10 放大电路的输入电阻和输出电阻

一般而言，放大电路的输入电阻越大越好。如果 r_i 小，则：①将从信号源取用较大的电流和功率，增加信号源的负担，影响其工作；② \dot{I}_i 较大，在信号源内阻 R_S 上产生较大的压降，使实际加到放大电路的输入电压 \dot{U}_i 减小，从而减小了输出电压；③后级放大电路的 r_i 是前级放大电路的负载电阻， r_i 小就会降低前级放大电路的放大倍数。

图 2-2-2(b) 所示放大电路的输入电阻可由图 2-4-9 所示的微变等效电路求出。根据定义

$$r_i = \frac{\dot{U}_i}{\dot{I}_i} = R_B // r_{be} \approx r_{be}$$

式中， $R_B \gg r_{be}$ ， R_B 可忽略不计。 r_{be} 在几百欧到几千欧之间，因此该电路的输入电阻是较低的，并不理想。

要注意的是 r_i 表示放大电路的输入电阻，而 r_{be} 表示晶体管的输入电阻，两者是不同的，不能混淆。

4. 放大电路的输出电阻

放大电路对负载或后级放大电路而言，相当于一个信号源，如图 2-4-10 右半部分所示。此信号源内阻即为放大电路的输出电阻，用 r_o 表示。

与输入电阻相反，通常希望放大电路的输出电阻越小越好。 r_o 越小，放大电路带负载的能力就越强。

计算 r_o 时，要将信号源短路但保留信号源内阻 R_S ，并将负载电阻 R_L 去掉，在放大电路的输出端外加交流电压 \dot{U} ，产生一个电流 i ，则

$$r_o = \frac{\dot{U}}{\dot{I}}$$

将图 2-4-9 作上述处理后，得到图 2-4-11 电路。由于信号源短路，则 $\dot{I}_b = 0$ ，故 $\beta \dot{I}_b = 0$ ，受控电流源相当于开路，所以

$$r_o = R_C$$

R_C 在几千欧至几十千欧之间，是较大的，同样也不理想。

输出电阻也可用图 2-4-10 右半部分电路实际测得。当负载开路时，测出放大电路输出端的开路电压 U_∞ ，则

$$U_\infty = E_o$$

输出端接上负载电阻 R_L 后，再测出的输出电压为

$$U_{oL} = E_o \frac{R_L}{R_L + r_o}$$

由此可得

$$r_o = \left(\frac{U_\infty}{U_{oL}} - 1 \right) R_L$$

当用实验来测量 r_o 时，常采用此方法。

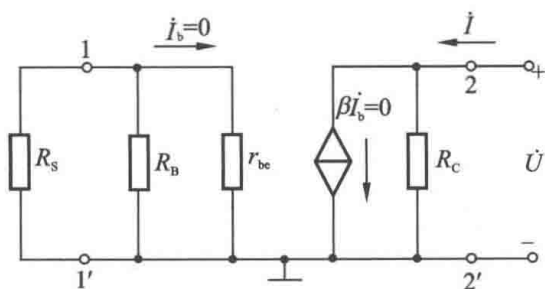


图 2-4-11 求 r_o 的等效电路

例 2.4.1 在图 2-2-2(b) 中, 已知 $U_{CC} = 12\text{V}$, $R_B = 300\text{k}\Omega$, $R_C = 3\text{k}\Omega$, $\beta = 50$ 。试求: (1) 输出端开路 ($R_L = \infty$) 时的电压放大倍数; (2) $R_L = 6\text{k}\Omega$ 时的电压放大倍数; (3) $R_L = 6\text{k}\Omega$, 且信号源内阻 $R_S = 200\Omega$ 时, 放大电路对 \dot{E}_s 的电压放大倍数 $A_{us} = \frac{\dot{U}_o}{\dot{E}_s}$ 。

解 (1) 晶体管的基极电流和极电极电流

$$I_B = \frac{U_{CC} - U_{BE}}{R_B} \approx \frac{U_{CC}}{R_B} = \frac{12}{300} = 0.04(\text{mA}) = 40(\mu\text{A})$$

$$I_E \approx I_C = \beta I_B = 50 \times 0.04 = 2(\text{mA})$$

晶体管的输入电阻

$$r_{be} \approx 300 + (1 + \beta) \frac{26(\text{mV})}{I_E(\text{mA})}$$

$$= 300 + (1 + 50) \times \frac{26}{2} = 0.963(\text{k}\Omega)$$

电压放大倍数

$$A_u = -\beta \frac{R_C}{r_{be}} = -50 \times \frac{3}{0.963} = -156$$

(2) 接入负载电阻后电压放大倍数

$$A_u = -\beta \frac{R'_L}{r_{be}} = -50 \times \frac{3//6}{0.963} = -104$$

(3) 根据图 2-4-8 左边的等效电路, 可以找出 \dot{E}_s 与 \dot{U}_i 之间的关系

$$\dot{U}_i = \dot{E}_s \frac{r_i}{R_S + r_i}$$

则

$$A_{us} = \frac{\dot{U}_o}{\dot{E}_s} = \frac{\dot{U}_o}{\dot{U}_i} \cdot \frac{\dot{U}_i}{\dot{E}_s} = A_u \frac{r_i}{R_S + r_i}$$

而放大电路的输入电阻

$$r_i = R_B // r_{be} \approx r_{be} = 0.963\text{k}\Omega$$

则

$$A_{us} = A_u \frac{r_i}{R_S + r_i} = -104 \times \frac{0.963}{0.2 + 0.963} = -86$$

可见由于有信号源内阻, 电压放大倍数下降了。

2.5 静态工作点的稳定

前面介绍的放大电路是一种固定偏置电路, 这种电路虽然简单、容易调整, 但其静态工作点在运行中是不稳定的。在外部因素(如温度变化、电源电压波动等)的影响下, 将会引起静态工作点上下移动, 造成动态工作范围减小或出现非线性失真, 严重时放大电路甚至不能正常工作。其中, 温度的影响是最主要的。

2.5.1 温度对静态工作点的影响

当温度升高时，晶体管的 I_{CBO} 、 β 等参数均随之增大，所以 I_C 也随着温度的上升而增大，这使得晶体管的输出特性曲线向上平移。图 2-5-1 绘出了某晶体管在 15°C 和 45°C 时的输出特性曲线。在图 2-5-1 (a) 中，电路工作在合适的静态工作点 Q ，当 I_B 在 $40\mu\text{A}$ 的基础上上下波动 $20\mu\text{A}$ 时，动态工作范围为 Q_1Q_2 ，没有出现失真。在图 2-5-1 (b) 中，温度上升至 45°C 。即使不考虑温度对 I_B 的影响，设其仍为 $40\mu\text{A}$ ，则静态工作点上升至 Q' ，动态工作范围在 Q' 与 Q'_2 之间，产生了饱和失真。相反，温度下降，工作点下移，可能会产生截止失真。

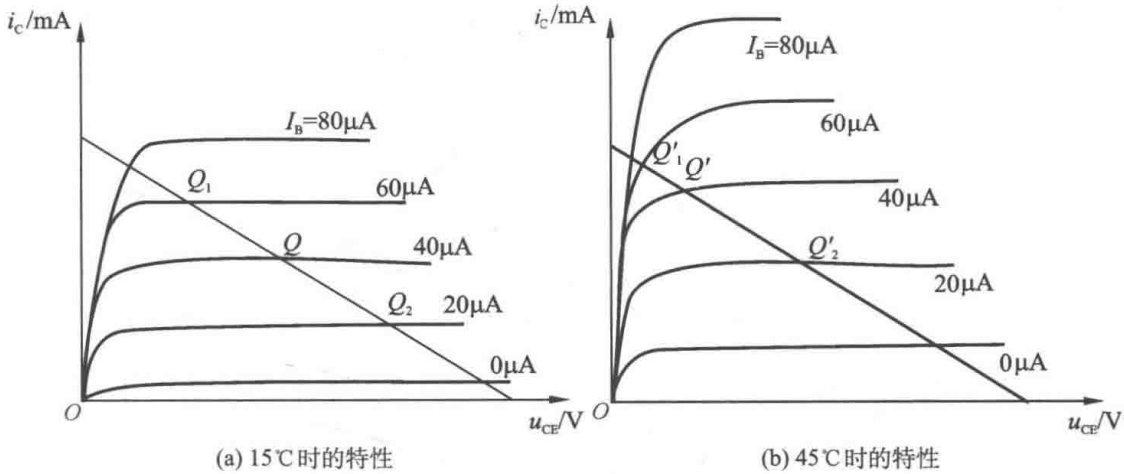


图 2-5-1 温度对静态工作点的影响



2.5.2 分压式偏置放大电路

由于温度对静态工作点的影响最终都体现在静态集电极电流 I_C 的变化上，而 $I_C = \beta I_B$ ，其中 β 随温度的变化不可避免，但如果在 I_C 变化的同时，设法逆向调节 I_B ，从而使 I_C 保持基本稳定，就可以达到稳定静态工作点的目的。通常可采用图 2-5-2 所示的分压式偏置放大电路。

图 2-5-3 为分压式偏置放大电路的直流通路，偏置电路是由 R_{B1} 和 R_{B2} 组成的分压电路。由图可知

$$I_1 = I_2 + I_B$$

若使

$$I_2 \gg I_B \quad (2-5-1)$$

则

$$I_1 \approx I_2 \approx \frac{U_{CC}}{R_{B1} + R_{B2}}$$

而基极电位

$$V_B = I_2 R_{B2} \approx \frac{R_{B2}}{R_{B1} + R_{B2}} U_{CC}$$

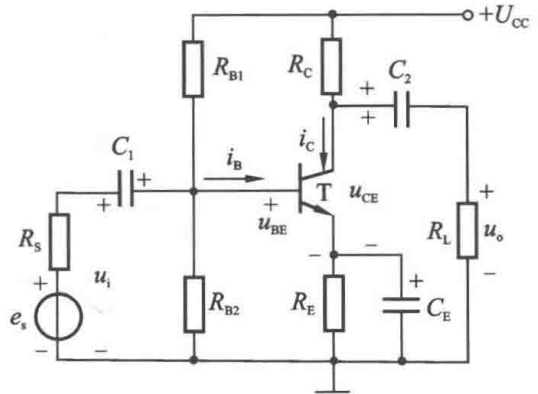


图 2-5-2 分压式偏置放大电路

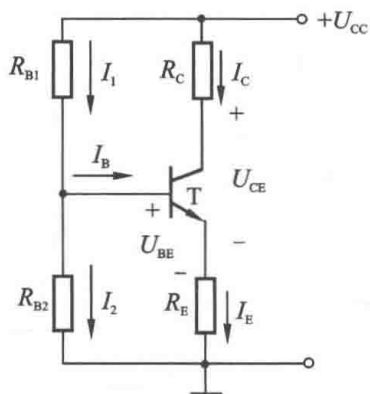


图 2-5-3 图 2-5-2 电路的直流通路

V_B 由 R_{B1} 、 R_{B2} 对 U_{CC} 分压决定，而与晶体管参数无关，即与温度无关。

在图 2-5-3 中，基极电位还可以写成

$$V_B = U_{BE} + I_E R_E$$

若使

$$V_B \gg U_{BE} \quad (2-5-2)$$

则静态集电极电流

$$I_C \approx I_E = \frac{V_B - U_{BE}}{R_E} \approx \frac{V_B}{R_E}$$

也可以认为 I_C 基本上不受温度变化的影响，但同样要满足式 (2-5-2) 所指出的条件。

当温度发生变化，如温度升高时， I_C 和 I_E 会增大，由于发射极电阻 R_E 的作用，发射极电位 V_E 随之升高，但因基极电位 V_B 基本恒定，故发射结正向压降 U_{BE} 必然随之减小，根据三极管的输入特性曲线，基极电流 I_B 将减小，使 I_C 也减小。这就对集电极电流 I_C 随温度的升高而增大起了削弱作用，使 I_C 基本稳定。上述自动调节过程可表示为

$$\text{温度} \uparrow \rightarrow I_C \uparrow \rightarrow I_E \uparrow \rightarrow V_E (I_E R_E) \uparrow \rightarrow U_{BE} \downarrow \rightarrow I_B \downarrow \rightarrow I_C \downarrow$$

调节过程显然与 R_E 有关， R_E 越大，调节效果越显著。但 R_E 的存在，同样会对变化的交流信号产生影响，使电压放大倍数大大下降。若用电容 C_E 与 R_E 并联，则对直流（静态值）无影响，但对交流信号而言，由于 C_E 容量较大，它对交流信号的容抗很小， R_E 被短路，发射极相当于接地，可以消除 R_E 对交流信号的影响。 C_E 称为发射极交流旁路电容。一般采用几十微法到几百微法的极性电容，连接时要注意其极性。

例 2.5.1 已知图 2-5-2 所示电路中，三极管为硅管， $R_{B1} = 15\text{k}\Omega$ ， $R_{B2} = 5\text{k}\Omega$ ， $R_C = 2\text{k}\Omega$ ， $R_E = 1\text{k}\Omega$ ， $R_L = 6\text{k}\Omega$ ， $\beta = 40$ ， $U_{CC} = 12\text{V}$ 。试估算静态值，并求电压放大倍数 A_u 、输入电阻 r_i 和输出电阻 r_o 。

解 (1) 用估算法计算静态值。

$$V_B = \frac{R_{B2}}{R_{B1} + R_{B2}} U_{CC} = \frac{5}{15 + 5} \times 12 = 3(\text{V})$$

$$V_E = I_E R_E = V_B - U_{BE} = 3 - 0.7 = 2.3(\text{V})$$

$$I_E = \frac{V_E}{R_E} = \frac{2.3}{1} = 2.3(\text{mA}) \approx I_C$$

$$I_B = \frac{I_C}{\beta} = \frac{2.3}{40} = 0.058(\text{mA}) = 58(\mu\text{A})$$

$$U_{CE} \approx U_{CC} - (R_C + R_E) I_C = 12 - (2 + 1) \times 2.3 = 5.1(\text{V})$$

(2) 求电压放大倍数。首先画出图 2-5-2 电路的微变等效电路，如图 2-5-4 所示。由于 C_E 的容量很大，对交流信号相当于短路，故不必画出 R_E 。

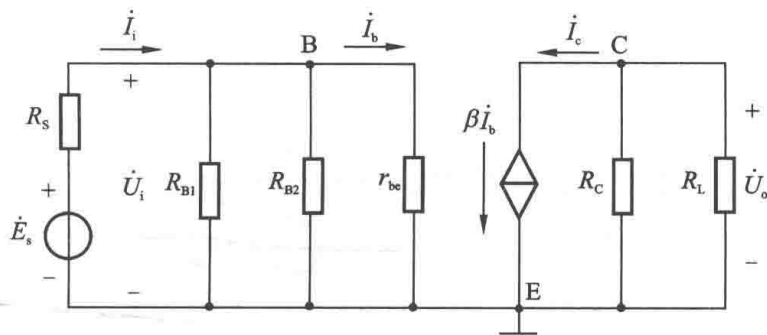


图 2-5-4 图 2-5-2 电路的微变等效电路

晶体管的输入电阻

$$\begin{aligned} r_{be} &\approx 300 + (1 + \beta) \frac{26(\text{mV})}{I_E(\text{mA})} \\ &= 300 + (1 + 40) \times \frac{26}{0.3} = 0.76(\text{k}\Omega) \\ A_u &= -\beta \frac{R'_L}{r_{be}} = -30 \times \frac{2 // 6}{0.76} = -79 \end{aligned}$$

(3) 输入电阻和输出电阻

$$\begin{aligned} r_i &= R_{B1} // R_{B2} // r_{be} = 0.76\text{k}\Omega \\ r_o &\approx R_C = 2\text{k}\Omega \end{aligned}$$

例 2.5.2 在图 2-5-2 所示电路中，电路的参数与例 2.5.1 相同。若将电容 C_E 去掉，试计算此时电路的静态值、电压放大倍数 A_u 、输入电阻 r_i 和输出电阻 r_o 。

解 (1) 将电容 C_E 去掉对放大电路的静态值没有影响。计算方法同例 2.5.1。

(2) 求电压放大倍数。首先画出此时的微变等效电路如图 2-5-5 所示。其中晶体管的输入电阻 r_{be} 同例 2.5.1。即

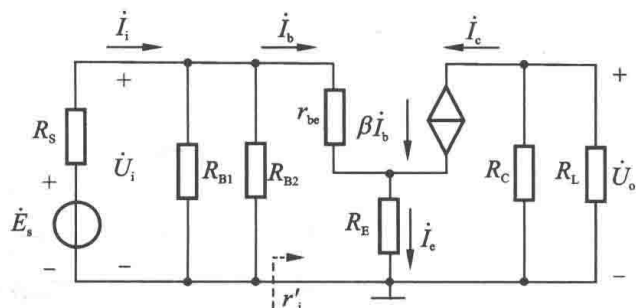


图 2-5-5 例 2.5.2 的微变等效电路

$$r_{be} = 0.76\text{k}\Omega$$

由图 2-5-5 可写出

$$\dot{U}_i = r_{be} \dot{I}_b + R_E \dot{I}_e = r_{be} \dot{I}_b + (1 + \beta) R_E \dot{I}_b = [r_{be} + (1 + \beta) R_E] \dot{I}_b \quad (2-5-3)$$

$$\dot{U}_o = -R'_L \dot{I}_c = -\beta R'_L \dot{I}_b$$

$$A_u = \frac{\dot{U}_o}{\dot{U}_i} = -\beta \frac{R'_L}{r_{be} + (1 + \beta) R_E} = -40 \frac{2 // 6}{0.76 + (1 + 40) \times 1} = -1.4$$

可见，将电容 C_E 去掉后，电压放大倍数降低很多。

(3) 输入电阻和输出电阻。由图 2-5-5 先求从带虚线的箭头看进去的电阻 r'_i 。根据式 (2-5-3) 得

$$r'_i = \frac{\dot{U}_i}{\dot{I}_b} = r_{be} + (1 + \beta)R_E$$

所以

$$\begin{aligned} r_i &= R_{B1} // R_{B2} // r'_i = R_{B1} // R_{B2} // [r_{be} + (1 + \beta)R_E] \\ &= 15 // 5 // [0.76 + (1 + 40) \times 1] = 3.44(\text{k}\Omega) \end{aligned}$$

为了计算输出电阻，将信号源短接，但保留内阻 R_S ，同时在输出端断开负载电阻 R_L ，用外加电压法计算 r_o ，电路如图 2-5-6 所示，其中 $R'_S = R_{B1} // R_{B2} // R_S$ 。在左边的回路中有

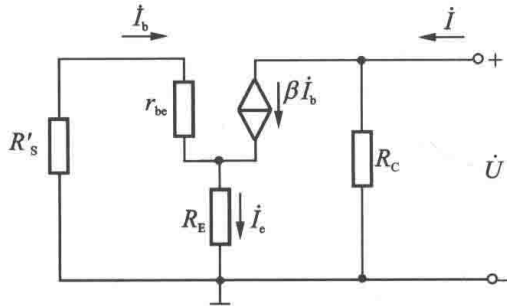


图 2-5-6 求 r_o 的电路

$$\dot{I}_b (r_{be} + R'_S) + \dot{I}_e R_E = 0$$

即

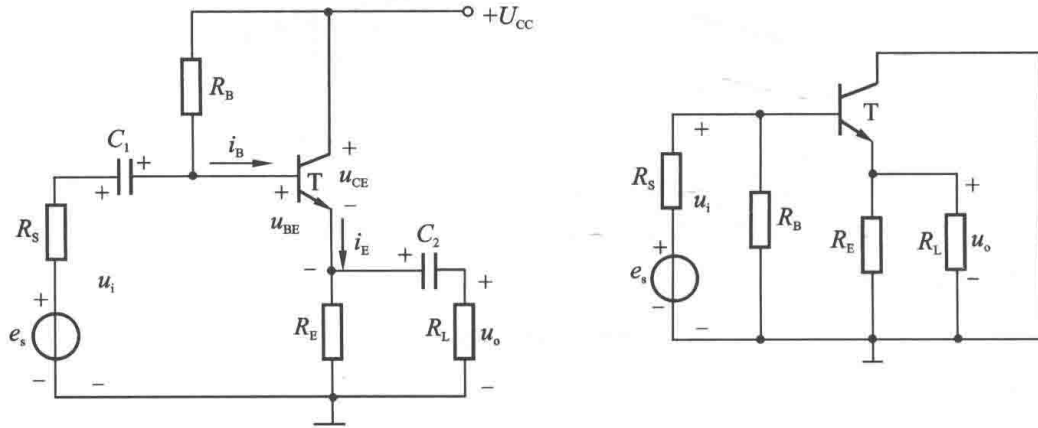
$$\dot{I}_b (r_{be} + R'_S) + (1 + \beta) \dot{I}_b R_E = 0$$

可得到 $\dot{I}_b = 0$ ，故 $\beta \dot{I}_b = 0$ ，受控电流源相当于开路，所以输出电阻

$$r_o \approx R_C = 2\text{k}\Omega$$

2.6 射极输出器——共集电极放大电路

前面讨论的放大电路都是共发射极电路，其输出电压从集电极取出。在图 2-6-1(a) 所示的电路中，输出信号从发射极取出，故称其为射极输出器。从它的交流通路图 2-6-1(b) 中可见，输入电压 u_i 加在基极和集电极之间，而输出电压 u_o 取自发射极和集电极，集电极为输入回路与输出回路的公共端，所以它实际上是一个共集电极放大电路。



(a) 原理图

(b) 交流通路

图 2-6-1 射极输出器

2.6.1 静态分析

由图 2-6-2 所示的直流通路可列出基极回路电压方程

$$U_{CC} = I_B R_B + U_{BE} + I_E R_E = I_B R_B + U_{BE} + (1 + \beta) I_B R_E$$

故

$$I_B = \frac{U_{CC} - U_{BE}}{R_B + (1 + \beta)R_E}$$

$$I_C = \beta I_B$$

$$U_{CE} = U_{CC} - R_E I_E \approx U_{CC} - R_E I_C$$

2.6.2 动态分析

1. 电压放大倍数

图 2-6-3 为射极输出器的微变等效电路。

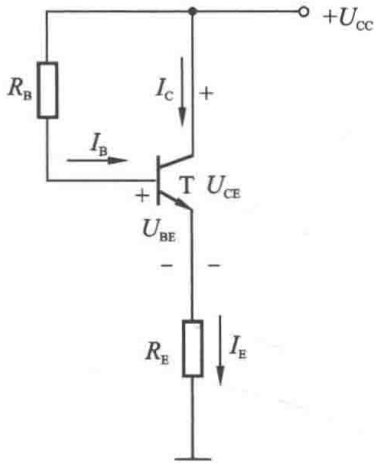


图 2-6-2 直流通路

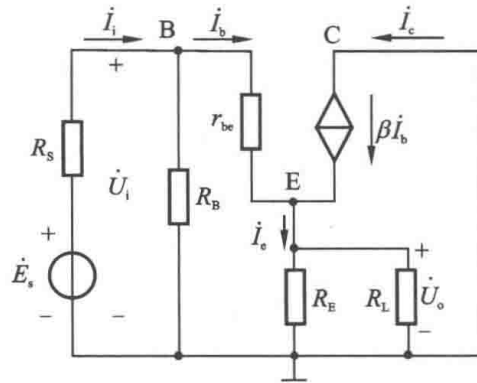


图 2-6-3 图 2-6-1 (a) 电路的微变等效电路

由输入回路得

$$\dot{U}_i = r_{be} \dot{I}_b + R'_L \dot{I}_e = r_{be} \dot{I}_b + (1 + \beta) R'_L \dot{I}_b = [r_{be} + (1 + \beta) R'_L] \dot{I}_b$$

式中

$$R'_L = R_E // R_L$$

而

$$\dot{U}_o = R'_L \dot{I}_e = (1 + \beta) R'_L \dot{I}_b$$

所以

$$A_u = \frac{\dot{U}_o}{\dot{U}_i} = \frac{(1 + \beta) R'_L \dot{I}_b}{[r_{be} + (1 + \beta) R'_L] \dot{I}_b} = \frac{(1 + \beta) R'_L}{r_{be} + (1 + \beta) R'_L}$$

一般 $(1 + \beta) R'_L \gg r_{be}$ ，因此 A_u 近似等于 1，但总小于 1，也就是说

$$\dot{U}_o = A_u \dot{U}_i \approx \dot{U}_i$$

输出电压 \dot{U}_o 与输入电压 \dot{U}_i 大小近似相等且相位相同，因此射极输出器又称为射极跟随器。

2. 输入电阻

由图 2-6-3 可知

$$r_i = R_B // [r_{be} + (1 + \beta) R'_L]$$

通常 R_B 的阻值很大且 $(1+\beta)R'_L \gg r_{be}$ ，因此它的输入电阻比共发射极电路的输入电阻 ($r_i \approx r_{be}$) 大得多，可达几十到几百千欧。

3. 输出电阻

在图 2-6-3 中，将信号源 \dot{E}_s 短路，但保留内阻 R_S ，在输出端断开负载电阻 R_L ，用外加电压法求放大电路的输出电阻，电路如图 2-6-4 所示，则输出电阻为

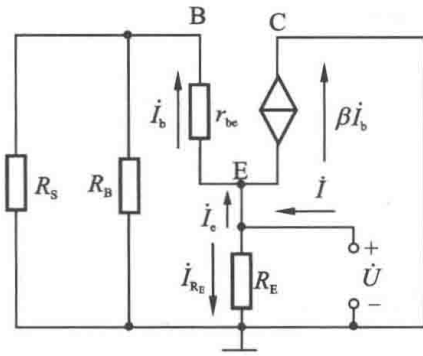


图 2-6-4 求 r_o 的电路

$$r_o = \frac{\dot{U}}{\dot{I}}$$

而

$$\begin{aligned} \dot{I} &= \dot{I}_e + \dot{I}_{R_E} = (1+\beta)\dot{I}_b + \dot{I}_{R_E} \\ &= (1+\beta)\frac{\dot{U}}{R'_S + r_{be}} + \frac{\dot{U}}{R_E} = \frac{\dot{U}}{\frac{R'_S + r_{be}}{1+\beta}} + \frac{\dot{U}}{R_E} \end{aligned}$$

式中

$$R'_S = R_S // R_B$$

由此可得

$$r_o = \frac{\dot{U}}{\dot{I}} = \frac{1}{\frac{1}{\frac{R'_S + r_{be}}{1+\beta}} + \frac{1}{R_E}} = \left(\frac{R'_S + r_{be}}{1+\beta} \right) // R_E$$

通常， R_S 和 r_{be} 都不大，且 $\beta \gg 1$ ，故有 $R_E \gg \frac{R'_S + r_{be}}{1+\beta}$ ，所以

$$r_o \approx \frac{R'_S + r_{be}}{\beta}$$

以上说明射极输出器的输出电阻远远小于共发射极电路的输出电阻 ($r_o \approx R_C$)，一般为几十欧到几百欧。

4. 仿真研究

针对图 2-6-1(a)，在 Saber 软件中搭建电路模型，如图 2-6-5 所示。图中的参数数值如表 2-6-1 所示。

表 2-6-1 固定偏置放大电路仿真参数

C_1, C_2	47 μ F	R_L	2k Ω
T	5058	U_{CC}	12V
R_B	100k Ω	信号源频率 f	1000Hz
R_E	3k Ω	信号源幅值	1mV

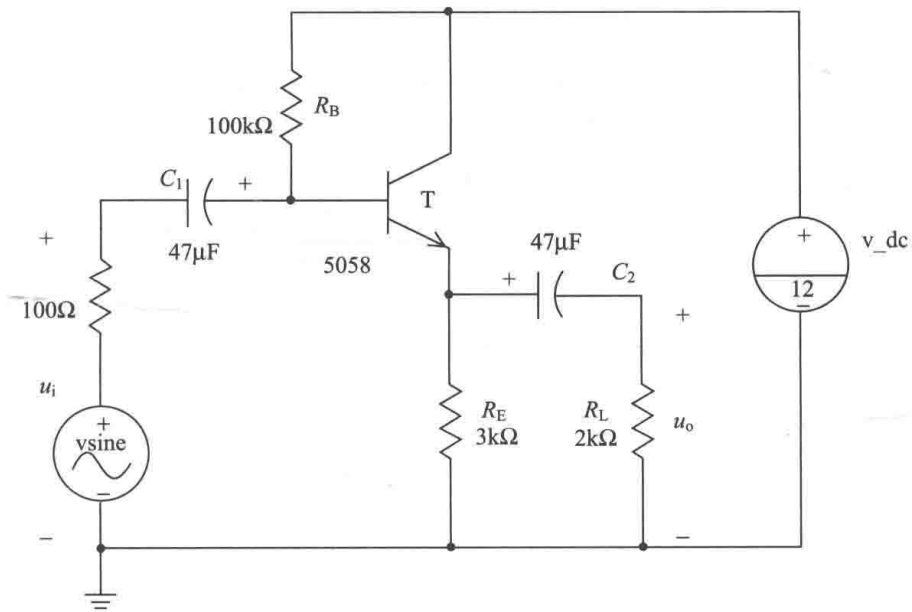


图 2-6-5 射极输出器仿真模型

对图 2-6-5 进行仿真，结果如图 2-6-6 所示。

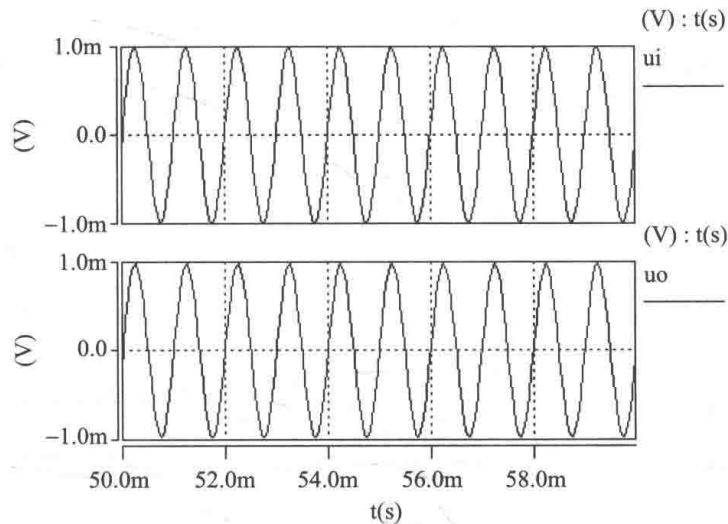


图 2-6-6 仿真波形

根据图 2-6-6，输出信号与输入信号同相，且两者幅值几乎相同，放大倍数约为 1，与理论分析是一致的。

2.6.3 射极输出器的特点和用途

综上所述，射极输出器的主要特点是：输入电阻高，输出电阻低，电压放大倍数小于 1 但接近 1。虽然射极输出器的电压放大倍数小于 1，但由于它仍有电流放大作用，特别是其较高的输入电阻和较低的输出电阻，使其获得广泛的应用。

由于输入电阻高，它常被用作多级放大电路的输入级，因为输出电阻较低，可减小负载变动时对输出电压的影响，即它的带负载能力较强，故常作为多级放大电路的输出级。

射极输出器有时还被接在两级共射极放大电路之间，起阻抗变换作用。对前级放大电路

而言，由于其 r_i 高而影响很小；而对后级放大电路而言，由于其 r_o 低，正好与低输入电阻的共射电路相配合。这一级射极输出器称为缓冲级或中间隔离级。

例 2.6.1 在图 2-6-1(a) 中，已知晶体管的 $\beta = 50$ ， $R_B = 200\text{k}\Omega$ ， $R_E = 4\text{k}\Omega$ ， $R_L = 1.5\text{k}\Omega$ ，信号源内阻 $R_S = 500\Omega$ ， $U_{CC} = 12\text{V}$ 。试计算静态工作点、电压放大倍数、输入电阻和输出电阻。

解 (1) 静态工作点

$$I_B = \frac{U_{CC} - U_{BE}}{R_B + (1 + \beta)R_E} = \frac{12 - 0.7}{200 + 51 \times 4} = 0.028(\text{mA}) = 28(\mu\text{A})$$

$$I_C = \beta I_B = 50 \times 0.028 = 1.4(\text{mA})$$

$$U_{CE} = U_{CC} - R_E I_E \approx U_{CC} - R_E I_C = 12 - 1.4 \times 4 = 6.4(\text{V})$$

(2) 电压放大倍数

$$A_u = \frac{(1 + \beta)R'_L}{r_{be} + (1 + \beta)R'_L}$$

式中

$$R'_L = R_E // R_L = 4 // 1.5 = 1.09(\text{k}\Omega)$$

$$r_{be} \approx 300 + (1 + \beta) \frac{26(\text{mV})}{I_E(\text{mA})} = 300 + \frac{26(\text{mV})}{I_B(\text{mA})} = 300 + \frac{26}{0.028} = 1.23(\text{k}\Omega)$$

$$A_u = \frac{(1 + 50) \times 1.09}{1.23 + (1 + 50) \times 1.09} = 0.978$$

(3) 输入电阻和输出电阻

$$r_i = R_B // [r_{be} + (1 + \beta)R'_L] = 200 // [1.23 + (1 + 50) \times 1.09] = 44.3(\text{k}\Omega)$$

$$r_o \approx \frac{R'_S + r_{be}}{\beta} = \frac{0.5 // 200 + 1.23}{50} = 0.0339(\text{k}\Omega) = 33.9(\Omega)$$

2.7 场效应管放大电路

和双极型晶体管相比，场效应管的栅极、源极和漏极分别相当于晶体管的基极、发射极和集电极。两者构成的放大电路有许多相似之处，但因场效应管具有输入电阻高的特点，所以由场效应管构成的放大电路，其输入电阻远远高于晶体管放大电路。

场效应管的共源极放大电路和普通晶体管的共发射极放大电路在电路结构上类似，如图 2-7-1 和图 2-7-2 所示。

1. 静态工作点的设置

场效应管放大电路同晶体管放大电路一样，也要设置合适的静态工作点，但场效应管是电压控制器件，当 U_{DD} 和 R_D 选定后，其静态工作点是由栅-源电压 U_{GS} (偏压) 决定的。因此，求静态工作点参数是指求静态的 U_{GS} 、 I_D 及 U_{DS} (晶体管放大电路则是 I_B 、 I_C 及 U_{CE})。常用

的偏置电路有自给偏压偏置和分压偏置两种。

图 2-7-1 为 N 沟道耗尽型绝缘栅场效应管的自给偏压偏置电路。场效应管的栅极经电阻 R_G 接地，而栅极电流 $I_G \approx 0$ ，故栅极电位 $V_G \approx 0$ 。源极电流 I_S (等于漏极电流 I_D) 在源极电阻 R_S 上产生的压降为 $I_S R_S$ ，故

$$U_{GS} = -R_S I_S = -R_S I_D$$

这种不需另接偏置电路的偏置方式叫作自给偏压。但需注意，由增强型绝缘栅场效应管组成的放大电路，工作时其栅-源电压 U_{GS} 必须为正值，所以无法采用自给偏压偏置电路。

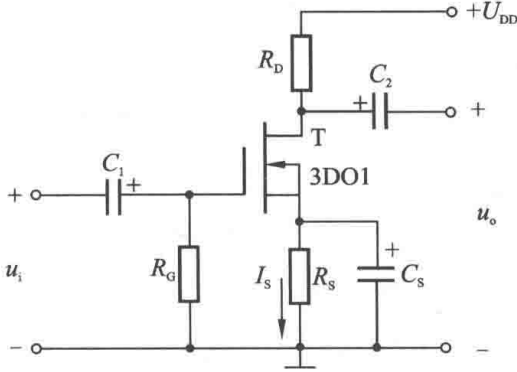


图 2-7-1 自给偏压偏置电路

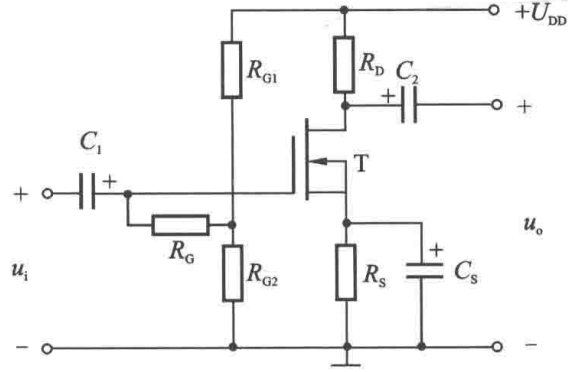


图 2-7-2 分压式偏置电路

图 2-7-2 为采用分压式偏置的场效应管放大电路， R_{G1} 和 R_{G2} 是分压电阻，加入 R_G 是为了提高放大电路的输入电阻，静态时 R_G 中并没有电流通过，所以栅极电位为

$$V_G = \frac{R_{G2}}{R_{G1} + R_{G2}} U_{DD}$$

栅-源电压为

$$U_{GS} = V_G - V_S = V_G - R_S I_D = \frac{R_{G2}}{R_{G1} + R_{G2}} U_{DD} - R_S I_D \quad (2-7-1)$$

对于耗尽型 NMOS 管， U_{GS} 通常取负值，所以应使 $R_S I_D > V_G$ ；而对增强型 NMOS 管， U_{GS} 必须为正值，应使 $R_S I_D < V_G$ 。所以图 2-7-2 的电路对两种管子均适用。

对于耗尽型 NMOS 管，在 $U_{GS(off)} \leq U_{GS} \leq 0$ 的范围内，其转移特性可近似地表示为

$$I_D = I_{DSS} \left(1 - \frac{U_{GS}}{U_{GS(off)}} \right)^2 \quad (2-7-2)$$

联立式(2-7-1)和式(2-7-2)求解，可求得 U_{GS} 和 I_D ，而

$$U_{DS} = U_{DD} - (R_D + R_S) I_D$$

2. 动态分析

动态分析的目的是求解放大电路的电压放大倍数、输入电阻及输出电阻。分析方法仍然是微变等效电路法。

从图 2-7-3(a) 的场效应管输入回路看，由于栅极和源极之间有一个绝缘层，因此栅源电

阻很大，输入端可看成开路。从输出回路看，在放大区内，由于场效应管的输出特性具有恒流特性，所以漏极电流 i_d 可近似地看成只受栅-源电压 u_{gs} 的控制，即 $i_d = g_m u_{gs}$ ，而几乎与 u_{ds} 无关，因此场效应管的输出电路相当于一个受 u_{gs} 控制的受控电流源 $g_m u_{gs}$ ，以表示场效应管的电压控制作用。这样就得到了场效应管的微变等效电路，如图 2-7-3 (b) 所示。

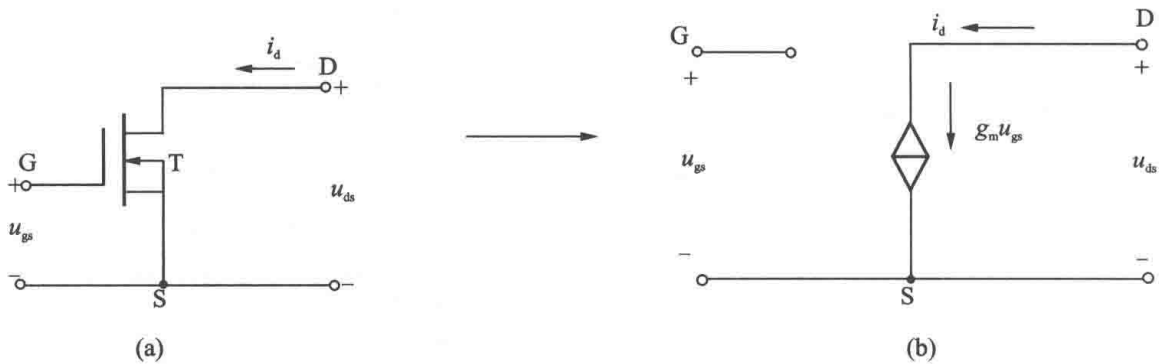


图 2-7-3 场效应管的微变等效电路

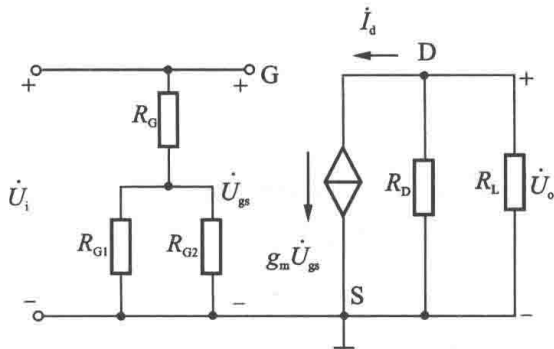


图 2-7-4 图 2-7-2 电路的微变等效电路

以图 2-7-2 的分压偏置电路为例，画出该放大电路的微变等效电路，如图 2-7-4 所示。

1) 电压放大倍数

$$\dot{U}_o = -R'_L \dot{I}_d = -g_m R'_L \dot{U}_{gs}$$

其中 $R'_L = R_D // R_L$ ，而

$$\dot{U}_i = \dot{U}_{gs}$$

故

$$A_u = \frac{\dot{U}_o}{\dot{U}_i} = -g_m R'_L$$

2) 输入电阻

从微变等效电路容易看出输入电阻为

$$r_i = R_G + (R_{G1} // R_{G2})$$

可见，在输入端接入大电阻 R_G 后，大大提高了放大电路的输入电阻。同时 R_G 的接入对电压放大倍数没有影响。在静态时， R_G 中无电流通过，因而也不影响静态工作点。

3) 输出电阻

$$r_o \approx R_D$$

一般为几千欧到几十千欧，输出电阻较高。

与晶体管放大电路中射极输出器一样，场效应管也可构成共漏极放大电路，又称为源极输出器，且具有电压放大倍数小于 1 但近于 1、输入电阻高和输出电阻低等特点。

2.8 多级放大电路及频率特性

实际应用中，由传感器等信号源提供的信号通常都十分微弱，常为毫伏或微伏数量级，

为给负载提供较大的电压或电流，往往需要采用多级放大电路。图 2-8-1 是多级放大电路的组成框图，其中前面若干级主要用作电压放大，称为前置级。微弱的信号经前置级放大到足够的幅度，推动功率放大级(末前级和末级)工作，以输出负载所需要的功率。

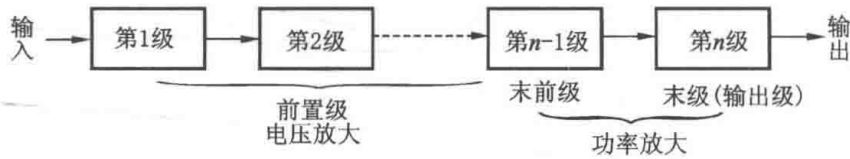


图 2-8-1 多级放大电路的组成框图

2.8.1 多级放大电路的耦合方式

在多级放大电路中各级之间的连接方式称为耦合。常见的耦合方式有三种：阻容耦合、直接耦合和变压器耦合，由于变压器耦合在应用中已逐渐减少，所以本节仅讨论前两种。

1. 阻容耦合

图 2-8-2 为两级阻容耦合放大器，两级之间用电容 C_2 连接起来。信号源与放大电路、放大电路与负载之间也用电容进行耦合。

阻容耦合放大电路在分立元件电路中有广泛的应用，但是它不适合放大缓慢变化信号，因为此类信号在电容上有很大的衰减。此外，由于大容量的电容无法集成，因而这种耦合方式也不能用于集成电路中。

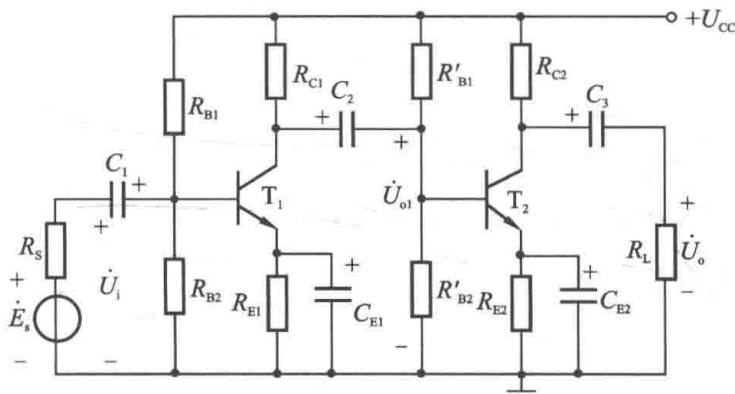


图 2-8-2 两级阻容耦合放大电路

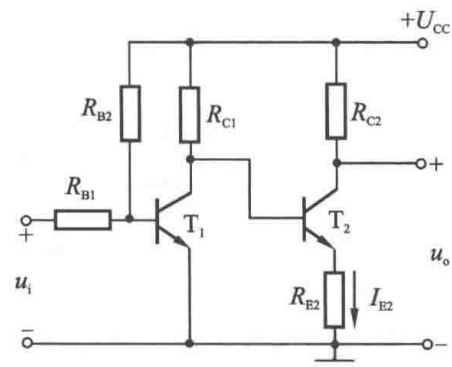


图 2-8-3 直接耦合放大电路

2. 直接耦合

为了放大缓慢变化的信号，可以采用直接耦合的方式，即把前一级的输出端直接接到下一级的输入端，如图 2-8-3 所示。在集成电路中，为了避免制造大容量电容的困难，也采用这种耦合方式。有关直接耦合的问题将在后面作专门的讨论。

2.8.2 阻容耦合多级放大电路的分析

在阻容耦合电路中，由于耦合电容的隔直作用，各级的直流状态互不影响，因此各级的

静态工作点可以单独考虑。

在图 2-8-2 的两级阻容耦合放大电路中，由于第一级的输出电压即为第二级输入电压，即 $\dot{U}_{o1} = \dot{U}_{i2}$ ，所以很容易推出两级的总电压放大倍数为

$$A_u = \frac{\dot{U}_o}{\dot{U}_i} = \frac{\dot{U}_{o1}}{\dot{U}_i} \frac{\dot{U}_o}{\dot{U}_{o1}} = \frac{\dot{U}_{o1}}{\dot{U}_i} \frac{\dot{U}_o}{\dot{U}_{i2}} = A_{u1} A_{u2}$$

推广至多级，得多级放大电路的电压放大倍数

$$A_u = A_{u1} A_{u2} \cdots A_{un}$$

在计算每一级的放大倍数时，必须考虑前后级之间的相互影响，即后级的输入电阻等效为前级的负载电阻，前级按接负载的情况分析；而前级的输出电阻等效为后级的信号源内阻。

多级放大电路的输入电阻和输出电阻的分析与单级放大电路相同，同样要注意前后级之间的相互影响，这里不再重复。

例 2.8.1 两级阻容耦合放大电路如图 2-8-2 所示，已知 $R_{B1} = 30\text{k}\Omega$ ， $R_{B2} = 15\text{k}\Omega$ ， $R'_{B1} = 20\text{k}\Omega$ ， $R'_{B2} = 10\text{k}\Omega$ ， $R_{C1} = 5\text{k}\Omega$ ， $R_{C2} = 2.5\text{k}\Omega$ ， $R_{E1} = 3\text{k}\Omega$ ， $R_{E2} = 2\text{k}\Omega$ ， $R_L = 5\text{k}\Omega$ ， $C_1 = C_2 = C_3 = 50\mu\text{F}$ ， $C_{E1} = C_{E2} = 100\mu\text{F}$ ，晶体管的电流放大系数 $\beta_1 = \beta_2 = 40$ ，电源电压 $U_{CC} = 12\text{V}$ 。试求：(1) 各级的静态工作点；(2) 两级放大电路的电压放大倍数；(3) 输入电阻和输出电阻。

解 (1) 各级的静态工作点。

第一级

$$V_{B1} \approx \frac{R_{B2}}{R_{B1} + R_{B2}} U_{CC} = \frac{15}{30 + 15} \times 12 = 4(\text{V})$$

$$I_{C1} \approx I_{E1} = \frac{V_{B1} - U_{BE1}}{R_{E1}} = \frac{4 - 0.7}{3} = 1.1(\text{mA})$$

$$I_{B1} = \frac{I_{C1}}{\beta_1} = \frac{1.1}{40} = 0.0275(\text{mA}) = 27.5(\mu\text{A})$$

$$U_{CE1} \approx U_{CC} - (R_{C1} + R_{E1}) I_{C1} = 12 - (5 + 3) \times 1.1 = 3.2(\text{V})$$

同样可求出第二级的静态工作点

$$V_{B2} = 4\text{V}, I_{C2} \approx I_{E2} = 1.65\text{mA}, I_{B2} = 41\mu\text{A}, U_{CE2} = 4.6\text{V}$$

(2) 电压放大倍数。画出图 2-8-2 电路的微变等效电路，如图 2-8-4 所示。

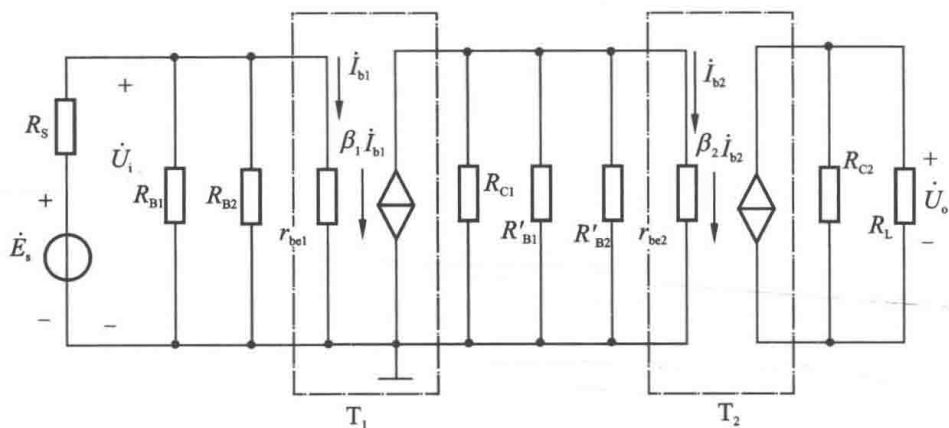


图 2-8-4 图 2-8-2 电路的微变等效电路

晶体管 T_1 和 T_2 的输入电阻为

$$r_{be1} \approx 300 + (1 + \beta_1) \frac{26(\text{mV})}{I_{E1}(\text{mA})} = 300 + (1 + 40) \times \frac{2.6}{1.1} = 1.27(\text{k}\Omega)$$

$$r_{be2} \approx 300 + (1 + \beta_2) \frac{26(\text{mV})}{I_{E2}(\text{mA})} = 300 + (1 + 40) \times \frac{26}{1.65} = 0.95(\text{k}\Omega)$$

第二级的输入电阻为

$$r_{i2} = R'_{B1} // R'_{B2} // r_{be2} = 20 // 10 // 0.95 = 0.83(\text{k}\Omega)$$

第一级负载电阻及电压放大倍数为

$$R_{L1} = r_{i2} = 0.83\text{k}\Omega$$

$$A_{u1} = -\beta_1 \frac{R_{C1} // R_{L1}}{r_{be1}} = -40 \times \frac{5 // 0.83}{1.27} = -40 \times \frac{0.71}{1.27} = -22.4$$

第二级负载电阻及电压放大倍数为

$$R_{L2} = R_L = 5\text{k}\Omega$$

$$A_{u2} = -\beta_2 \frac{R_{C2} // R_{L2}}{r_{be2}} = -40 \times \frac{2.5 // 5}{0.95} = -40 \times \frac{1.67}{0.95} = -70.3$$

两级电压放大倍数为

$$A_u = A_{u1} A_{u2} = (-22.4) \times (-70.3) = 1574.7$$

放大倍数为正数说明经过两级放大后，输出电压与输入电压同相。

(3) 输入电阻和输出电阻

$$r_i = R_{B1} // R_{B2} // r_{be1} = 30 // 15 // 1.27 = 1.13(\text{k}\Omega)$$

$$r_o \approx R_{C2} = 2.5\text{k}\Omega$$

2.8.3 阻容耦合放大电路的频率特性

在放大电路中，存在着耦合电容、发射极旁路电容以及晶体管的结电容和连线之间的分布电容，它们的容抗将随着输入信号频率的变化而变化。因而当输入信号频率改变时，放大电路的电压放大倍数的模、输出信号与输入信号之间相位移 φ 都将发生变化，它们都是频率的函数。把电压放大倍数的模 $|A_u|$ 与频率 f 的关系称为幅频特性，把相位移 φ 与频率 f 的关系称为相频特性，两者统称为频率特性。

根据实验测试，可得到单级共发射极放大电路的幅频特性曲线，如图 2-8-5 所示。由图可见，在中间一段频率范围内，曲线是平坦的，表明电压放大倍数与频率无关，这一频率范围称为中频段，其电压放大倍数 $|A_u| = |A_{u0}|$ 。当频率偏离这个范围（增大或减小）时，电压放大倍数会降低。放大倍数下降为 $\frac{|A_{u0}|}{\sqrt{2}}$ 时所对应的频率分别称为下限频率 f_1 和上限频率 f_2 ，这两个频率之间的频率范围称为放大电路的通频带，它是表征放大电路频率特征的一个重要指标。

下面以图 2-8-6 所示的单管放大电路为例，简要分析它在不同频率段内的幅频特性。图中 C_o 是一个等效电容，等效了晶体管的结电容、连线之间的分布电容等，其值很小，一般在

几百皮法以下。下面将频率范围分为高、中、低三个频段进行分析。

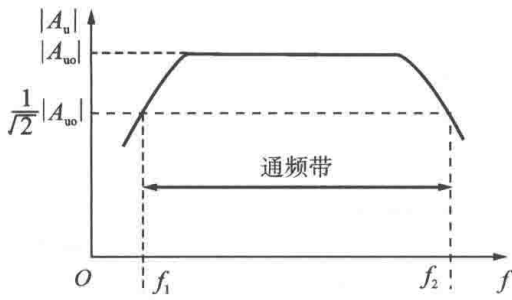


图 2-8-5 放大电路的幅频特性

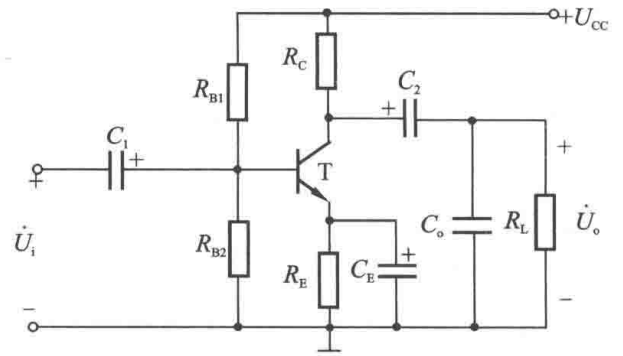


图 2-8-6 单管放大电路

中频段：由于耦合电容 C_1 、 C_2 和发射极旁路电容 C_E 的容量较大，它们对中频段信号的容抗很小，可看作短路； C_o 的容量很小，它对中频段信号的容抗很大，因其并联于输出端，故可看作开路。由此可见，在中频段，可认为电容不影响交流信号的传递，放大电路的中频段电压放大倍数与频率无关。前面所讨论的各种放大电路的电压放大倍数，实际上都是指中频放大倍数。

低频段： C_o 的容抗比中频段更大，更可看作开路。但由于信号频率较低，耦合电容的容抗较大，交流信号将在 C_1 、 C_2 上产生信号压降，使电压放大倍数降低。此外，旁路电容 C_E 也会降低电压放大倍数，且效果更明显。

高频段：由于信号频率较高，耦合电容和发射极旁路电容的容抗比中频段时更小，均可看作短路。但 C_o 的容抗将减小，在高频时其对负载电阻的分流作用不可忽略，因而将使输出信号减小，电压放大倍数降低。

在一些情况下，放大电路的输入信号可能是非正弦信号，即包含许多不同频率的谐波成分。由于放大电路对不同频率的正弦信号放大倍数不同，相位移也不一样，所以当输入信号为包含多种谐波分量的非正弦信号时，若谐波频率超过通频带，则输出信号不能按比例重现输入信号的波形，产生了振幅失真和相位失真。这种失真与放大电路的频率特性有关，故称其为频率失真。为了尽可能减小输出信号的频率失真，要求加宽放大电路的通频带，让非正弦信号中幅值较大的各次谐波频率都在通频带的范围内。

2.9 放大电路中的负反馈

负反馈在放大电路中有着广泛的应用，其目的是改善放大电路的工作性能。本节首先讨论反馈的基本概念、负反馈的类型，再用实例说明各种反馈类型的判别方法，最后讨论负反馈对放大电路性能的影响。

2.9.1 反馈的基本概念

将放大电路(或系统)输出端的信号(电压或电流)的一部分或全部通过某种电路(反馈电路)引回到输入端，影响放大电路(或系统)的输入信号，这就称为反馈。若反馈信号削弱原输入信号，使放大电路的放大倍数降低，则这种反馈为负反馈；若反馈信号增强原输入信号，

使放大倍数增加,则称为正反馈。负反馈能显著改善放大电路的性能,本节将主要讨论负反馈。

图 2-9-1 分别为无负反馈和带有负反馈的放大电路的方框图。由图可见,反馈放大电路由两部分组成,即基本放大电路 A 和反馈电路 F。基本放大电路可以是单级的或多级的,它和反馈电路构成了闭合的环路。图中用 \dot{X} 表示信号,并设其为正弦量,故用相位表示,图中的箭头表示信号传递的方向。

输出信号 \dot{X}_o 通过反馈电路后产生反馈信号 \dot{X}_f 送回至输入端,与输入信号 \dot{X}_i 进行比较,符号 \otimes 表示比较环节,根据图中“+”、“-”极性,可得差值信号(或称净输入信号)

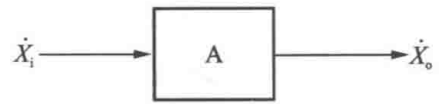
$$\dot{X}_d = \dot{X}_i - \dot{X}_f$$

通常 $X_f < X_i$, 若 \dot{X}_d 、 \dot{X}_i 、 \dot{X}_f 相位相同,则

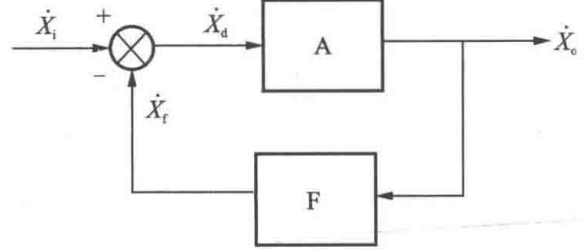
$$X_d = X_i - X_f$$

可见 $X_d < X_i$, 即反馈信号削弱输入信号,使净输入信号减小,则这种反馈为负反馈,反之则为正反馈。

图 2-9-2 分压式偏置放大电路就是为了稳定静态工作点而设计的,这个稳定的过程实际上就是一个负反馈的过程。放大电路处于静态时,若不接发射极电阻 R_E , 晶体管的发射极直接接地,如图 2-9-3 所示,则电阻 R_{B2} 上的压降直接加到晶体管的发射结上,即 $U_{BE} = U_{R_{B2}}$ 。为了稳定静态工作点,接入电阻 R_E , 如图 2-9-2 所示,于是将在电阻 R_E 上产生压降 $U_{R_E} = I_E R_E \approx I_C R_E$, 此时 $U_{BE} = U_{R_{B2}} - U_{R_E}$ 比原来的电压要小。在这里, U_{R_E} 就是反馈电压,它将 $U_{R_{B2}}$ 抵消了一部分,使得晶体管发射结上的净输入电压 U_{BE} 减小,所以是负反馈, R_E 是反馈电阻。这是对直流而言的,是直流负反馈。当接入输入信号时, R_E 中除通过直流电流外,还通过电流的交流分量,所以对交流信号同样具有负反馈的作用,这是交流负反馈。直流负反馈在电路中起到稳定静态工作点的作用,而交流负反馈将对放大电路的动态性能产生影响,是改善电路性能的主要手段。因此,本节主要讨论交流负反馈。



(a) 无负反馈



(b) 有负反馈

图 2-9-1 放大电路的方框图

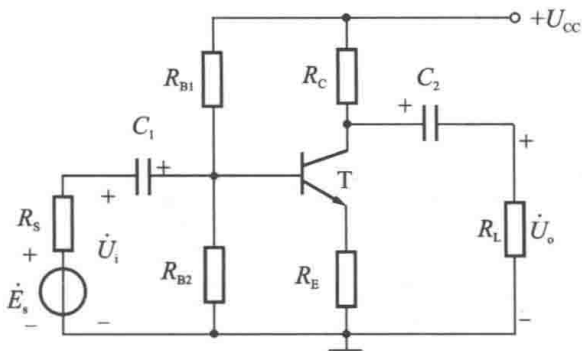


图 2-9-2 接有电阻 R_E 的放大电路

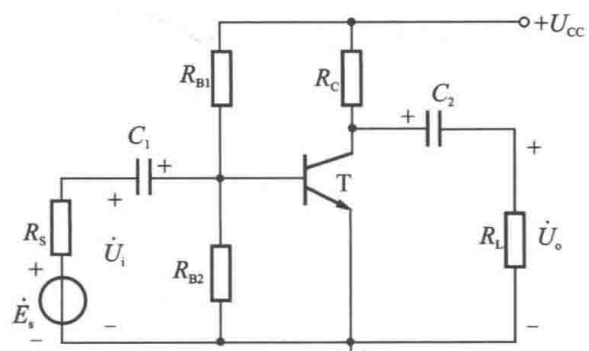


图 2-9-3 不接电阻 R_E 的放大电路

2.9.2 反馈的分类

按照不同的方法分类，反馈有以下类别。

1. 正反馈和负反馈

根据反馈的极性不同，反馈可以分为正反馈和负反馈。为了判断正、负反馈，可以采用交流电位的瞬时极性法。所谓瞬时极性，是指以“地”点电位为零，如果某点对“地”的交流电压(即交流电位)处于正半周，则该点交流电位的瞬时极性为正；在负半周则为负。该方法的重点如下：

(1) 先设输入端(一般为输入级的基极)的瞬时极性为正，在图中用(+)表示。

(2) 按照放大、反馈信号传递途径逐级推出各有关点瞬时电位的极性，标注在电路中。在此过程中，要遵循基本放大电路中的相位关系。当共发射极放大电路基极电位的瞬时极性为正时，由于电路的倒相作用，集电极电位的瞬时极性为负，即两者反相，如图 2-9-4(a)所示。当共发射极放大电路的发射极接有不带旁路电容的电阻或为共集电极放大电路时，如果基极电位的瞬时极性为正，发射极电位的瞬时极性也为正，即两者同相，如图 2-9-4(b)所示。

(3) 最后判断反馈信号的瞬时极性，看是增强还是削弱原输入信号的作用。若引入反馈信号后，使放大电路的净输入信号增强，则为正反馈，否则为负反馈。反馈到输入端的信号的瞬时极性可用符号 \oplus 或 \ominus 表示。

下面举两个例子来说明正、负反馈的判别方法。图 2-9-5 是图 2-9-2 所示放大电路的交流通路(为简化分析，图中将电阻 R_{B1} 和 R_{B2} 略去)。先设基极电位的瞬时极性为正，用符号(+)表示，根据相位关系，可推知发射极电位的瞬时极性为正，用符号 \oplus 表示，电阻 R_E 上的电压即为反馈电压 \dot{U}_f 。从放大电路的输入回路来看，根据基尔霍夫电压定律有

$$\dot{U}_{be} = \dot{U}_i - \dot{U}_f$$

\dot{U}_i 极性为(+)，同时 \dot{U}_f 也为 \oplus ，说明 \dot{U}_i 与 \dot{U}_f 同相，即反馈电压 \dot{U}_f 削弱输入电压 \dot{U}_i 的作用，使净输入电压 \dot{U}_{be} 减小，故为负反馈。

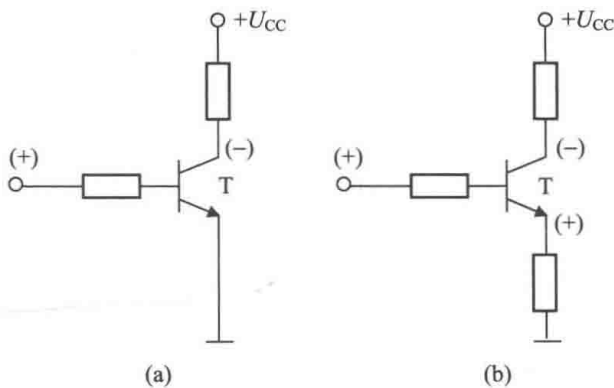


图 2-9-4 放大电路的瞬时极性

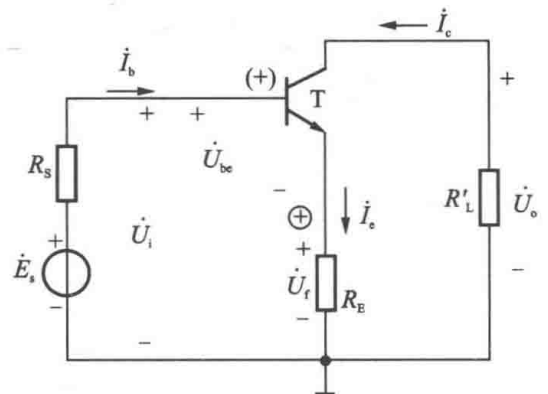


图 2-9-5 图 2-9-2 电路的交流通路

在图 2-9-6 所示的电路中，电阻 R_F 接在晶体管的基极和集电极之间，把放大电路的输入、输出电路联系起来， R_F 即是反馈电阻。图 2-9-7 所示是它的交流通路，仍然用瞬时极性法来判断反馈的正、负极性。先设基极电位的瞬时极性为(+)，根据相位关系，可知集电极电位

的瞬时极性为(-)，经 R_F 返回输入端的瞬时极性为负，用符号 \ominus 表示，这与输入信号瞬时极性相反。这说明若输入信号使输入端电位瞬时上升，由于反馈，将使输入端电位瞬时下降，即反馈信号削弱了输入信号的作用，故为负反馈。

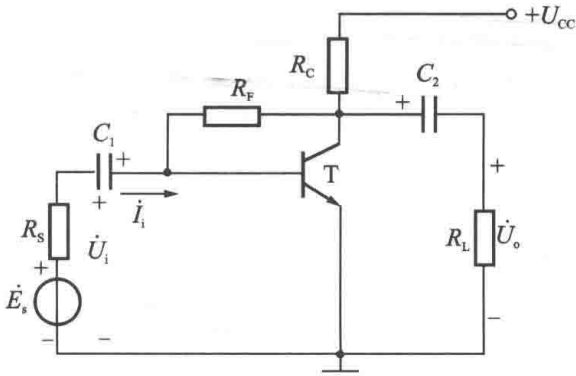


图 2-9-6 在基极和集电极间接电阻的电路

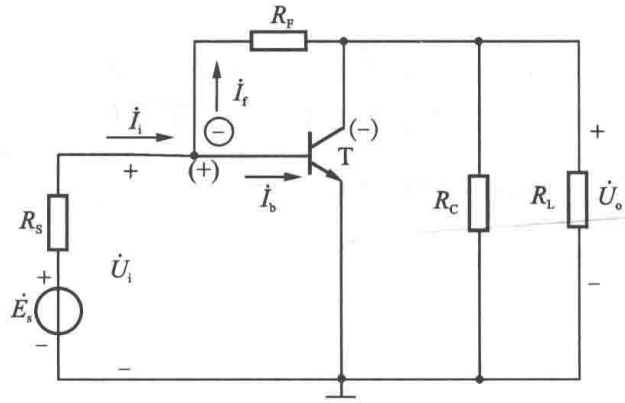


图 2-9-7 图 2-9-6 电路的交流通路

也可以换个角度分析，在输入端，根据 I_i 、 I_b 、 I_f 的参考方向，晶体管的净输入电流为

$$I_b = I_i - I_f$$

由于基极交流电位的瞬时极性为正，故输入电流 I_i 和净输入电流 I_b 处在正半周，其实际方向与参考方向相同。而反馈电阻 R_F 两端电位的瞬时极性是基极为正，集电极为负，故 I_f 的实际方向与图中的参考方向相同，即 I_f 也在正半周。因此三个电流 I_i 、 I_f 和 I_b 是同相的，即反馈电流 I_f 削弱了输入电流 I_i 的作用，使净输入电流 I_b 减小，所以是负反馈。

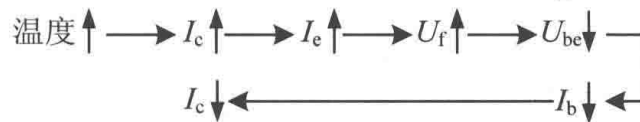
2. 电压反馈和电流反馈

根据反馈信号采样方式的不同，反馈可分为电压反馈和电流反馈。

在图 2-9-5 所示电路中，反馈电压

$$U_f = I_c R_E \approx I_c R_E$$

即反馈信号正比于输出电流 I_c ，所以是电流反馈。放大电路中引入电流负反馈将使输出电流保持稳定。以图 2-9-5 所示的电流负反馈为例，当 U_i 一定时，由于某种原因(如温度变化)使集电极电流 I_c 增大，则反馈电压 U_f 也随之增大，结果使 U_{be} 、基极电流 I_b 减小，从而保持输出电流 I_c 基本不变。稳定过程如下：

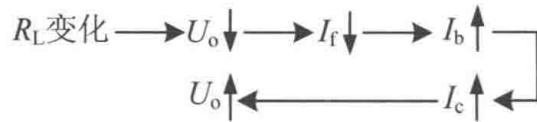


在图 2-9-7 所示电路中，反馈电流

$$I_f = \frac{U_i - U_o}{R_F} \approx -\frac{U_o}{R_F}$$

即反馈信号正比于输出电压 U_o ，所以是电压反馈。放大电路中引入电压负反馈将使输出电压保持稳定。以图 2-9-7 所示的电压负反馈为例，当 U_i 一定时，如果由于 R_L 变化而使输出电压 U_o 减小，则反馈电流 I_f 也减小，净输入电流 I_b 加大，从而保持输出电压 U_o 基本不变。稳

定过程如下：



由此可见，要判断电压反馈与电流反馈，只需看反馈信号如何从输出回路中采样，是取自输出电压还是输出电流，而与反馈信号取回之后在输入回路如何作用无关。

3. 串联反馈和并联反馈

按照反馈信号与输入信号在放大电路输入端连接方式的不同，反馈可分为串联反馈和并联反馈。

在图 2-9-5 所示电路中，从放大电路的输入端看，反馈电压与输入电压是串联的，故称为串联反馈。串联反馈时，反馈信号与输入信号在输入回路中相串联而作用，它们是以电压形式相加减的。从电路结构上看，串联反馈时，反馈信号和输入信号分别接在放大电路的不同输入端(图 2-9-5 的电路中，反馈信号接于发射极，而输入信号接于基极)。

在图 2-9-7 所示电路中，从放大电路的输入端看，反馈信号和输入信号是以电流的形式相加减，这与并联电路中各支路电流的关系类似，故称为并联反馈。并联反馈时，反馈信号与输入信号在输入回路中相并联而作用，它们是以电流形式相加减的。从电路结构上看，并联反馈时，反馈信号和输入信号接在放大电路的同一输入端(图 2-9-7 的电路中，反馈信号和输入信号均接于基极)。

由此可见，要判断串联反馈与并联反馈，只需看反馈信号在输入端如何连接，如何作用，而与反馈信号在输出端如何取得无关。

由以上两个例子的分析可见，反馈信号在放大电路输入端的引入方式，可以是串联方式，即反馈信号与输入信号串联，以电压形式相比较；也可以是并联方式，即反馈信号与输入信号接到同一输入端，两者以电流形式相比较。从输出端看，有电压反馈，即反馈信号与输出电压成正比；也有电流反馈，即反馈信号与输出电流成正比。因此，负反馈可以分成四种类型：电流串联负反馈、电压串联负反馈、电流并联负反馈、电压并联负反馈。据此，可知图 2-9-2 所示电路就是一种带有电流串联负反馈的放大电路，而图 2-9-6 所示电路则是一种带有电压并联负反馈的放大电路。

例 2.9.1 在图 2-9-8 所示电路中， R_F 是反馈电阻，试判别其反馈类型。

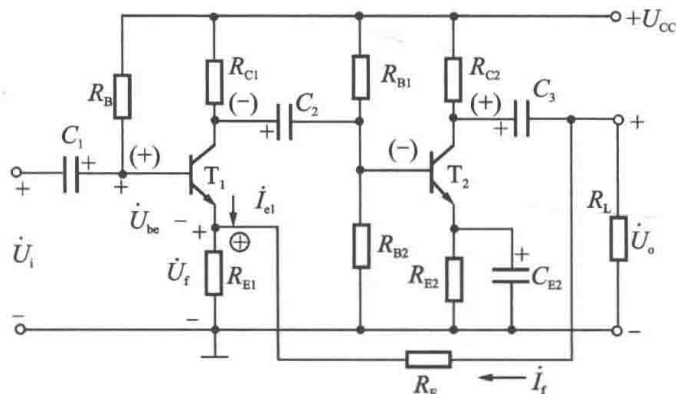


图 2-9-8 例 2.9.1 的电路

解 设 T_{1b} (即 T_1 管基极) 电位的瞬时极性为 (+), 则 T_{1c} 为 (-), T_{2b} 为 (-), T_{2c} 为 (+), 经 R_F 反馈回来使 T_{1e} 为 \oplus , 这将削弱输入信号的作用, 使净输入信号减小, 故为负反馈。在输入回路中, 输入信号 \dot{U}_i 与反馈信号 \dot{U}_f 相串联而作用, 并以电压形式相加减, 即

$$\dot{U}_{be} = \dot{U}_i - \dot{U}_f$$

故为串联反馈。而输出电压 \dot{U}_o 经 R_F 和 R_{E1} 分压, 并取出 R_{E1} 上所分得的一部分电压 \dot{U}_f 作为反馈电压, 作用于输入回路中, 分压的示意图如图 2-9-9 所示。由此可见, 反馈电压 \dot{U}_f 取自输出电压 \dot{U}_o 。而且正比于 \dot{U}_o , 故为电压反馈。因此 R_F 引入的反馈类型为电压串联负反馈。

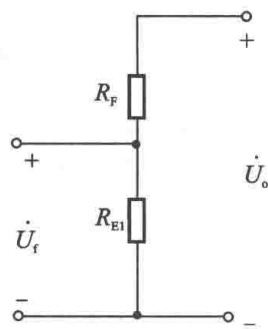


图 2-9-9 分压示意图

需要注意的是, R_{E1} 上还有 T_1 管的发射极电流 \dot{I}_{e1} 流过, 因此把 R_F 和 R_{E1} 上电压的分配关系看成分压只是一种近似的方法。 \dot{I}_{e1} 在 R_{E1} 上面产生的电压形成第一级本级的电流反馈; 而输出电压 \dot{U}_o 在 R_{E1} 上面形成的电压, 则形成了从第二级到第一级的级间电压反馈。

2.9.3 交流负反馈对放大电路工作性能的影响

1. 降低放大倍数

由图 2-9-1 可见, 放大电路的开环放大倍数 (即未引入负反馈时的放大倍数) 为

$$A = \frac{\dot{X}_o}{\dot{X}_d} \quad (2-9-1)$$

反馈信号与输出信号之比称为反馈系数, 用 F 表示, 即

$$F = \frac{\dot{X}_f}{\dot{X}_o} \quad (2-9-2)$$

引入反馈后, 净输入信号为

$$\dot{X}_d = \dot{X}_i - \dot{X}_f = \dot{X}_i - F\dot{X}_o$$

代入式 (2-9-1) 得

$$A = \frac{\dot{X}_o}{\dot{X}_i - \dot{X}_f} = \frac{\dot{X}_o}{\dot{X}_i - F\dot{X}_o} \quad (2-9-3)$$

包括负反馈电路在内的整个放大电路的放大倍数称为闭环放大倍数 A_f , 由式 (2-9-3) 可得

$$A_f = \frac{\dot{X}_o}{\dot{X}_i} = \frac{A}{1 + AF} \quad (2-9-4)$$

由式 (2-9-1) 和式 (2-9-2) 可得

$$AF = \frac{\dot{X}_f}{\dot{X}_d}$$

由于在负反馈中, \dot{X}_f 与 \dot{X}_d 同相, 故 AF 为一正实数。因此由式 (2-9-4) 可见, $|A_f| < |A|$, 即负反馈降低了放大电路的放大倍数。将 $(1+AF)$ 称为反馈深度, 其值越大, 负反馈作用越强, $|A_f|$ 也就越小。前面介绍的射极输出器就引入了一个负反馈, 它将输出信号全部反馈到输入

端 ($\dot{U}_f = \dot{U}_o$)，它的反馈系数 $F = \frac{\dot{U}_f}{\dot{U}_o} = 1$ ，反馈极深，故无电压放大作用。

例 2.5.2 实际上就是在例 2.5.1 的基础上引入了一个电流串联负反馈，从两题的计算结果可以看出引入负反馈后，电压放大倍数降低很多。

引入负反馈虽然使放大倍数降低，但放大电路的性能却在很多方面得到了改善。

2. 提高放大倍数的稳定性

电路参数的变化、电源电压的波动、负载电阻变动等因素均会引起放大电路输出量发生变化，即引起放大倍数变化，这对放大电路的工作不利。引入负反馈的一个主要目的就是提高放大电路工作的稳定性。

放大电路的稳定性可用放大倍数的相对变化率来衡量。设由于某种原因而产生的开环和闭环放大倍数的变化分别为 dA 和 dA_f ，用 $\frac{dA}{A}$ 表示开环放大倍数的相对变化率， $\frac{dA_f}{A_f}$ 表示闭环放大倍数的相对变化率。

由于放大电路工作在中频段，且假设反馈网络是电阻性的，因此 A 及 F 均为实数，且 AF 为正实数。将式(2-9-4)对 A 求导得

$$\frac{dA_f}{dA} = \frac{(1+AF) - AF}{(1+AF)^2} = \frac{1}{(1+AF)^2} = \frac{A_f}{A} \frac{1}{1+AF}$$

或

$$\frac{dA_f}{A_f} = \frac{dA}{A} \frac{1}{1+AF}$$

上式表明，引入负反馈以后，闭环放大倍数的相对变化率 $\frac{dA_f}{A_f}$ 只有未加反馈时开环放大倍数相对变化率 $\frac{dA}{A}$ 的 $\frac{1}{1+AF}$ ，也即放大倍数的稳定性提高了。反馈深度越深，放大倍数的稳定性越好。

如果引入很深的负反馈时， $1+AF \gg 1$ ，闭环放大倍数

$$A_f = \frac{A}{1+AF} \approx \frac{A}{AF} = \frac{1}{F}$$

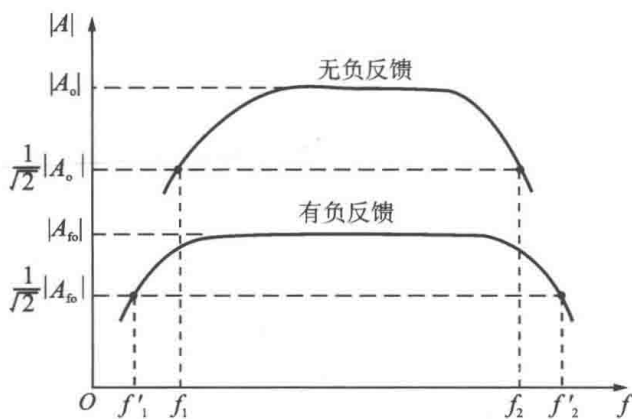


图 2-9-10 负反馈扩展通频带

表明在深度负反馈情况下，放大电路的闭环放大倍数仅取决于反馈系数 F ，而与开环放大倍数 A 无关。通常反馈网络仅由电阻组成，受各种因素的影响极小，故放大倍数将十分稳定。

3. 扩展通频带

图 2-9-10 所示上下两条曲线是同一放大电路在无负反馈和有负反馈两种情况下的幅频特性。显然负反馈展宽了放大电路的通频

带。这是因为引入负反馈后，放大倍数要降低，但是高、低频段与中频段相比，降低的程度不同。中频段的开环放大倍数较高，输出信号较大，反馈到输入端的反馈信号也较大，使净输入信号减小很多，因而中频段的闭环放大倍数被压低很多。而在高、低频段，开环放大倍数较低，输出信号较小，反馈信号也小，净输入信号减小较少，所以闭环放大倍数减小不多。这就相当于通频带向低频段和高频段扩展了，通频带被展宽。

4. 改善波形失真

由于静态工作点设置不合理或输入信号过大，都将引起输出波形的失真，引入负反馈可以改善波形的失真。

图 2-9-11 (a) 是无反馈时放大的情况，正弦信号经放大后产生了波形失真，使 u_o 的正半周大，负半周小。经过反馈电路将这个失真了的输出信号的一部分送回至输入端。当然这个反馈信号 u_f 也是失真的，也为正半周偏大。输入正弦信号减去已失真的反馈信号所得的净输入信号 u_{be} 同样是失真的，但却是正半周小，负半周大，此信号经放大后得到的输出波形就比较接近正弦波，因而改善了输出波形，如图 2-9-11 (b) 所示。从本质上说，负反馈是利用失真了的波形来改善波形的失真，因此只能减小失真，不能完全消除失真。

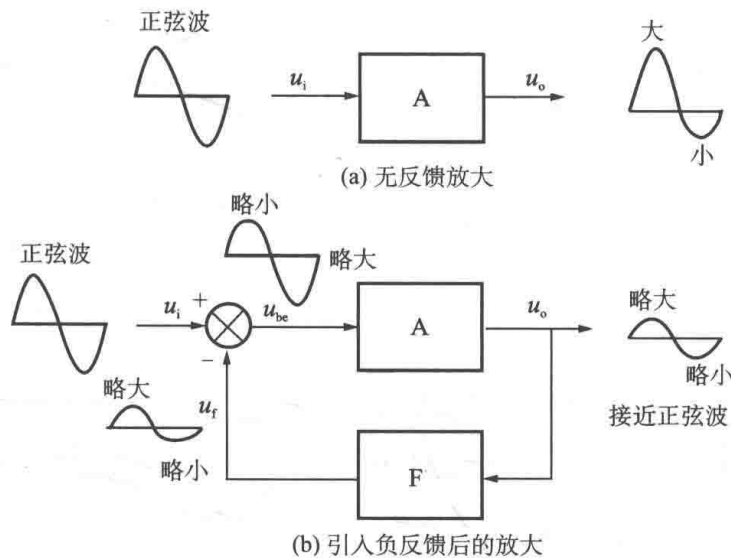


图 2-9-11 负反馈改善波形失真

5. 对放大电路输入电阻的影响

放大电路中引入负反馈后能使输入电阻 r_{if} 增加还是减小，与采用的是串联反馈还是并联反馈有关。

从图 2-9-5 串联负反馈可以看出，没有负反馈时的输入电阻为

$$r_i = \frac{U_{be}}{I_b}$$

有负反馈时的输入电阻为

$$r_{if} = \frac{U_i}{I_b} = \frac{U_{be} + U_f}{I_b}$$

即 $r_{if} > r_i$ ，串联负反馈使放大电路的输入电阻增加。

从图 2-9-7 并联负反馈可以看出，没有负反馈时的输入电阻为

$$r_i = \frac{U_i}{I_b}$$

有负反馈时的输入电阻为

$$r_{if} = \frac{U_i}{I_i} = \frac{U_i}{I_b + I_f}$$

即 $r_{if} < r_i$ ，并联负反馈使放大电路的输入电阻减小。

6. 对放大电路输出电阻的影响

放大电路中引入负反馈后使输出电阻增加还是减小，与采用的是电压负反馈还是电流负反馈有关。

前面讲过，电压负反馈能够稳定输出电压。由电压源的外特性可知，输出电压越稳定，电压源的内电阻越小。所以，电压负反馈将使放大电路输出电阻降低。

电流负反馈能够稳定输出电流。由电流源的外特性可知，输出电流越稳定，电流源的内电阻越大。所以，电流负反馈将使放大电路输出电阻增大。

2.10 差动放大电路*

在自动调节和控制系统中，常常需要放大非常缓慢的信号或直流信号，放大此类信号不能采用阻容耦合，而只能采用直接耦合，即把前级的输出端直接接到后级的输入端。

2.10.1 直接耦合放大电路

简单的直接耦合放大电路如图 2-10-1 所示。

直接耦合放大电路既能放大缓慢变化的信号，又能放大频率较高的交流信号，并且由于不采用电容，很适合集成化的要求，因此在集成放大器内部，级间都是采用直接耦合。此外，它还具有良好的低频特性，其幅频特性如图 2-10-2 所示。它的下限频率 f_l 接近于零，展宽了通频带，对低频特性要求较高的交流信号放大电路也采用直接耦合放大电路。

直接耦合电路虽然比较简单，但是它存在着两个突出的问题：①前、后级静态工作点保留相互影响；②零点漂移。

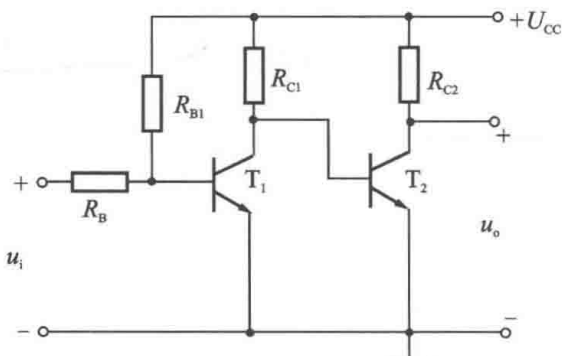


图 2-10-1 直接耦合放大电路

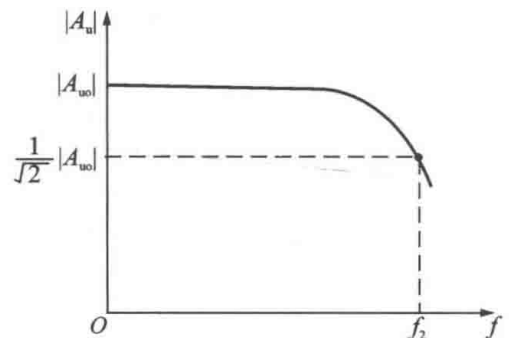


图 2-10-2 直接耦合放大电路的幅频特性

1. 前、后级静态工作点的相互影响

由图 2-10-1 可见，前级的集电极电位等于后级的基极电位，即

$$U_{CE1} = U_{BE2} \approx 0.7V$$

这将使前级的动态工作范围太小，容易使晶体管进入饱和状态。同时前级的集电极电阻 R_{C1} 又是后级的偏置电阻， R_{C1} 的值不可能太大，这将使后级偏流过大而处于深饱和状态，所以这种简单的直接耦合电路是不可能正常工作的。

2. 零点漂移

所谓零点漂移是指放大电路的输入端短路(即输入信号 $u_i=0$)时，其输出端并非保持不变，而出现缓慢、无规则变化的输出信号，如图 2-10-3 所示。这是一个随机信号，严重时其幅度与放大电路的真实输出信号的幅度相当，造成真假混淆，使放大电路无法正常工作。因此必须采取相应的措施来抑制零点漂移。

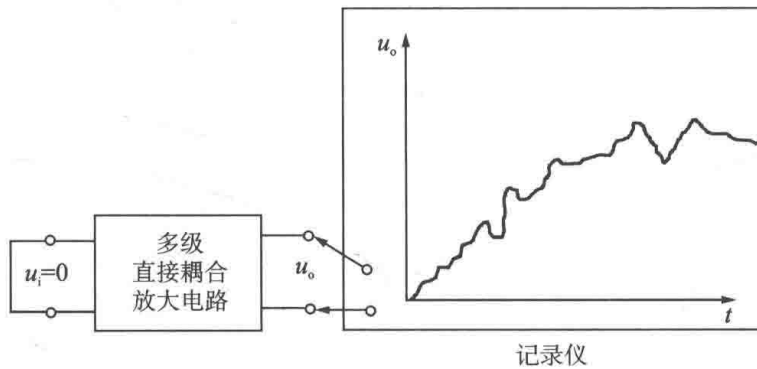


图 2-10-3 直接耦合电路的零点漂移

引起零点漂移的原因很多，如电源电压的波动、电路元件参数和晶体管特性的变化、温度的变化等，其中温度变化的影响最为严重。在阻容耦合放大器中，各级都有漂移现象，但由于耦合电容的隔直作用，任何一级的漂移电压不会被传输到下一级，所以一般不必考虑。但在直接耦合放大电路中，因级间无耦合电容，每级的漂移电压直接地向下级传递，并逐级放大，使末端输出电压发生较大的漂移。放大电路的级数越多，放大倍数越高，漂移电压就越大。而在各级的漂移中又以第一级漂移的影响最为严重，因此抑制零点漂移要着眼于第一级。

为了从数值上衡量放大电路零点漂移的严重程度，可把输出端的漂移电压折算到输入端，即

$$u_{1d} = \frac{u_{Od}}{|A_u|}$$

式中， u_{1d} 为输入端等效漂移电压， $|A_u|$ 为电压放大倍数， u_{Od} 为输出端漂移电压。由于温度漂移是放大电路零点漂移的主要部分，因此通常把对应于温度每变化 1°C 在输出端引起的漂移电压折算到输入端，作为衡量放大电路质量的一项指标，称其为温度漂移，简称温漂。质量较差的放大电路，其温度漂移为几毫伏每摄氏度，较好的为几微伏每摄氏度。显然只有输入

端等效漂移电压比输入信号电压小得多时，放大后的有用信号才能被很好地区分出来。

抑制零点漂移最有效的电路结构是差动放大电路。在直接耦合多级放大电路中，其输入级广泛采用这种电路。

2.10.2 基本差动放大电路

图 2-10-4 是最简单的差动放大电路，它由两个完全相同的共发射极单管放大电路组成，两个晶体管特性一致，电路两侧参数对称。输入信号电压 u_{i1} 、 u_{i2} 加在两管的基极上，输出信号 u_o 从两管集电极之间取出。

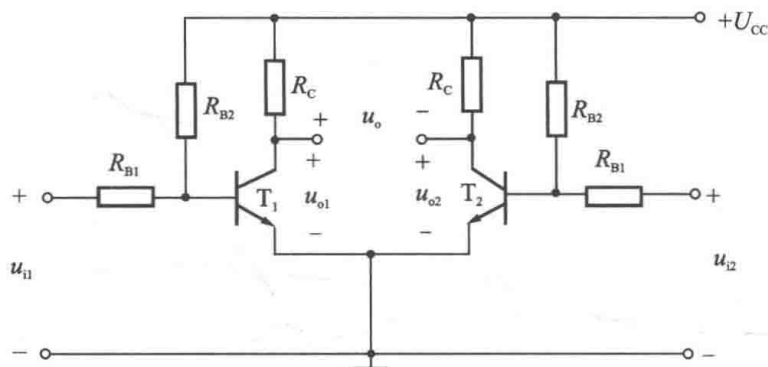


图 2-10-4 基本差动放大电路

1. 零点漂移的抑制

在静态情况下，即 $u_{i1} = u_{i2} = 0$ 时，由于电路两侧参数对称，两边的静态工作必然相同，即

$$I_{C1} = I_{C2}, \quad V_{C1} = V_{C2}$$

所以输出电压为

$$u_o = V_{C1} - V_{C2} = 0$$

温度升高时，两管集电极电流增加，由于电路对称，所以两管集电极电流的变化量相同，即

$$\Delta I_{C1} = \Delta I_{C2} = \Delta I_C$$

两管集电极电位随之下降，并且有

$$\Delta V_{C1} = \Delta V_{C2} = \Delta V_C$$

故输出电压为

$$u_o = V_{C1} + \Delta V_{C1} - (V_{C2} + \Delta V_{C2}) = \Delta V_{C1} - \Delta V_{C2} = 0$$

即零点漂移完全被抑制了。由此可见，虽然温度变化使每个管子的集电极电位发生了零点漂移，但由于电路结构对称，且输出为两管集电极电位之差，零点漂移相互抵消。

2. 信号输入

当有输入信号时，根据两个输入信号之间的不同情况，可分为以下三种输入类型来分析。

1) 共模输入

两个输入信号电压的大小相同，极性也相同，即 $u_{i1} = u_{i2}$ ，这样的输入称为共模输入。此时，电路输出为

$$u_o = A_{u1}u_{i1} - A_{u2}u_{i2} \quad (2-10-1)$$

A_{u1} 、 A_{u2} 分别是左右两边电路的放大倍数。由于电路完全对称，显然 $A_{u1} = A_{u2}$ ，因此输出电压为零，即它对共模信号没有放大能力，双端输出时（即输出电压从两个管子的集电极取出）共模电压放大倍数 A_c 为零，也就是说差动放大电路对共模信号有抑制作用。实际上前面讲到的当温度变化时，两管的集电极电位将产生相同的漂移电压，将其折合到输入端就相当于加上了一对共模输入信号。所以差动放大电路对共模信号抑制能力的大小，也就反映了它对零点漂移的抑制水平。

2) 差模输入

两个输入信号电压的大小相等而极性相反，即 $u_{i1} = -u_{i2}$ ，这样的输入称为差模输入。

根据式(2-10-1)，可知

$$u_o = A_{u1}u_{i1} - A_{u2}u_{i2} = 2A_{u1}u_{i1} = -2A_{u2}u_{i2}$$

可见，在差模输入信号的作用下，差动放大电路的输出电压为两管各自输出电压变化量的两倍。

3) 比较输入

两个输入信号电压的大小和相对极性是任意的，这样的输入称为比较输入。它常作为比较放大来运用，常见于测量及自动控制系统中。

比较输入方式既非差模，又非共模，但是可以分解为差模分量和共模分量来处理。例如， u_{i1} 和 u_{i2} 是两个极性相同的信号，设 $u_{i1} = 10\sin\omega t$ mV， $u_{i2} = 4\sin\omega t$ mV，可以分别将 u_{i1} 和 u_{i2} 按下式分解

$$u_{i1} = 7\sin\omega t \text{ mV} + 3\sin\omega t \text{ mV} = u_{ic1} + u_{id1}$$

$$u_{i2} = 7\sin\omega t \text{ mV} + (-3\sin\omega t \text{ mV}) = u_{ic2} + u_{id2}$$

式中， $u_{ic1} = u_{ic2} = 7\sin\omega t$ mV 是共模分量；而 $u_{id1} = 3\sin\omega t$ mV， $u_{id2} = -3\sin\omega t$ mV 则为一对差模分量。

输出电压取自两管的集电极，故

$$u_o = A_{u1}u_{i1} - A_{u2}u_{i2}$$

令 $A_{u1} = A_{u2} = A_u$ ，上式可写成

$$u_o = A_u(u_{i1} - u_{i2}) = A_u[u_{ic1} + u_{id1} - (u_{ic2} + u_{id2})] = A_u(u_{id1} - u_{id2})$$

上式说明在电路对称的情况下，差动放大电路对共模信号无放大能力，而只能放大差模信号，其输出电压仅与偏差值有关，而不需要反映两个信号本身的大小。正因为这种电路的输出电压与两个输入信号电压之差成正比，故称其为差动放大电路。

在自动控制系统中， u_{i1} 常常是给定信号电压（也称基准电压）， u_{i2} 则是反映控制对象（如炉温）变化的反馈信号，两者在放大电路的输入端进行比较，其偏差值经放大而得到输出电压 u_o 。 u_o 的值仅与偏差有关，而不反映两个信号本身的大小。从 u_o 的极性还可反映出 u_{i1} 及 u_{i2} 的大小，也就是可以判断该系统要控制的对象（如温度）是高于、等于还是低于给定值。

2.10.3 典型差动放大电路

上述对零点漂移的抑制完全是依靠电路的对称性来实现的,实际上完全对称的理想情况并不存在,所以单靠提高电路的对称性来抑制零点漂移是有限的。另外,电路中每个管子的集电极电位的漂移并未受到抑制,如果采用单端输出(输出电压从一个管子的集电极与地之间取出),则漂移根本无法抑制。为了抑制每个单管放大电路的输出电压漂移,常采用图 2-10-5 所示的典型差动放大电路。在这个电路中,增加了电位器 R_P 、发射极电阻 R_E 和负电源 E_E 。

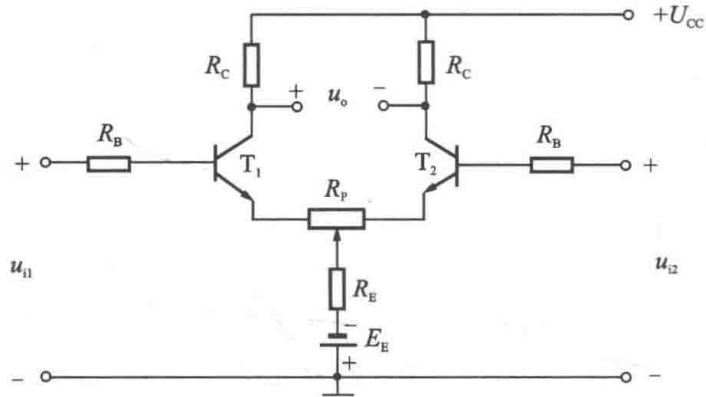


图 2-10-5 典型差动放大电路

1. 发射极电阻 R_E 的作用

电阻 R_E 的主要作用是抑制每个单管放大电路的输出电压漂移。 R_E 之所以能够抑制零点漂移是基于直流电流负反馈的原理, R_E 的存在可以稳定电路的静态工作点,抑制每个管子的漂移量,从而使总的漂移减小。

R_E 的阻值越大,电流负反馈作用就越强,抑制每个管子的漂移作用就越显著。

由于差模输入信号使两管的集电极电流(以及发射极电流)产生异向的变化,当电路的对称性足够好时,两管电流一增一减,其变化量相等,流过 R_E 的电流维持静态值 $2I_E$ 不变,其压降也不变,因此两管的发射极电位不变,即 R_E 对差模信号不起负反馈作用。相反,如果两管的集电极电流、集电极电位产生同向漂移时, R_E 对它们都有电流负反馈作用。因此, R_E 能区别对待差模信号与共模信号,它只对共模信号有负反馈,这正是我们所期望的,因为差模信号是有用信号,而共模信号则为漂移或其他干扰。 R_E 也称为共模反馈电阻。

由于 R_E 对差模信号不产生负反馈,所以为了充分抑制漂移,常将其阻值选得较大。但在 U_{CC} 一定时,过大的 R_E 会使集电极电流过小,影响静态工作点和电压放大倍数,为此接入负电源 E_E 来补偿 R_E 两端的直流压降,从而获得合适的静态工作点。此时基极电流可由负电源 E_E 提供,图 2-10-4 中的电阻 R_{B2} 可省去。

电位器 R_P 是调平衡用的,称为调零电位器。因为电路不完全对称,当输入电压为零时,输出电压不一定等于零,这时可以通过调节 R_P 来改变两管的初始工作状态,从而使输出电压为零。但 R_P 对差模信号将起负反馈作用,因此阻值不宜过大,一般 R_P 值在几十欧到几百欧。在计算时,可将 R_P 忽略不计。

2. 电路分析

现在从静态和动态两个方面对图 2-10-5 电路进行分析。

1) 静态分析

由于电路结构对称, 所以只需计算一边, 可画出静态时单边的直流通路, 如图 2-10-6 所示。 R_B 的阻值很小, 可略去不计。图中电阻 R_E 上流过两个管子的发射极电流 $2I_E$ 。由图可见

$$\begin{aligned} E_E &= I_B R_B + 2I_E R_E + U_{BE} \\ &= I_B R_B + 2(1 + \beta) I_B R_E + U_{BE} \end{aligned}$$

则基极电流为

$$I_B = \frac{E_E - U_{BE}}{R_B + 2(1 + \beta) R_E}$$

集电极电流为

$$I_C = \beta I_B$$

集射极电压为

$$\begin{aligned} U_{CE} &= U_{CC} + E_E - I_C R_C - 2I_E R_E \\ &\approx U_{CC} + E_E - I_C R_C - 2I_C R_E \end{aligned}$$

2) 动态分析

前面已经介绍过, 图 2-10-5 所示的电路具有抑制共模信号、放大差模信号的作用, 因此这里只计算该电路的差模电压放大倍数。

由于 R_E 对差模信号不起负反馈作用, 因此在画差模输入的单管交流通路时, R_E 可视为短路, 晶体管的发射极直接接地, 如图 2-10-7 所示。由图可得单管差模电压放大倍数为

$$A_{d1} = \frac{u_{o1}}{u_{i1}} = -\beta \frac{R_C}{R_B + r_{be}}$$

同理可得

$$A_{d2} = \frac{u_{o2}}{u_{i2}} = -\beta \frac{R_C}{R_B + r_{be}} = A_{d1}$$

双端输出电压为

$$u_o = u_{o1} - u_{o2} = A_{d1} u_{i1} - A_{d2} u_{i2} = A_{d1} (u_{i1} - u_{i2}) = A_{d1} u_i$$

因此差模电压放大倍数为

$$A_d = \frac{u_o}{u_i} = A_{d1} = -\beta \frac{R_C}{R_B + r_{be}}$$

它与单管放大电路的电压放大倍数相等, 可见接成差动电路的形式只是为了抑制零点漂

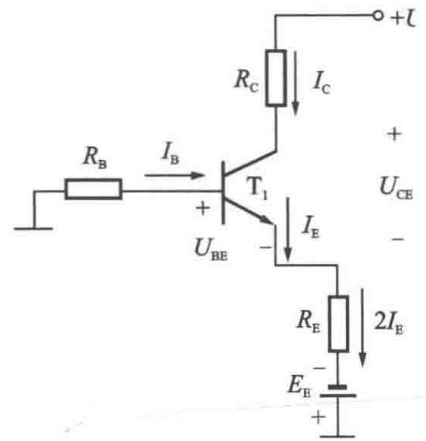


图 2-10-6 单管直流通路

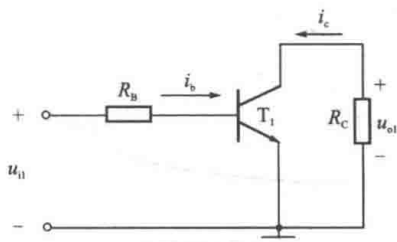


图 2-10-7 单管差模交流通路

移。差动放大电路用多一倍的元件为代价，换来了对零点漂移的抑制能力。

当在两管集电极之间接入负载电阻 R_L 时，由于输入差模信号，两管集电极位一个升高，另一个降低， R_L 的中点电位不变，相当于交流接地，所以每管各带一半的负载电阻，差模电压放大倍数应为

$$A_d = -\beta \frac{R'_L}{R_B + r_{be}}, \quad R'_L = R_C // \frac{R_L}{2}$$

3. 输入输出方式

1) 双端输入-双端输出

在实际应用中，多采用如图 2-10-8 所示的双端输入-双端输出的对称差动放大电路。输入电压为 u_i ，由于电阻 R 的分压作用，每管的输入端分得的电压各为 u_i 的一半，但极性相反，即

$$u_{i1} = \frac{1}{2}u_i, \quad u_{i2} = -\frac{1}{2}u_i$$

所以这是一对差模信号，其差模电压放大倍数前已推出

$$A_d = -\beta \frac{R_C}{R_B + r_{be}}$$

2) 单端输入-单端输出

图 2-10-9 是单端输入-单端输出的差动放大电路，输入信号从一个管子的基极与地之间加入，而另一个管子的输入端接地。从表面上看，这种接法只有 T_1 管有信号， T_2 管没有信号，但实际上只要 R_E 足够大，通过 R_E 的耦合作用，两管是同时取得信号的，也即单端输入和双端输入的效果是一样的。

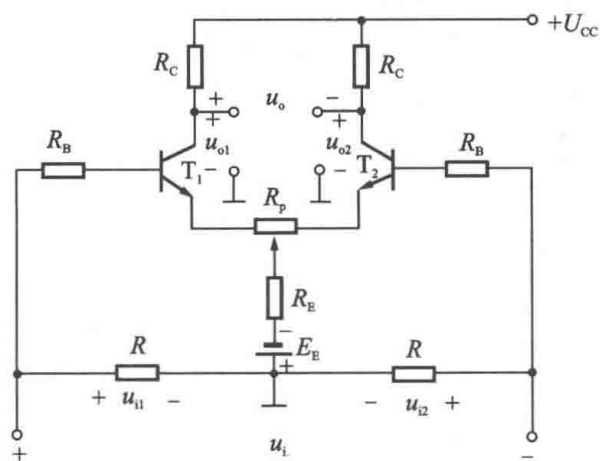


图 2-10-8 双端输入-双端输出差动放大电路

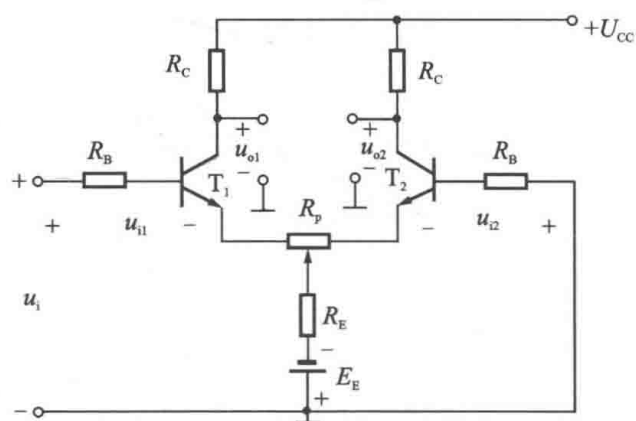


图 2-10-9 单端输入-单端输出差动放大电路

若输出电压只从 T_1 管的集电极取出，即 u_{o1} 为输出电压，则

$$A_{d1} = \frac{u_{o1}}{u_i} = \frac{u_{o1}}{2u_{i1}} = -\frac{1}{2}\beta \frac{R_C}{R_B + r_{be}}$$

若输出电压只从 T_2 管的集电极取出，即 u_{o2} 为输出电压，则

$$A_{d2} = \frac{u_{o2}}{u_i} = -\frac{u_{o2}}{2u_{i2}} = \frac{1}{2}\beta \frac{R_C}{R_B + r_{be}}$$

可见，单端输出差动电路的电压放大倍数只有双端输出电路的一半，并且当 u_i 为正时， u_{o1} 为负， u_{o2} 为正。当电路接入负载电阻 R_L 时，由于 R_L 是一端接地，而不是像双端输出那样中间接地，故

$$A_{d1} = \frac{u_{o1}}{u_i} = \frac{u_{o1}}{2u_{i1}} = -\frac{1}{2}\beta \frac{R_C // R_L}{R_B + r_{be}}$$

$$A_{d2} = \frac{u_{o2}}{u_i} = -\frac{u_{o2}}{2u_{i2}} = \frac{1}{2}\beta \frac{R_C // R_L}{R_B + r_{be}}$$

4. 共模抑制比

对差动放大电路来说，要求它对差模信号有较大的放大倍数，而对共模信号的放大倍数越小越好。为了全面衡量差动放大电路放大差模信号和抑制共模信号(即抑制漂移)的能力，通常引用共模抑制比 K_{CMRR} 来表征，定义其为放大电路的差模放大倍数 A_d 与共模放大倍数 A_c 之比，即

$$K_{CMRR} = \frac{A_d}{A_c}$$

或用对数形式表示

$$K_{CMRR} = 20\lg \frac{A_d}{A_c}$$

其单位为分贝(dB)。

A_d 越大， A_c 越小，则共模抑制比越大，表明差动放大电路分辨所需要的差模信号的能力越强，而受共模信号的影响越小。对于双端输出差动放大电路，若电路完全对称，则 $A_c = 0$ ， $K_{CMRR} \rightarrow \infty$ ，这是理想情况。实际上电路不可能完全对称， $A_c \neq 0$ ， K_{CMRR} 的典型值为 $10^3 \sim 10^5$ 甚至可达 10^6 以上。

因此，提高差动放大电路共模抑制比的途径主要有两种：一是使电路参数尽量对称；二是尽可能地增大共模反馈电阻 R_E 。

2.11 功率放大电路*

放大电路的输出级通常要求能带动负载，如驱动仪表的指针、扩音机中的扬声器等，因而要求放大电路能输出足够大的功率，本节介绍功率放大电路(简称功放电路)。

电压放大电路和功率放大电路都是利用晶体管的放大作用将信号放大，但两者所要完成的任务是不同的。对电压放大电路的主要要求是使负载得到放大而又不失真的电压信号，讨论的主要指标是电压放大倍数、输入和输出电阻等，输出的功率并不一定大，并且电压放大电路的输入信号较小，属于小信号工作模态。而功率放大电路则不同，它主要要求获得一定的输出功率，其输入信号较大(为前置电压放大电路的输出)，属于大信号工作模态。因此和电压放大相比，功率放大有其不同的特点和要求。

2.11.1 功率放大电路的一般问题

1. 对功率放大电路的要求

1) 输出功率大

为了获得大的功率输出，要求电路的电压和电流都有足够大的输出幅度，因此管子往往在接近极限状态下工作。

2) 效率高

由于功率较大，就要求提高效率。放大电路的效率是指输出到负载上的功率 P_o 与直流电源供给的功率 P_E 之比，即

$$\eta = \frac{P_o}{P_E}$$

3) 非线性失真小

由于功率放大电路是在大信号状态下工作，所以不可避免地会产生非线性失真，而且输出功率越大，非线性失真往往就越严重，这就使输出功率和非线性失真成为一对主要矛盾。实践中，需要根据非线性失真的要求限制输出功率。

2. 电路的三种工作状态

放大电路有三种工作状态，如图 2-11-1 所示。在图 2-11-1(a) 中，静态工作点 Q 大致在交流负载线的中点，在输入正弦信号的整个周期内输出电压和电流都不为零，这种状态称为甲类工作状态。之前的电压放大电路就是工作在这种状态。在甲类工作状态下，静态集电极电流 I_C 很大，即使没有信号输入，电源也要消耗较大的功率 $P_E = U_{CC}I_C$ ，所以效率不高。可以证明，在理想情况下，甲类功率放大电路的最高效率仅为 50%。

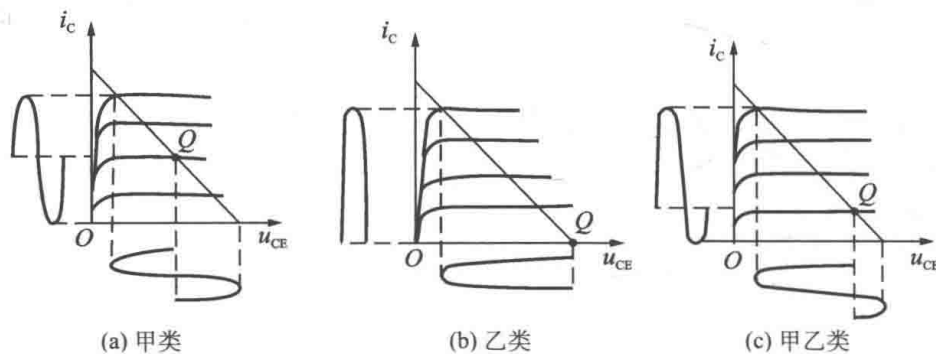


图 2-11-1 放大电路的工作状态

甲类工作状态在无信号输入时也有很大的消耗，这是效率低的主要原因。如将静态工作点沿负载线下移，使静态电流 I_C 减小，就可以提高效率。在图 2-11-1(b) 中， Q 点在截止点， $I_C \approx 0$ ，静态时电路几乎不消耗功率，称为乙类工作状态。若 Q 点选在比截止点稍高的地方，静态时有很小的静态电流 I_C ，如图 2-11-1(c) 所示，称为甲乙类工作状态。显然，在甲乙类和乙类状态下工作时，效率都将提高，但是也产生了严重的失真。下面介绍的用两个管子“互补”来解决失真问题的电路，既能提高效率，又能减小信号波形的失真。

2.11.2 互补对称放大电路

1. 无输出电容(OCL)的互补对称放大电路

图 2-11-2 是 OCL 互补对称放大电路的原理图。T₁ (NPN 型) 和 T₂ (PNP 型) 是两个类型不同但特性对称的晶体管，两管的基极和发射极连接在一起，信号从基极输入，从发射极输出，R_L 为负载电阻，采用双电源供电。

在静态时，输入电压 $u_i = 0$ ，由于电路对称，故两管发射极电位 $V_A = 0$ 。对于 T₁、T₂ 管而言，它们的基极和发射极电位相同，即 $U_{BE1} = U_{BE2} = 0$ ，所以两管均截止，处于乙类工作状态，负载 R_L 中无电流流过。

当有输入信号 u_i 时，在 u_i 的正半周，T₁ 的基极电位高于发射极电位，其发射结处于正向偏置，故 T₁ 管导通。但 T₂ 管的发射结反向偏置，故 T₂ 管截止。此时，由正电源供电，电流如图 2-11-2 中实线所示，负载上输出正半周电压及电流，电路为射极输出器形式。

同理，在 u_i 的负半周，T₂ 管导通，T₁ 管截止，由负电源供电，电流如图 2-11-2 中虚线所示，负载上输出负半周电压及电流，电路也为射极输出器形式。因此这种电路具有输入电阻高、输出电阻低的特点，带载能力强，适于作功率输出级。

由上可见，在输入信号的一个周期内，电流 i_{c1} 和 i_{c2} 以正反不同的方向交替流过负载电阻 R_L，在 R_L 上得到一个完整的输出电压 u_o 。这样两个特性相同的管子交替导通，它们互补工作，故称为互补对称放大电路。

在图 2-11-2 的电路中，由于 T₁、T₂ 管都工作在乙类状态，而晶体管的输入特性曲线上有一段死区电压(对 NPN 硅管约为 0.5V)，当输入电压很小，不足以克服死区电压时，晶体管截止，负载上无电流流过，致使在这一区域内输出电压为零，产生了失真，如图 2-11-3 所示。由于这种失真产生在两个晶体管工作的交替时刻，故称为交越失真。改进的办法是给管子加上一定的偏流，使静态工作点稍高于截止区，避开死区电压，即使管子工作在甲乙类状态。

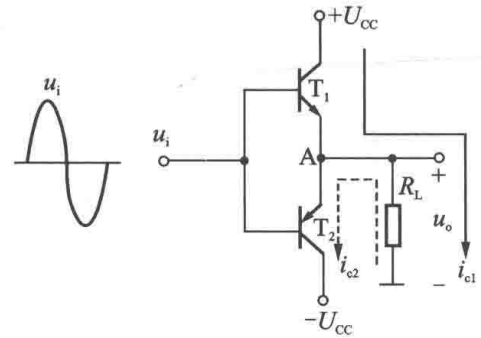


图 2-11-2 OCL 互补对称放大电路原理图

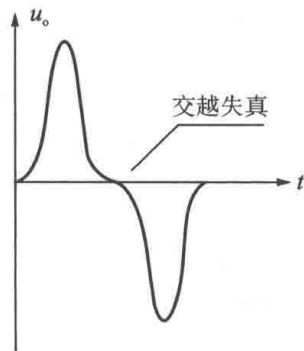


图 2-11-3 交越失真

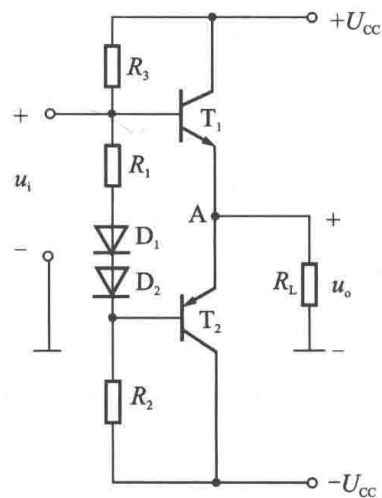


图 2-11-4 消除交越失真的 OCL 电路

消除交越失真的 OCL 电路如图 2-11-4 所示。静态时 $+U_{CC}$ 经 R_3 、 R_1 、 D_1 、 D_2 、 R_2 到 $-U_{CC}$ 形成直流电流，该电流在 T_1 管和 T_2 管的基极之间产生了一个直流压降，这个压降为 T_1 、 T_2 管提供了一个适当的偏压，使 V_{B1} 稍大于 0， V_{B2} 稍小于 0，两管均处于微导通状态，即 T_1 、 T_2 管工作在甲乙类状态。当有信号输入时，由于二极管 D_1 、 D_2 的动态电阻很小，而且 R_1 的阻值也很小，所以可以认为动态时 T_1 和 T_2 的基极交流电位相等，即两管可以得到相同的交流输入，不会造成输出波形不对称的现象。

2. 无输出变压器 (OTL) 的互补对称放大电路

上述 OCL 互补对称放大电路是采用双电源供电的，在某些只能由单电源供电的场合，可以采用图 2-11-5 所示的单电源电路，该电路又称为 OTL 互补对称放大电路。

在静态时，前级电路使基极电位为 $\frac{U_{CC}}{2}$ ，由于 T_1 管和 T_2 管特性对称，故 A 点电位为 $\frac{U_{CC}}{2}$ ，两管均截止，处于乙类工作状态。耦合电容 C_L 也充电至电压为 $\frac{U_{CC}}{2}$ ，负载 R_L 中无电流流过。

当有输入信号 u_i 时，输入电压以 $\frac{U_{CC}}{2}$ 为基础上下波动。在 u_i 的正半周， T_1 管导通， T_2 管截止，电流如图 2-11-5 中实线所示。同理，在 u_i 的负半周， T_2 管导通， T_1 管截止，这时电容 C_L 充当电源，向 T_2 及 R_L 放电，电流如图 2-11-5 中虚线所示。

为使输出波形对称，必须保持 C_L 上的电压为 $\frac{U_{CC}}{2}$ ，在放电时不能下降过多，因此 C_L 的容量应足够大。

为了使互补对称电路具有尽可能大的输出功率，一般要加推动级，以保证有足够的功率推动输出管。图 2-11-6 是一种具有推动级的 OTL 互补对称放大电路。

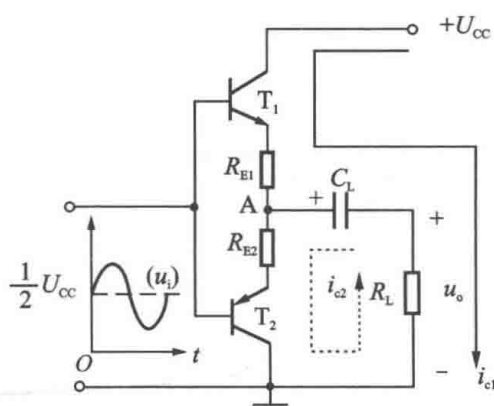


图 2-11-5 OTL 互补对称放大电路

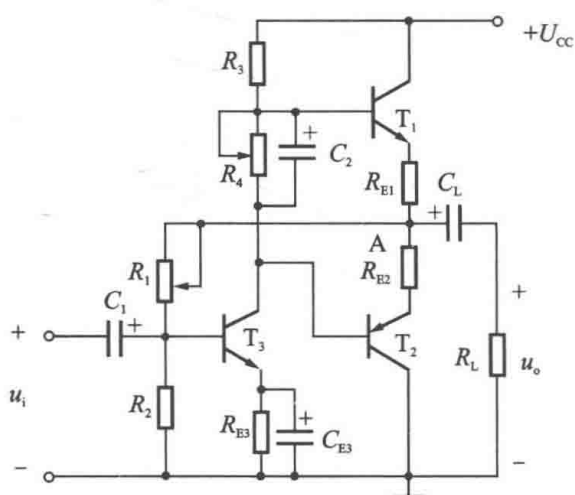


图 2-11-6 具有推动级的 OTL 互补对称放大电路

在图 2-11-6 中， T_3 管组成典型的分压式偏置放大电路作为推动级，它工作在甲类状态。 T_3 的集电极输出信号就是后面互补对称电路的输入信号。

电阻 R_3 、 R_4 既是 T_3 管的集电极电阻，又构成了 T_1 、 T_2 管共用的偏置电阻。 R_4 接在两管的基极之间，静态时， T_3 的静态集电极电流 I_{C3} 在 R_4 上产生一个直流压降 $I_{C3}R_4$ ，这个压降正

好等于 T_1 和 T_2 处于甲乙类状态下的两管基极电位之差，从而避免交越失真。同时电阻 R_4 两端并联了电容 C_2 ，它对交流信号相当于短路，保证 T_1 、 T_2 管基极在交流上是等电位的，使两管可以得到相同的交流输入。

T_3 的偏置电阻 R_1 不接到电源 U_{CC} 而接到 A 点，是为了取得电压负反馈，以保证静态时 A 点的电位稳定在 $\frac{U_{CC}}{2}$ 上。这一负反馈的过程如下：

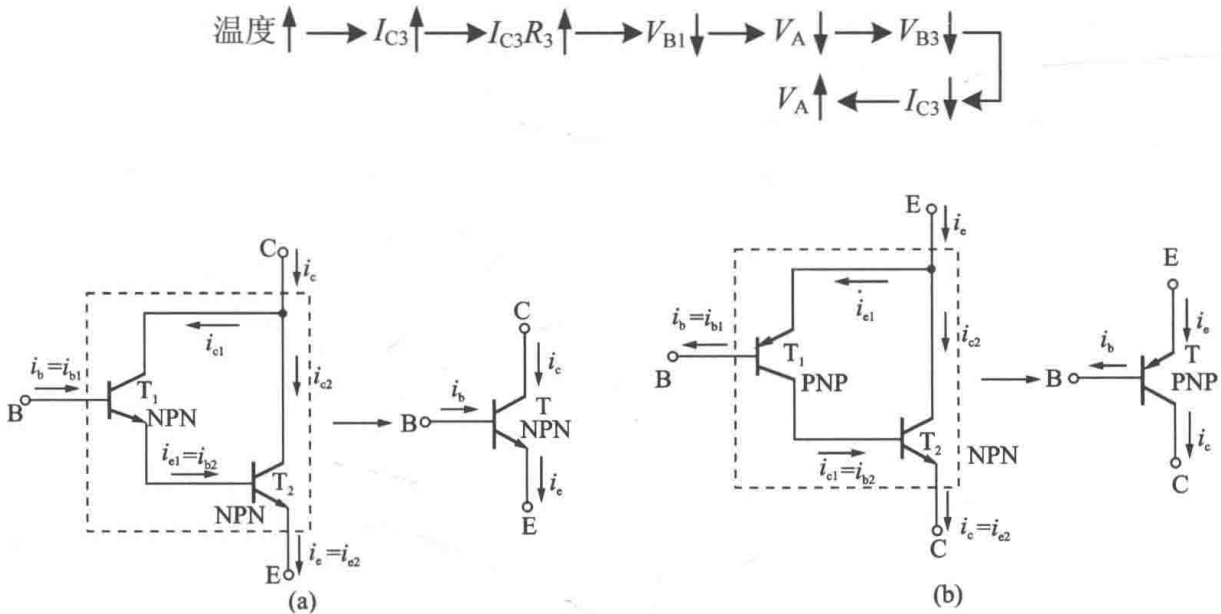


图 2-11-7 复合管

3. 复合管

前述的互补对称电路需要一对特性相同的互补管，在输出功率较小时，可以选配这对晶体管，但当要求输出功率较大时，则难以配对。因此在大功率输出电路中，常常采用复合管的互补对称放大电路。

所谓复合管是指把两个或两个以上的晶体管的管脚适当连接起来，使之等效为一个晶体管，以获得更大的电流放大系数。图 2-11-7 是由两个晶体管构成的复合管。

可以推导出复合管的电流放大系数近似等于两个管子电流放大系数的乘积，即

$$\beta \approx \beta_1 \beta_2$$

图 2-11-8 是由复合管构成的互补对称功放电路，其中 T_1 和 T_3 组成 NPN 型复合管， T_2 和 T_4 则组成 PNP 型复合管，两复合管组成

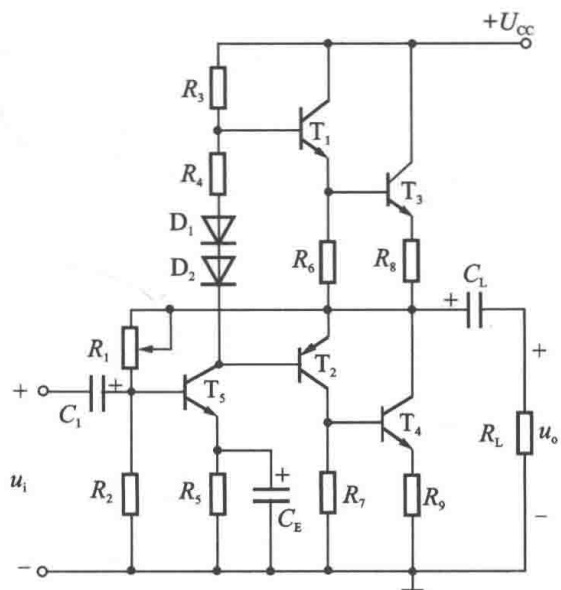


图 2-11-8 由复合管构成的互补对称功放电路

互补对称电路。 T_5 管放大电路为推动级。电路中元件的作用和电路的工作原理与图 2-11-6 电路基本相同。电阻 R_6 和 R_7 的作用是将复合管第一个管 (T_1 和 T_2) 的穿透电流 I_{CEO} 分流, 不使其全部流入后面的晶体管 (T_3 和 T_4) 的基极, 以减小总的穿透电流, 提高温度稳定性。电阻 R_8 和 R_9 用来得到电流负反馈, 使电流更加稳定。

2.12 工程应用

在工程实际中, 对电气技术人员而言, 最基本的工作便是分析和设计电路。首先是需要学会分析电路, 即“读懂”电路。对于放大电路, 通常是按照“逐级分解、抓住关键、细致分析、全面综合”的原则和步骤进行。首先把整个放大电路按输入、输出逐级分开, 然后逐级抓住关键进行分析, 弄通原理。放大电路有其本身的特点: 一是有静态和动态两种工作状态, 所以有时往往要画出它的直流通路和交流通路才能进行分析; 二是电路往往加有负反馈, 这种反馈有时在本级内, 有时是从后级反馈到前级, 所以在分析某一级时还要能“瞻前顾后”, 在弄通每一级的原理之后就可以把整个电路串通起来进行全面综合分析。

下面以常用的音频放大电路(图 2-12-1)为例, 说明电路分析的方法和要点。

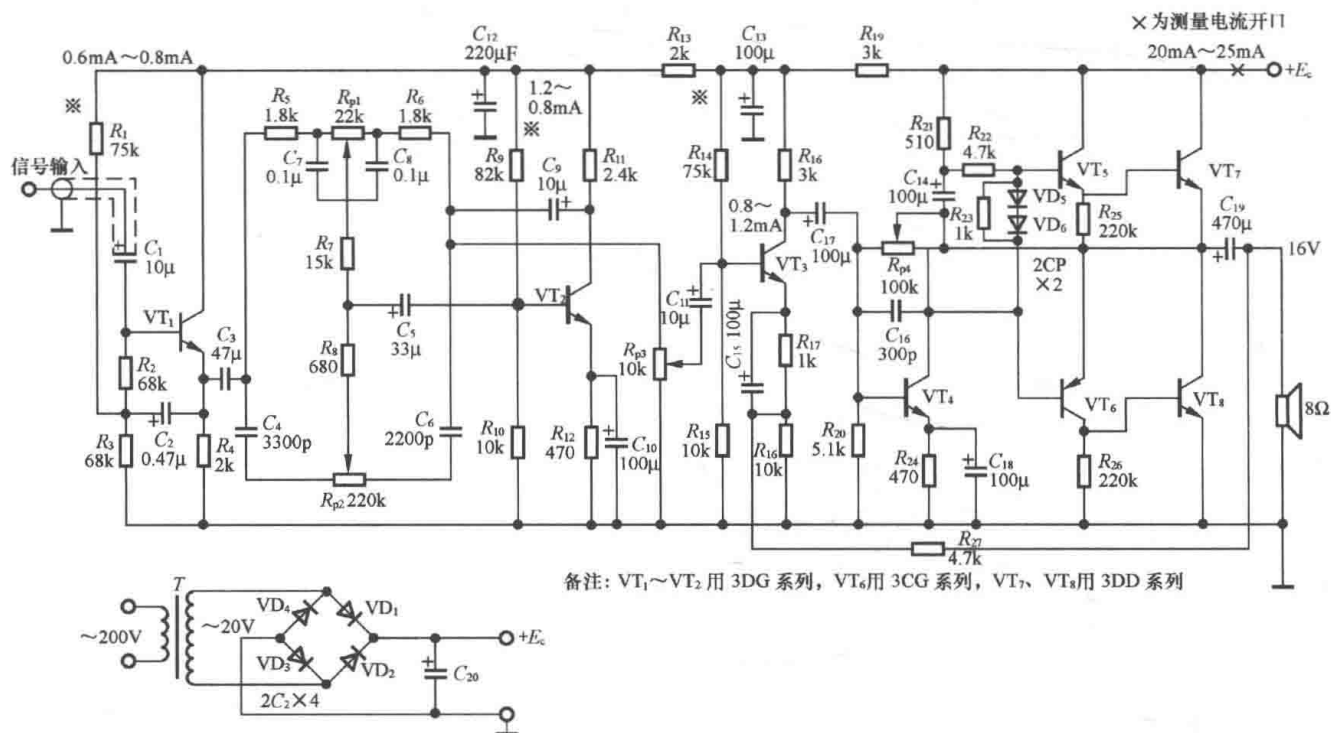


图 2-12-1 音频放大电路

在图 2-12-1 中, 按照“逐级分解”的思路, 可将电路分为“输入级”“中间级”“输出级”, 分别由 VT_1 、 $VT_2 \sim VT_4$ 以及 $VT_5 \sim VT_8$ 构成。

对于由 VT_1 构成的输入级, 信号经电容耦合输入至基极, 再经 C_3 输出, 很明显是一个射极输出器, 利用其高输入电阻可以获取更大的输入信号。此外, 在 2.6 节中射极输出器的电路模型中, 并没有电容 C_2 , 该电容在此出现是基于什么考虑呢? 注意到 C_2 一端接在靠近输入端的位置, 另一端则是输出电压端, 可以推想可能是引入负反馈以稳定输出量。

VT₁的输出信号经过电容C₃再通过由两个电位器R_{p1}、R_{p2}构成的音调控制电路送入下一级。该控制电路是用于对声音的低、高频段信号进行抑制或增强，以改善音质，其工作机理分析如下。

由于C₇=C₈≫C₄，在中、低音频区，C₄可视为开路；在高音频区，C₇、C₈可视为短路。在图中，R_{p1}为中低音频调节器，R_{p2}为高音频调节器。以低音频信号为例，此时C₄视为开路，信号由R₅支路经中低音频调节电路输入至C₅的正极性端。当R_{p1}分别滑动至最左端及最右端时，对应的局部电路如图2-12-2所示。

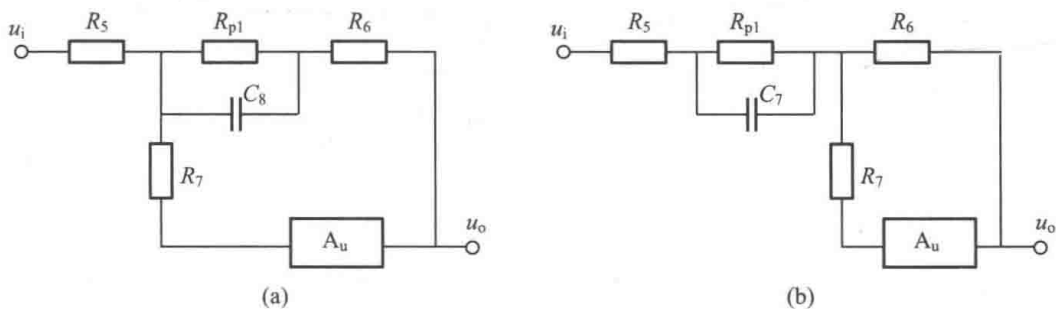


图 2-12-2 低音频调节电路

在图2-12-2中，A_u表示以VT₂为放大器件的分压式共射极放大电路。根据频率分析(可参考第3章有源滤波器)，可知图2-12-2(a)可实现对低音频信号的提升，图2-12-2(b)则是对低音频信号的衰减。

信号在经过分压式共射极放大电路放大后，被送至R_{p3}支路，这是一个音量调节电路，可直接控制信号幅度。在此之后，信号被以VT₃、VT₄为放大器件的分压式共射极放大电路构成的两级放大电路进一步放大。

VT₄的输出送至由VT₅~VT₈构成的OCL功率放大电路的输入端，进行最后的功率放大。在该功率放大电路中，VD₅、VD₆构成消除交越失真的电路，VT₅、VT₇构成达林顿管，VT₆、VT₈也构成达林顿管。

最后，再分析图2-12-1中的主要反馈支路，分别是C₂、R₆、C₆、R_{p4}、R₂₇，这些反馈支路的主要作用是为了稳定输出电压。

由此，图2-12-1的基本工作原理已基本明晰。

通过对图2-12-1的简单分析，不难发现，一个看似“庞大”“复杂”的电路，只要把握正确的分析思路，化零为整，就不难理解各级电路的基本功能，从而实现对一个电路系统基本的定性分析。

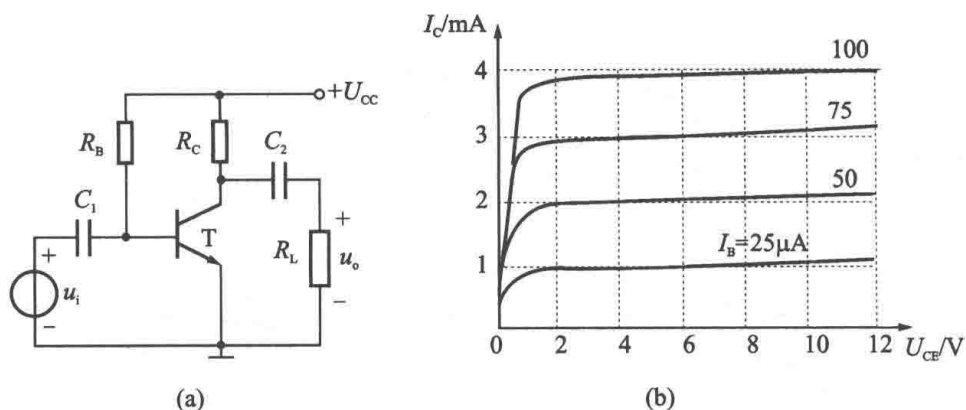
习 题

2.1 晶体管放大电路如图(a)所示，已知 $U_{CC} = 12V$ ， $R_C = 3k\Omega$ ， $R_B = 240k\Omega$ ，晶体管的 $\beta = 40$ 。(1)试用直流通路估算静态值 I_B 、 I_C 、 U_{CE} ；(2)如晶体管的输出特性如图(b)所示，试用图解法求放大电路的静态工作点；(3)在静态时($u_i = 0$)，C₁和C₂上的电压为多少？并标出极性。

2.2 在题2.1图(a)中，设 U_{CC} 和 R_C 为定值，(1)当 I_B 增加时， I_C 是否成比例地增加？最后接近何值？这时 U_{CE} 的大小如何？(2)当 I_B 减小时， I_C 作何变化？最后达到何值？这时 U_{CE} 约等于多少？

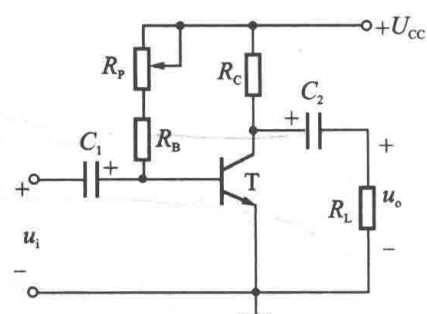
2.3 在图示放大电路中，已知 $U_{CC} = 15V$ ， $R_C = 2k\Omega$ ， $R_L = 2k\Omega$ ， $R_B = 100k\Omega$ ，电位器总阻值为 $R_P = 1M\Omega$ ，三极管的 $\beta = 50$ ， $U_{BE} = 0.7V$ 。试求：(1)当 R_P 调至零时的静态工作点(I_B 、 I_C 、 U_{BE})，判定三极管工作在什么

区；(2)当 R_p 调至最大值时的静态值(I_B 、 I_C 、 U_{BE})，判定三极管工作在什么区；(3)若使静态 $U_{CE}=7.85V$ ，则 R_p 应调到多大？



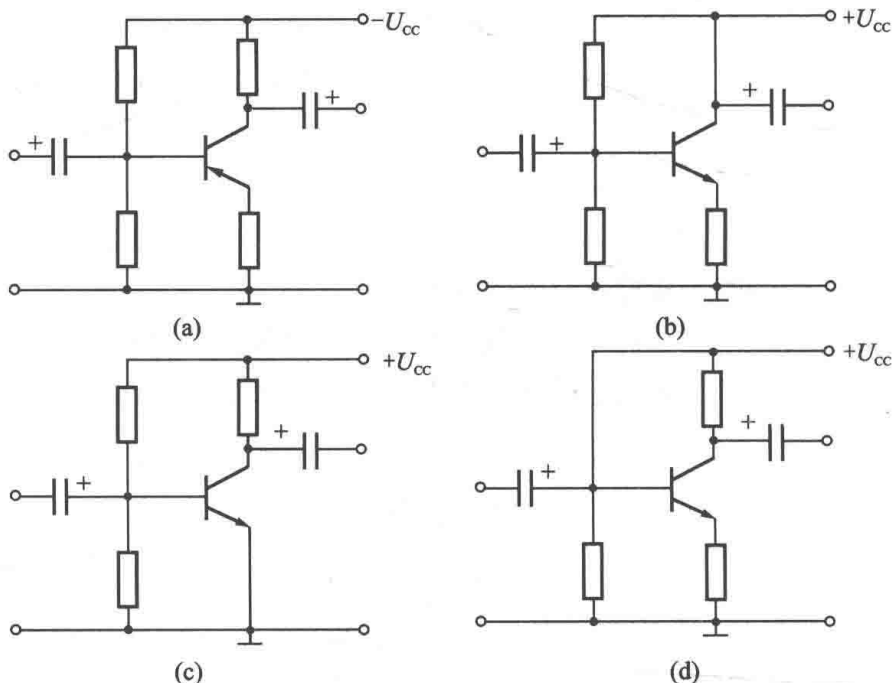
题 2.1 图

2.4 在题 2.1 图(a)所示的基本放大电路中，将晶体管改为 PNP 型，它的 $\beta = 40$ ，并设 $R_B = 120k\Omega$ ， $R_C = 1.5k\Omega$ ， $U_{CC} = 16V$ 。(1)画出电路图，标出电源及耦合电容的极性；(2)求静态工作点 I_B 、 I_C 、 U_{CE} 的值；(3)如果原来的晶体管坏了，换上一只 $\beta = 80$ 的晶体管，若电路其他参数不变，能否达到改善放大性能的目的？为什么？



题 2.3 图

2.5 如欲组成正确的放大电路，必须具备合适的偏置电路和正确的交流通路。试根据这些原则判断图示各电路能否正常地放大正弦交流信号？如果不能，指出其中的错误，并加以改正。



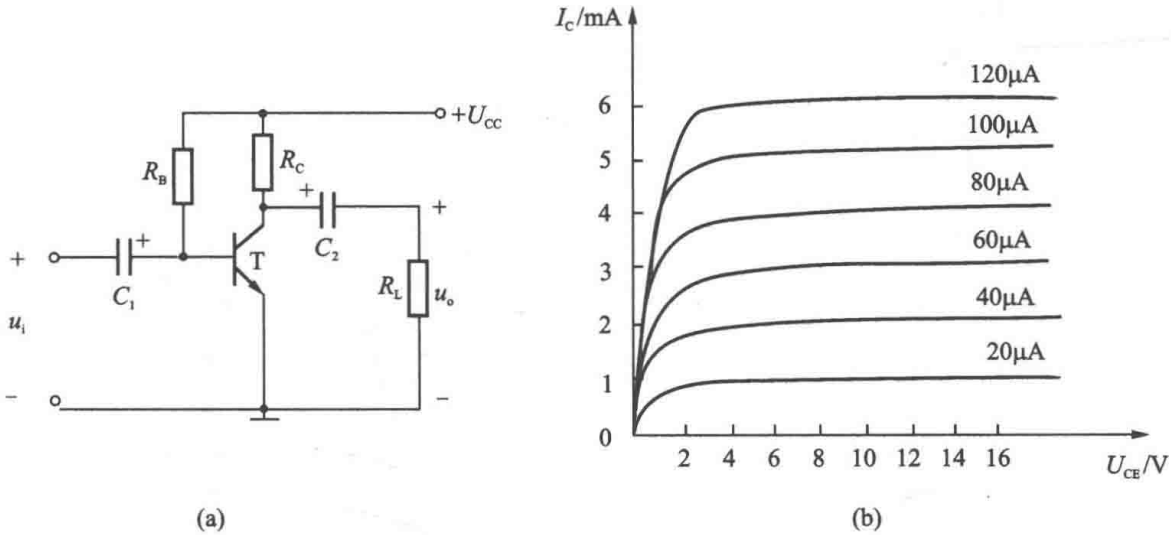
题 2.5 图

2.6 已知题 2.6 图(a)电路中晶体管的输出特性如图(b)所示。设 $U_{CC} = 16V$ ， $R_C = 4k\Omega$ ， $R_B = 400k\Omega$ ， $R_L = 4k\Omega$ 。(1)画直流负载线，确定静态工作点；(2)画交流负载线，确定最大不失真输出电压幅度 U_{om} ；

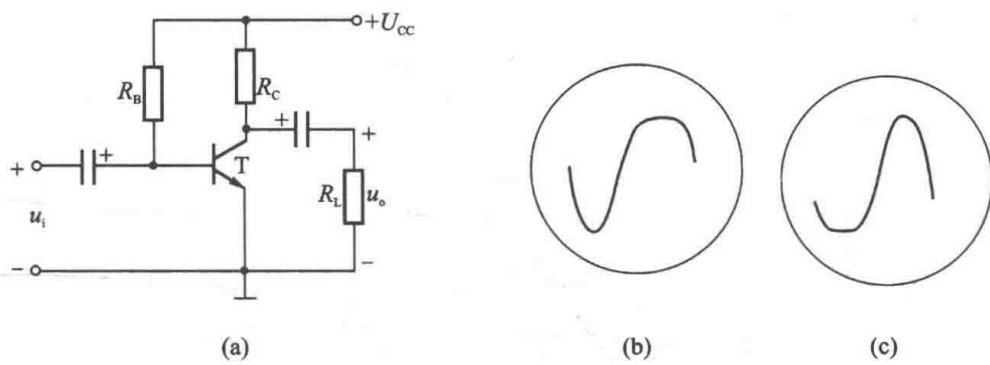
(3)不产生失真的最大输入电压幅度 U_{im} 为多少? (4)将 R_L 电阻调大,对直流负载线会产生什么影响? (5)若不断加大输入电压的幅值,该电路首先出现何种性质的失真?如何消除这种失真?

2.7 在共发射极基本放大电路中,将 $\beta = 50$ 的晶体管换成 $\beta = 100$ 的晶体管,放大倍数是否相应地增加一倍?

2.8 题 2.8 图(a)所示为 NPN 型管组成的基本放大电路, u_i 为正弦信号。(1)若输出信号的波形如图(b)及图(c)所示,试问它们各为何种失真(截止还是饱和)?应如何调节 R_B 值使之实现不失真输出?(2)若改用 PNP 三极管,相应采用负直流电源供电,试说明上述两种波形各属于何种失真? R_B 又应作何调整?

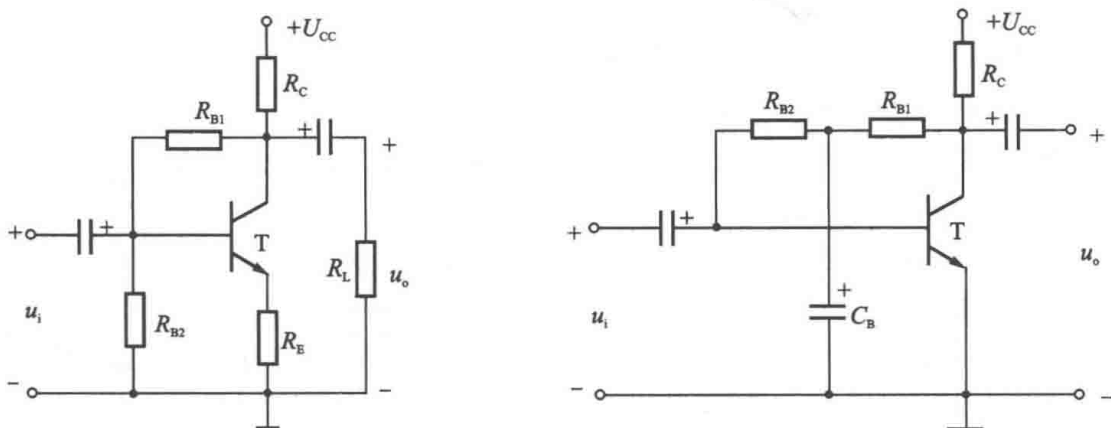


题 2.6 图



题 2.8 图

2.9 画出图示电路的微变等效电路。

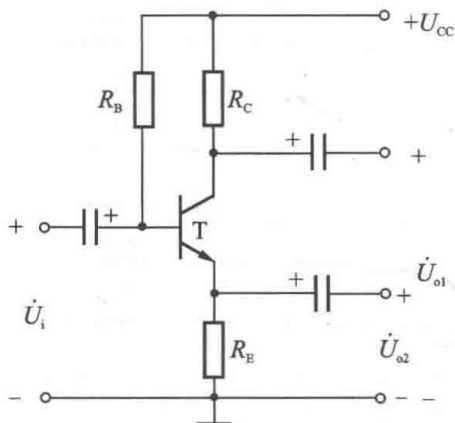


题 2.9 图

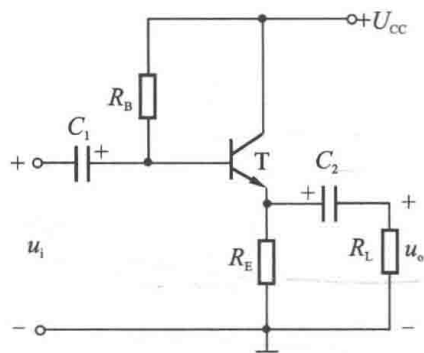
2.10 某放大器不带负载时, 输出电压的有效值为 1.5V, 带上 5.1kΩ 的负载后, 输出电压下降到 1V, 求放大器的输出电阻是多少?

2.11 在图示电路中, 设 $U_{CC} = 12V$, $R_B = 300k\Omega$, $R_C = 2k\Omega$, $R_E = 2k\Omega$, $\beta = 50$ 。(1)求电路的静态值 I_B 、 I_C 、 U_{CE} ; (2)电压放大倍数 $A_{u1} = \frac{\dot{U}_{o1}}{\dot{U}_i}$ 以及 $A_{u2} = \frac{\dot{U}_{o2}}{\dot{U}_i}$; (3)输入电阻 r_i ; (4)输出电阻 r_{o1} 、 r_{o2} 。

2.12 如图所示的射极输出器电路中 $U_{CC} = 12V$, $R_B = 500k\Omega$, $R_E = 5.6k\Omega$, 晶体管的 $\beta = 100$ 。(1)求静态值 I_B 、 I_C 、 U_{CE} ; (2)画微变等效电路; (3)求当 $R_L = \infty$ 及 $R_L = 1.2k\Omega$ 时的电压放大倍数; (4)求输入电阻 r_i , R_L 同(3); (5)求输出电阻 r_o 。



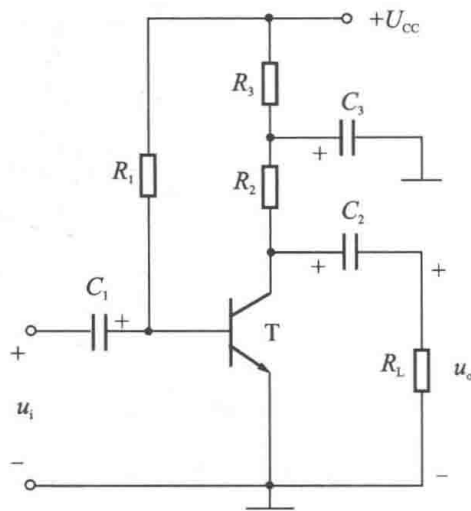
题 2.11 图



题 2.12 图

2.13 在图示电路中, 电容 C_1 、 C_2 、 C_3 为容量较大的耦合电容。(1)写出静态值 I_B 、 I_C 、 U_{CE} 的表达式; (2)写出电压放大倍数的表达式; (3)写出输入电阻 r_i 和输出电阻 r_o 的表达式; (4)若将电容 C_3 开路, 对电路将会产生什么影响?

2.14 在图 2-7-12 所示的放大电路中, 已知 $U_{DD} = 18V$, $R_D = 10k\Omega$, $R_{G1} = 200k\Omega$, $R_{G2} = 100k\Omega$, $R_G = 10M\Omega$, 加入负载电阻 $R_L = 15k\Omega$ 。所用的场效应管为 N 沟道耗尽型, 其参数 $I_{DSS} = 1mA$, $U_{GS(off)} = -2V$, $g_m = 0.8mA/V$ 。(1)为使静态值 $I_D = 0.64mA$, 源极电阻 R_S 应选多大? (2)画出电路的微变等效电路, 计算电压放大倍数 A_u 、输入电阻 r_i 和输出电阻 r_o ; (3)若 C_S 虚焊开路, 则 A_u 、 r_i 和 r_o 又为多少?



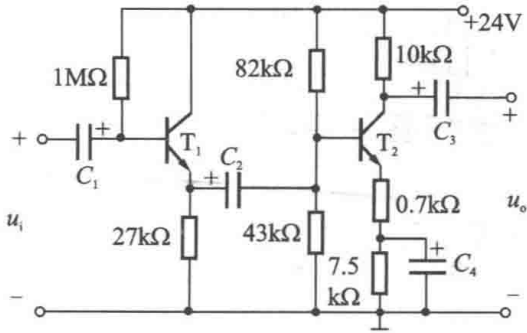
题 2.13 图

2.15 图示电路中, $\beta_1 = \beta_2 = 50$, (1)计算总的电压放大倍数 A_u ; (2)计算电路的输入电阻 r_i 和输出电阻 r_o 。

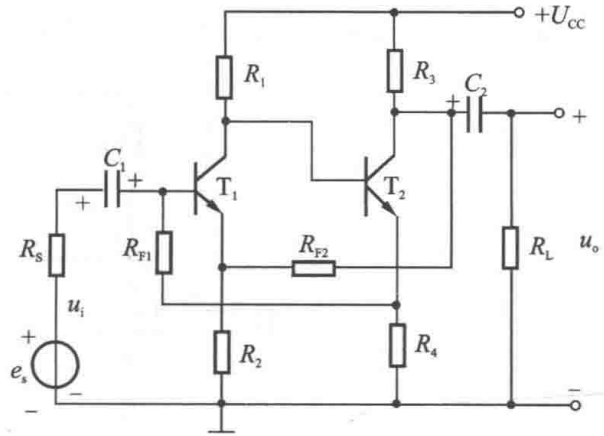
2.16 两个频率和幅值均相同的正弦信号和非正弦信号输入到放大器, 结果放大的非正弦信号出现失真现象, 而放大的正弦波形没有失真, 这是为什么?

2.17 一个放大电路的 $|A_{u1}|$ 的相对变化率为 20%, 如果要求 $|A_{u1}|$ 的相对变化率不大于 1%, 并且已知 $|A_{u1}| = 100$, 问 $|A_{u1}|$ 和 F 各应为多大?

2.18 电路如图所示, 试问电路中有哪些级间反馈? 分析这些反馈的极性和类型。如果希望 R_{F1} 只起直流反馈作用, 而 R_{F2} 只起交流反馈作用, 应如何进行改接?

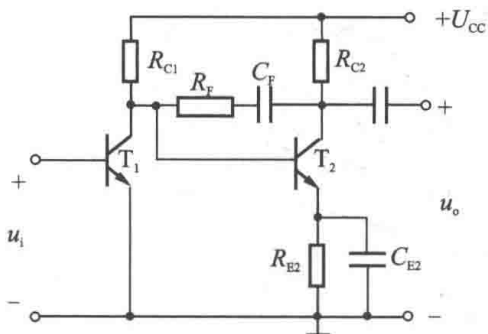


题 2.15 图

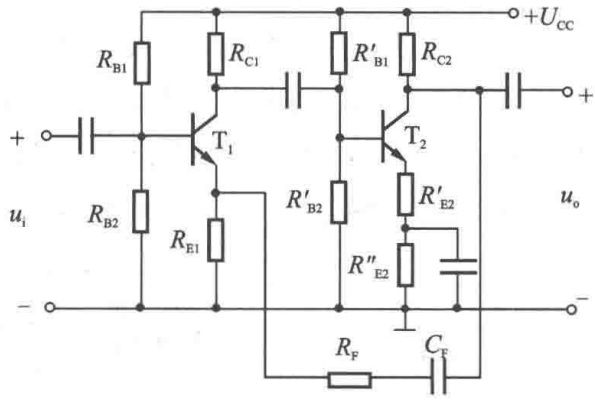


题 2.18 图

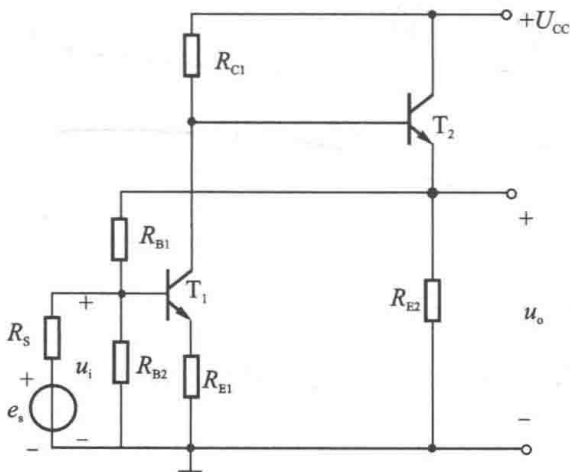
2.19 图示各放大电路有哪些直流反馈和交流反馈？分析这些反馈的极性和类型。



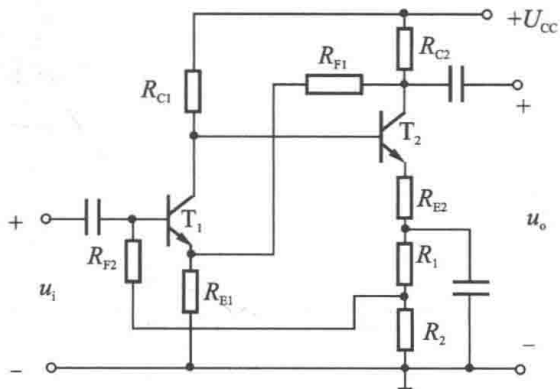
(a)



(b)



(c)



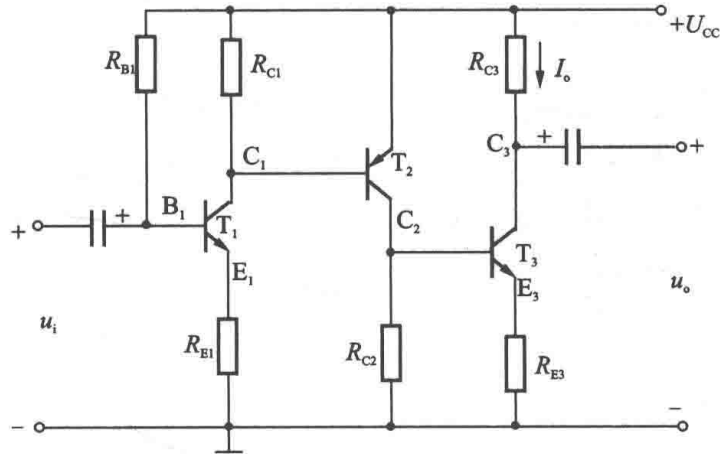
(d)

题 2.19 图

2.20 应该引入何种反馈，才能实现以下要求：(1)稳定静态工作点 Q ；(2)稳定输出电压 U_o ；(3)稳定输出电流 I_o ；(4)提高输入电阻 r_i ；(5)降低输出电阻 r_o 。

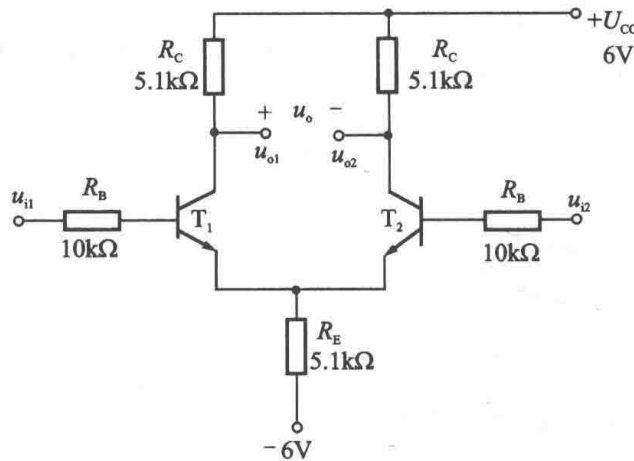
2.21 在图示电路中要求达到以下效果，应该引入什么反馈？请将答案写在括号中，(1)提高电路的输入电阻：(接 R_F 从__到__)；(2)减少输出电阻：(接 R_F 从__到__)；(3)希望 R_{C3} 改变时， I_o 基本不变：(接 R_F 从__

到__); (4)希望输出端接上负载电阻 R_L 后, U_o 基本不变: (接 R_F 从__到__)



题 2.21 图

2.22 在图示的差动放大电路中, $\beta = 50$, $U_{BE} = 0.7V$, 输入电压 $u_{i1} = 7\sin\omega t mV$, $u_{i2} = 3\sin\omega t mV$, (1)计算放大电路的静态值 I_B 、 I_C 及各电极的电位 V_E 、 V_C 和 V_B ; (2)把输入电压 u_{i1} 、 u_{i2} 分解为共模分量 u_{ic1} 、 u_{ic2} 和差模分量 u_{id1} 、 u_{id2} ; (3)求单端共模输出 u_{oc1} 和 u_{oc2} ; (4)求单端差模输出 u_{od1} 和 u_{od2} ; (5)求单端总输出 u_{o1} 和 u_{o2} ; (6)求双端共模输出 u_{oc} 、双端差模输出 u_{od} 和双端总输出 u_o 。

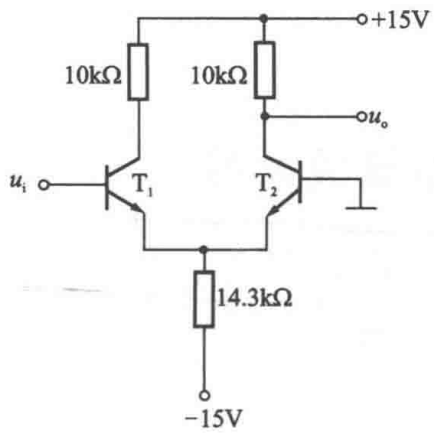


题 2.22 图

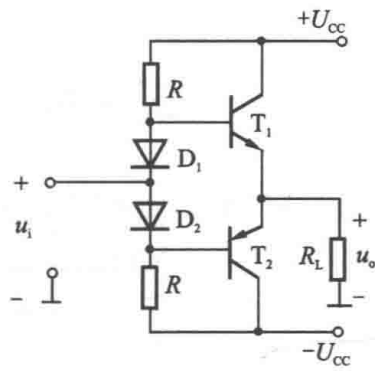
2.23 图示电路为单端输入-单端输出差动放大电路, 已知 $\beta = 50$, $U_{BE} = 0.7V$, 试计算电压放大倍数 $A_d = \frac{u_o}{u_i}$ 。

2.24 图示电路中, D_1 和 D_2 的作用是什么? “输入信号 u_i 接在两只二极管之间, 正半周 D_1 截止, 负半周 D_2 截止, 所以信号无法送入三极管”, 这种说法是否正确, 为什么?

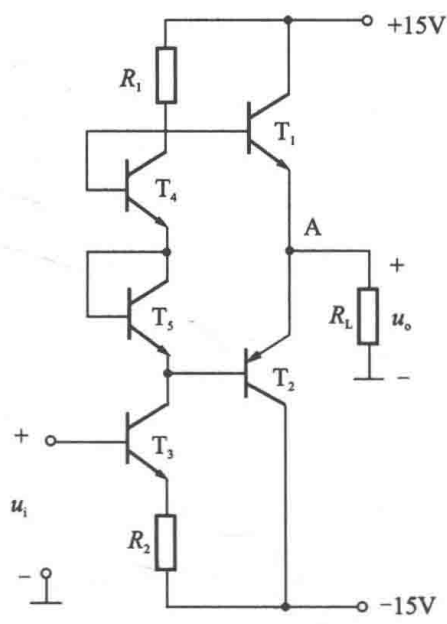
2.25 图示电路是什么电路? T_4 和 T_5 是如何连接的, 起什么作用? 在静态时, $V_A = 0$, 这时 T_1 的集电极电位 V_{C3} 应调到多少? 设各管的发射结电压为 $0.7V$ 。



题 2.23 图



题 2.24 图



题 2.25 图

第3章 集成运算放大器

内容概要：集成运算放大器(简称集成运放或运放)是由多级直接耦合放大电路组成的高增益模拟集成电路。它是一种高放大倍数、高输入电阻、低输出电阻、集成化了的直接耦合多级放大器。本章首先介绍了理想运算放大器，在此基础上介绍了集成运放的基本运算电路以及各集成运放的典型应用电路，包括各电路的基本结构、工作原理及特性曲线等。

重点要求：了解集成运放的基本概念，包括其组成和技术参数。理解基于集成运放的各电路的基本工作原理，掌握其工作特性以及简单电路的分析计算。

3.1 发展历史

运算放大器最早被设计出来的目的是将电压类比成数字，用来进行加、减、乘、除的运算，同时也成为实现模拟计算机(Analog Computer)的基本建构方块。第一个使用真空管设计的运算放大器大约在1930年，该放大器可以执行加与减的工作。在晶体管时代之前，运放是由电子管制成的，体积庞大。在20世纪50年代，人们发明了低压电子管使得其体积得到了缩小。到了60年代，晶体管的发明使得体积进一步缩减到了数立方英寸。

然而，理想运算放大器在电路系统设计上的用途却远超过加减乘除的计算。今日的运算放大器，无论是使用晶体管(Transistor)或真空管(Vacuum Tube)、分立式(Discrete)元件或集成电路(Integrated Circuit)元件，运算放大器的效能都已经逐渐接近理想运算放大器的要求。早期的运算放大器是使用真空管设计，现在则多半是集成电路式的元件。但是如果系统对于放大器的需求超出集成电路放大器的需求时，常常会利用分立式元件来实现这些特殊规格的运算放大器。

20世纪60年代晚期，仙童半导体公司(Fairchild Semiconductor)推出了第一个被广泛使用的集成电路运算放大器，型号为 $\mu\text{A}709$ ，设计者则是鲍伯·韦勒(Bob Widlar)。 $\mu\text{A}709$ 存在一些缺陷：需要外部补偿；需要工程师有足够的应用能力；非常敏感，在某些不利条件下容易损坏。709虽得到广泛应用，但很快地被随后而来的新产品 $\mu\text{A}741$ 取代， $\mu\text{A}741$ 有着更好的性能，更为稳定，也更容易使用。741运算放大器是微电子工业发展史上独一无二的象征，经历了数十年依然没有被淘汰，即使在后来出现了新型半导体元件，这些元件也常常能直接套用在741电路构架中，获得更好的效能。直到今天 $\mu\text{A}741$ 仍然是各大学电子工程系中讲解运放原理的典型教材。但事实上后来仍有很多效能比741更好的运算放大器出现，利用新的半导体元件，如1970年的场效电晶体(FET)或1980年早期的金氧半场效电晶体(MOSFET)等。这些元件常常能直接使用在741的电路架构中，而获得更好的效能。

至今，经过六十年时间的发展，集成运算放大器已深入到各行各业中，广泛应用于运算、测量、控制以及信号的产生、处理和变换等领域。

3.2 集成运算放大器简介

使用集成电路应注意它的外部特性，如符号、主要参数、外形、管脚和测试资料等。对于其内部电路结构及其制造工艺只需作一般了解。

集成运算放大器是一种具有高开环放大倍数，并带有深度负反馈的多级直接耦合放大电路。由于发展初期主要用于模拟计算机的数学运算，作为基本运算单元可以完成加减、积分、微分、乘除等数学运算，所以至今仍保留着运算放大器的名称，其目前的应用实际上已远远超出数学运算的范围。在信号运算、信号处理、信号测量及波形产生等方面获得广泛应用。

3.2.1 集成运算放大器的特点

目前国产集成运放已经有许多型号，封装外形主要采用圆壳式、双列直插式、扁平式三种(图 3-2-1)，其特点如下：

(1) 运算放大器的输入级都采用差动放大电路，它要求两管的性能应该相同，而集成电路中的各个晶体管是通过同一工艺过程制作在同一基片上的，容易获得特性相近的差动对管，且温度性能基本保持一致，因此容易制成温度漂移很小的运算放大器。

(2) 集成电路的工艺很难制造电容器，制造容量大于 2000pF 的电容比较困难，而且性能也很不稳定，所以集成电路中要尽量避免使用电容器，故集成电路中大多采用直接耦合电路。必须使用电容器的场合，也大多采用外接的方法。

(3) 在集成电路中，比较合适的阻值为 $100\Omega \sim 20k\Omega$ ，阻值范围不大，此外，电阻值的精度不易控制，误差可达 $10\% \sim 20\%$ ，所以，在集成电路中，高阻值的电阻往往用晶体管恒流源^①来代替。必须使用直流高阻值电阻时，也常采用外接方式。

(4) 集成电路中的二极管都采用三极管构成，把发射极、基极、集电极三者适当组配使用。

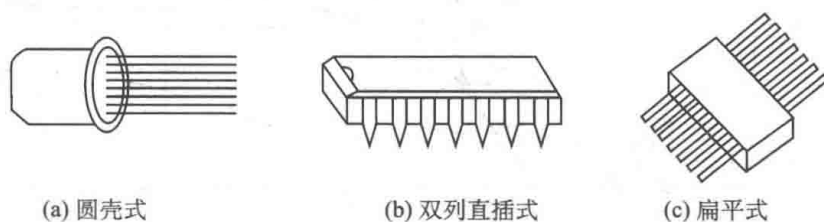


图 3-2-1 常见集成电路外形

3.2.2 集成运算放大器的基本组成

集成运算放大器的类型很多，电路也不尽相同，但各种集成运放在电路结构上均有其共同之处，图 3-2-2 表示运算放大器的内部组成框图。实际运放有许多引脚，如电源 $+U_{CC}$ 、 $-U_{EE}$ ，以及可能的频率补偿引脚等。

^① 从晶体管的输出特性来看，当晶体管工作于放大区而 I_B 一定时，其集电极电流 I_C 几乎不随 U_{CE} 而变，表现为恒流特性，恒流元件的动态电阻是很高的，但它两端的直流压降并不大。

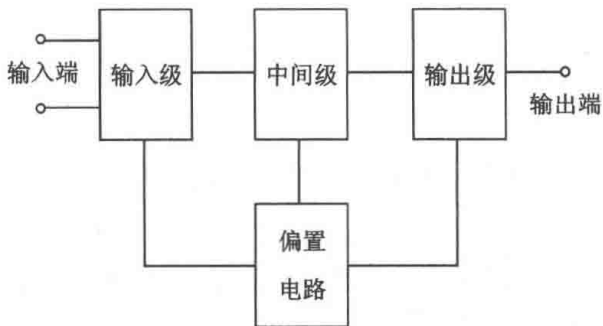


图 3-2-2 运算放大器的方框图

阻抗, 提高输出电流。

(4) 偏置电路: 偏置电路作用是为上述各级电路提供稳定和适合的偏置电流, 决定各级的静态工作点, 一般由各种恒流源电路构成。

图 3-2-3 是 F007 集成运算放大器的电路原理图。图 3-2-4 是 F007 集成运算放大器的外形、管脚和符号图。它的外形是圆壳式, 和普通晶体管相似。这种运算放大器需要与外电路相连接时是通过 7 个管脚引出的。各管脚的功能如下所示。

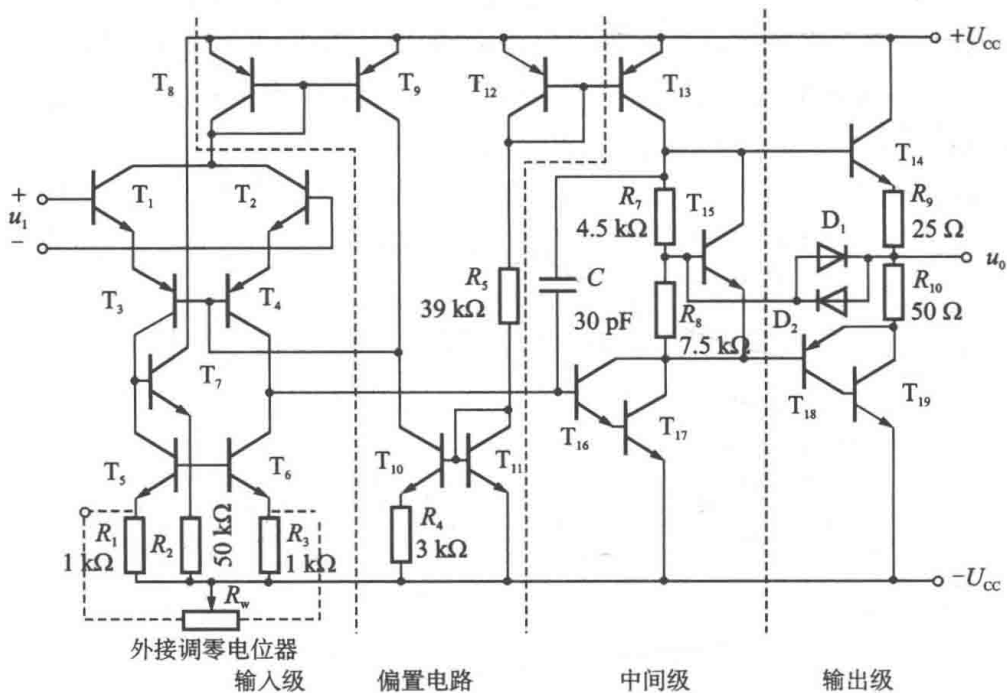


图 3-2-3 F007 电路原理图

- 2 为反相输入端。由此端接输入信号, 则输出信号和输入信号是反相的(或两者极性相反)。
- 3 为同相输入端。由此端接输入信号, 则输出信号和输入信号是同相的(或两者极性相同)。
- 4 为负电源端。接 $-15V$ 稳压电源。
- 7 为正电源端。接 $+15V$ 稳压电源。
- 6 为输出端。
- 1 与 5 为外接调零电位器(通常为 $10k\Omega$)的两个端子。
- 8 为空脚。

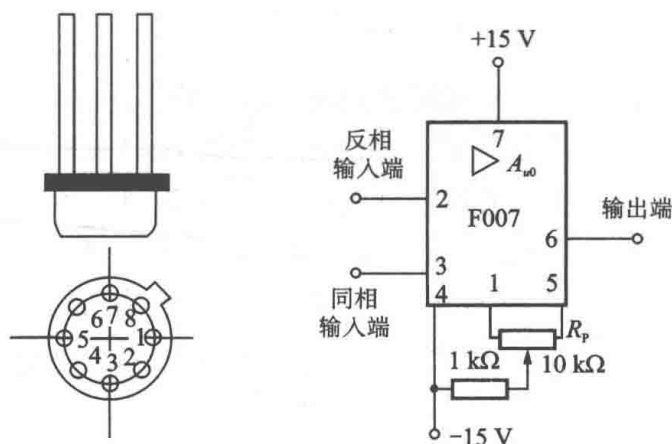


图 3-2-4 F007 集成运算放大器的外形、管脚和符号图

3.2.3 集成运算放大器的主要技术参数

为了正确地挑选和使用集成运放，必须弄清它的有关技术参数的含义。

1. 最大输出电压 (U_{OPP})

最大输出电压是能使输出电压和输入电压保持不失真的最大输出电压。F007 集成运算放大器的最大输出电压约为 $\pm 13V$ 。

2. 开环差模电压放大倍数 (A_{ud})

在标称电源电压及规定负载下，运放工作在线性区(无反馈情况下)时，其输出电压变化量与输入差模电压变化量之比定义为 A_{ud} ，它是影响运算精度的重要指标，通常用分贝表示，即 $20\lg A_{ud}(\text{dB})$ ，运放的 A_{ud} 在 $80 \sim 140\text{dB}$ ($10^4 \sim 10^7$)。

3. 输入失调电压 (U_{IO})

一个理想的集成运放，当输入电压为零时，输出电压也应为零(不加调零装置)。但实际上它的差动输入级很难做到完全对称，通常在输入电压为零时，存在一定的输出电压。在室温(约 27°C)以及标准电源电压下，输入电压为零时，为了使集成运放的输出电压为零，在输入级加的补偿电压叫失调电压， U_{IO} 越大，说明电路对称程度越差，其取值范围为 $+1\mu\text{V} \sim +2\text{mV}$ 和 $-1\mu\text{V} \sim -2\text{mV}$ 。

4. 输入失调电流 (I_{IO})

输入失调电流是指集成运放输出电压为零时，两个输入端静态电流之差，即 $I_{IO} = I_{BP} - I_{BN}$ ，由于存在信号源内阻，如图 3-2-5 所示， I_{IO} 会引起一输入差模电压，破坏放大器的平衡，使放大器的输出电压不为零。所以希望 I_{IO} 越小越好，一般为 $0.1 \sim 1\mu\text{A}$ 。

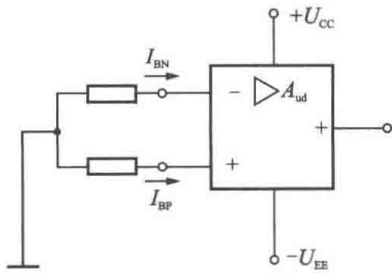


图 3-2-5 输入偏置电流

5. 输入偏置电流 (I_{IB})

集成运放的两个输入端是差放管基极，因此两个输入端总需要一定的输入电流 I_{BN} (反相端的偏置电流) 和 I_{BP} (同相端的偏置电流)，如图 3-2-5 所示。若差动输入级完全对称，则 $I_{BP} = I_{BN}$ 。在实际情况下 $U_o = 0$ 时，偏置电流 $I_{BN} \neq I_{BP}$ ，则输入偏置电流就是两个输入端偏置电流的平均值，即
$$I_{IB} = \frac{I_{BP} + I_{BN}}{2}$$
。这个电流也是越小越好，一般在 $10^{-1} \mu A$ 量级。

6. 最大共模输入电压 (U_{ICM})

运算放大器对共模信号具有抑制的性能，但这个性能是在规定的共模电压范围内才具备。如果超过这个范围，运放中的放大管不能工作在放大区，运放的共模抑制比将显著下降，甚至造成器件损坏。

以上介绍了运算放大器的几个主要参数的意义，其他参数(如差模输入电阻、差模输出电阻、温度漂移、共模抑制比、转换速率、静态功耗等)的意义在这里不一一说明了。

3.2.4 理想集成运算放大器

在工程上为了简化分析过程，一般在分析集成运放的应用电路时，将实际运放视为理想运放进行估算，除非特别说明，在本书随后章节的有关分析中，均将集成运放作为理想运放来考虑。

1. 理想运放的性能指标

集成运放的理想化参数如下：

开环差模放大倍数(增益) $A_{ud} \rightarrow \infty$ ；

差模输入电阻 $r_{id} \rightarrow \infty$ ；

输出电阻 $r_o \rightarrow 0$ ；

共模抑制比 $K_{CMR} \rightarrow \infty$ ；

频带宽度 $B_W \rightarrow \infty$ 。

实际的集成运算放大器当然不可能达到上述理想化的技术指标，但随着新型运放的不断出现，性能指标越来越接近理想条件。

2. 理想运放工作在线性区

1) 理想运放工作在线性区的特点

图 3-2-6 是理想运算放大器的电路符号，它有两个输入端和一个输出端，反相输入端上“-”号，同相输入端上“+”号，它们对“地”电压(即各端电的位)分别用 u_- 、 u_+ 表示， u_o 表示输出电压，“ ∞ ”表示开环电压放

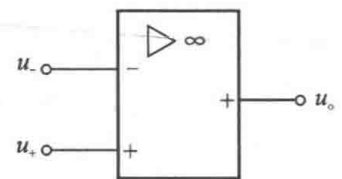


图 3-2-6 理想运算放大器的电路符号

大倍数的理想化条件。

当集成运放工作在线性区时，输出电压应与输入差模电压呈线性关系，即应满足

$$u_o = A_{ud}(u_+ - u_-) \quad (3-2-1)$$

由于 u_o 为有限值，对于理想运放 $A_{ud} \rightarrow \infty$ ，因而，净输入电压 $u_+ - u_- = 0$ ，即

$$u_+ = u_-$$

称两个输入端“虚短路”，所谓“虚短路”是指集成运放的两个输入端电位无穷接近，但又不是真正短路的特点。

又因为理想运放的输入电阻 $r_{id} \rightarrow \infty$ ，所以两个输入端的输入电流也近似为零，即

$$i_+ = i_- = 0$$

称两个输入端“虚断路”，所谓“虚断路”是指集成运放两个输入端的电流趋于零，但又不是真正断路的特点。

“虚短”和“虚断”是理想运放工作在线性区时的两个重要特点。

2) 集成运放工作在线性区的电路特征

集成运算放大器的传输特性如图 3-2-7 所示。集成运放的输出电压 u_o 与净输入电压(即同相输入端与反相输入端之间的差值电压)之间的关系称为电压传输特性，即

$$u_o = f(u_+ - u_-)$$

对于理想运放，由于 $A_{ud} \rightarrow \infty$ ，因而若两个输入端之间加无穷小的电压，则输出电压将超出其线性范围，不是正向饱和 $+U_{o(sat)}$ ，就是负向饱和 $-U_{o(sat)}$ ，因此，只有电路引入深度负反馈，才能保证集成运放工作在线性区，集成运放工作在线性区的特征是电路引入了负反馈。因此可以通过电路是否引入了负反馈来判断电路是否工作在线性区。

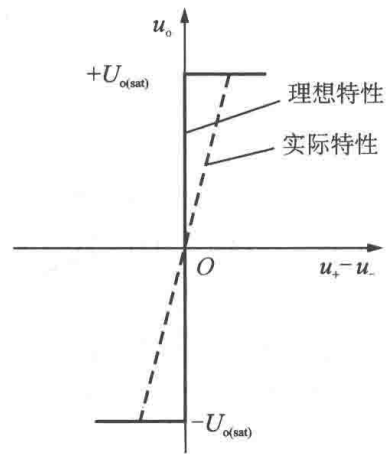


图 3-2-7 运算放大器的传输特性

3. 理想运放工作在线性区

在电路中，若集成运放处在开环状态(即没有引入负反馈)，或是引入了正反馈，则表明集成运放工作在线性区，此时，输出电压不再随输入电压线性增大，而将达到饱和。

理想运放工作在线性区的两个特点如下：

(1) 输出电压 u_o 只有两种可能，即正向饱和 $+U_{o(sat)}$ ，或者负向饱和 $-U_{o(sat)}$ ，而 u_+ 、 u_- 不一定相等。

当 $u_+ > u_-$ 时， $u_o = +U_{o(sat)}$ 。

当 $u_+ < u_-$ 时， $u_o = -U_{o(sat)}$ 。

(2) 理想集成运放的输入电流等于零，即

$$i_+ = i_- = 0$$

综上所述，理想运放工作在线性区或非线性区时，各有不同的特点，故在分析各种应用电路时，首先必须判断其中的集成运放究竟工作在哪个区。

例 3.2.1 F007 运算放大器的正、负电源电压为 $\pm 15\text{V}$ ，开环电压放大倍数 $A_{\text{ud}} = 2 \times 10^5$ ，输出最大电压(即 $\pm U_{\text{o(sat)}}$)为 $\pm 13\text{V}$ 。今在图 3-2-6 中分别加下列输入电压，求输出电压及其特性：(1) $u_+ = +15\mu\text{V}$ ， $u_- = 10\mu\text{V}$ ；(2) $u_+ = -5\mu\text{V}$ ， $u_- = +10\mu\text{V}$ ；(3) $u_+ = 0\text{V}$ ， $u_- = 10\text{mV}$ ；(4) $u_+ = 5\text{mV}$ ， $u_- = 0\text{V}$ 。

解 由式(3-2-1)得

$$u_+ - u_- = \frac{u_o}{A_{\text{ud}}} = \frac{\pm 13}{2 \times 10^5} = \pm 65(\mu\text{V})$$

可见，只要两个输入端之间的电压绝对值超过 $65\mu\text{V}$ ，输出电压就达到正或负的饱和值。

(1) $u_o = 2 \times 10^5 \times (15 - 10) \times 10^{-6} = +1(\text{V})$

(2) $u_o = 2 \times 10^5 \times (-5 - 10) \times 10^{-6} = -3(\text{V})$

(3) $u_o = -13\text{V}$

(4) $u_o = +13\text{V}$

3.3 基本运算电路

集成运放的基本应用电路，从功能上看，有信号的运算、处理与产生电路等。信号运算电路中，以输入电压为自变量，以输出电压作为函数。当输入电压变化时，输出电压将按一定的数学规律变化，即输出电压反映输入电压的某种运算结果。

本节将介绍比例、加减、积分、微分等基本运算电路，此时，集成运放均工作在线性区。在运算电路中，无论输入电压，还是输出电压，均对“地”而言。

3.3.1 比例运算电路

比例运算电路的输出电压与输入电压之间存在比例关系。根据输入信号接法的不同，比例运算有两种基本形式：反相输入和同相输入。

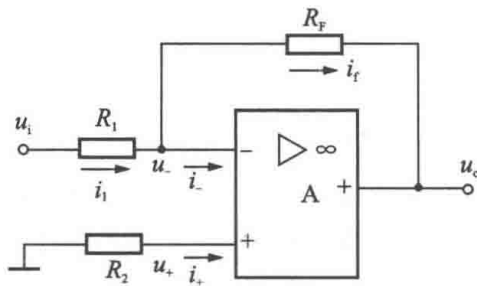


图 3-3-1 反相比例运算电路

1. 反相比例运算电路

如图 3-3-1 所示，输入电压 u_i 经过电阻 R_1 加到集成运放的反相输入端，而同相输入端经电阻 R_2 接地，输出电压 u_o 经 R_F 接回到反相输入端， R_F 引入的反馈类型为并联电压负反馈。 R_2 为一平衡电阻，通常选择 R_2 的阻值为 $R_2 = R_1 // R_F$ ，其作用是消除静态基极电流对输出电压的影响。

由集成运放“虚断”原则，有

$$i_+ = 0$$

则 $u_+ = -R_2 i_+ = 0$ 。又由“虚短”原则，可得 $u_- = u_+ = 0$ 。上式说明在反相比例运算电路中，集成运放的反相输入端与同相输入端两点的电位不仅相等而且均等于零，如同该两点接地一样，这种现象称为“虚地”，“虚地”是反相比例运算电路的一个重要特点。

由于 $i_- = 0$ ，则由 $i_1 = i_f$ ，可得

$$\frac{u_i - u_-}{R_1} = \frac{u_- - u_o}{R_F}$$

由此可得 $u_o = -\frac{R_F}{R_1}u_i$ 。

所以反相比例运算电路的电压放大倍数为

$$A_{uf} = \frac{u_o}{u_i} = -\frac{R_F}{R_1}$$

上式表明，输出电压与输入电压是比例运算关系，或者说是比例放大关系，如果 R_F 与 R_1 的阻值足够精确，而且运放的开环电压放大倍数很高，就可以认为 u_o 与 u_i 的关系只取决于 R_F 与 R_1 的比值，而与运放本身的参数无关，这就保证了运算比例的精度和稳定性。式中的负号表示 u_o 与 u_i 反相。

若取 $R_F = R_1$ ，则有 $u_o = -u_i$ ，即 $A_{uf} = -1$ ，这就构成了反相器。

例 3.3.1 电路如图 3-3-2 所示，试分别计算开关 S 断开和闭合时的电压放大倍数 A_{uf} 。

解 (1) 当 S 断开时，得

$$A_{uf} = -\frac{10}{1+1} = -5$$

(2) 当 S 闭合时，因 $u_- = u_+ = 0$ ，故在计算时可看作两个 $1\text{k}\Omega$ 的电阻是并联的。可得

$$i_1 = \frac{u_i}{1 + \frac{1}{2}} = \frac{2}{3}u_i$$

$$i_1' = \frac{1}{2}i_1 = \frac{1}{3}u_i$$

$$i_f = \frac{u_- - u_o}{10} = -\frac{u_o}{10}$$

因为 $i_1' = i_f$ ，故

$$\frac{1}{3}u_i = -\frac{u_o}{10}$$

$$A_{uf} = \frac{u_o}{u_i} = -\frac{10}{3} = -3.3$$

上面是以电位 $u_- = 0$ 考虑，计算 i_1 时将两个 $1\text{k}\Omega$ 的电阻视作并联，但不能因为 $u_- = u_+$ 而将反相端和同相端直接连接起来。

2. 同相比例运算电路

图 3-3-3 是同相比例运算电路，输入电压 u_i 接至同相输入端，输出电压 u_o 通过电阻 R_F 仍接到反相输入端， R_F 引入串联电压负反馈。反相输入端通过电阻 R_1 接地。为使集成运

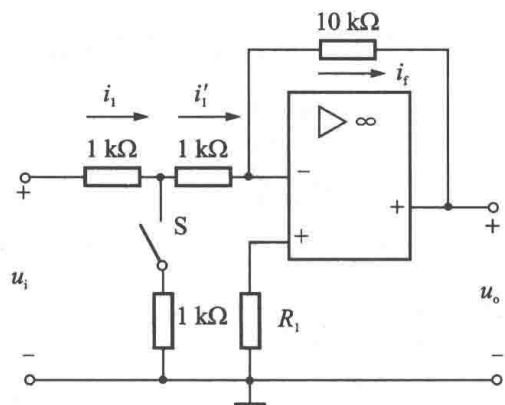


图 3-3-2 例 3.3.1 的图

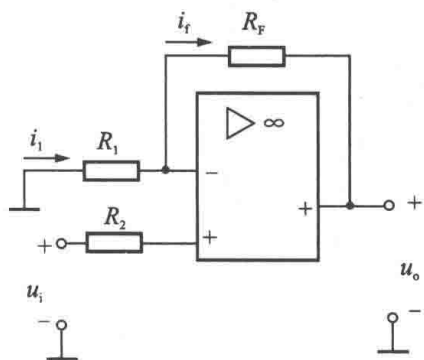


图 3-3-3 同相比例运算电路

放反相输入端和同相输入端对地的直流电阻一致， R_2 的阻值应为 $R_2 = R_1 // R_F$ 。

根据理想运放“虚短”和“虚断”的概念可知

$$i_+ = i_- = 0, \quad u_- = u_+ = u_i$$

又 $i_f = i_i$ ，则

$$\frac{u_- - 0}{R_1} = \frac{u_o - u_-}{R_F}$$

所以

$$u_o = \left(1 + \frac{R_F}{R_1}\right) u_i$$

同相比例运算电路的电压放大倍数为 $A_{uf} = \left(1 + \frac{R_F}{R_1}\right)$ ，可见 u_o 与 u_i 同相，且 A_{uf} 总是大于或等于 1，这点和反相比例运算电路不同。

当 $R_1 = \infty$ (断开) 或 $R_F = 0$ 时，得

$$A_{uf} = \frac{u_o}{u_i} = 1$$

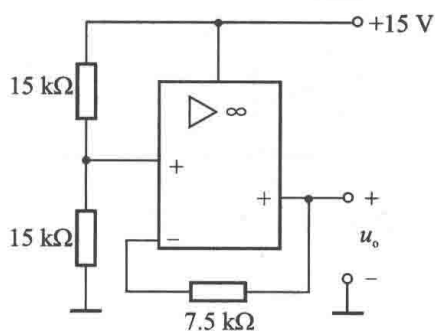


图 3-3-4 例 3.3.2 的图

这就构成了电压跟随器。

例 3.3.2 试求图 3-3-4 中 u_o 的大小。

解 图 3-3-4 是一电压跟随器，电压 +15V 经两个 15kΩ 的电阻分压后在同相输入端得到 +7.5V 的输入电压，即 $u_+ = 7.5V$ 。

由“虚短”概念， $u_- = u_+ = 7.5V$ ；

又“虚断” $i_- = 0$ 。

所以 $u_o = u_- = 7.5V$ 。

由本例可见， u_o 只与电源电压和分压电阻有关，其精度和稳定性较高，可作为基准电压。

例 3.3.3 电路如图 3-3-5 所示，求 u_o 。

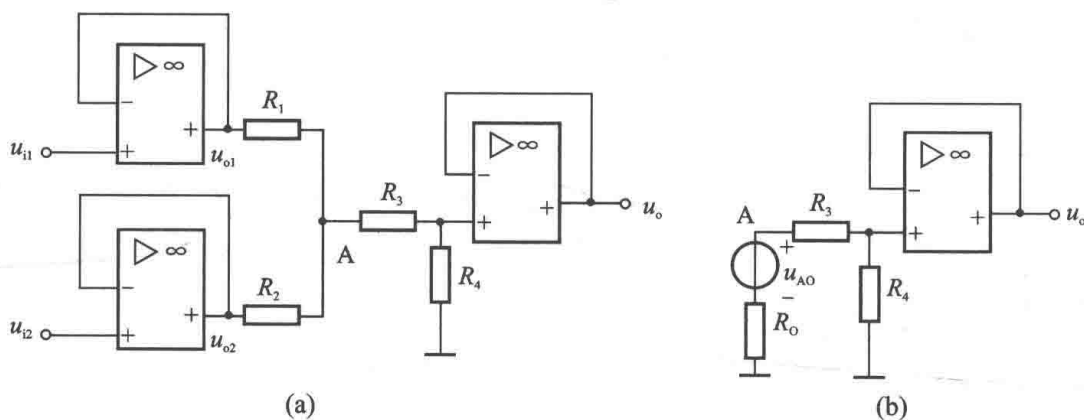


图 3-3-5 例 3.3.3 的图

解 图 3-3-5 (a) 中三个运算放大器均为电压跟随器， $u_{o1} = u_{i1}$ ， $u_{o2} = u_{i2}$ 。求 u_o 可用戴维

南定理计算, 将 A 处断开, 左边部分作为等效电源, 其开路电压(即为电动势)为 u_{AO} , 内阻 R_0 , 如图 3-3-5 (b) 所示。

u_{AO} 可用结点电压法计算, 即

$$u_{AO} = \frac{\frac{u_{o1}}{R_1} + \frac{u_{o2}}{R_2}}{\frac{1}{R_1} + \frac{1}{R_2}} = \frac{\frac{u_{i1}}{R_1} + \frac{u_{i2}}{R_2}}{\frac{1}{R_1} + \frac{1}{R_2}}$$

R_0 可将 u_{o1} 和 u_{o2} 对“地”短路后求得

$$R_0 = R_1 // R_2$$

于是由图 3-3-5 (b) 得到

$$u_o = u_+ = \frac{u_{AO}}{R_0 + R_3 + R_4} \times R_4$$

3.3.2 加减运算电路

实现多个输入信号按各自不同的比例求和或求差的电路统称为加减运算电路。若所有信号均作用于集成运放的同一个输入端, 则实现加法运算; 若一部分输入信号作用于运放的同相端输入, 而另一部分输入信号作用于反相输入端, 可实现减法运算。

1. 加法运算

当多个输入信号均作用于集成运放的反相输入端, 如图 3-3-6 所示便构成加法运算, 该电路是在反比例运算电路的基础上加以扩展而得到的。 R_2 为一平衡电阻, 其阻值为

$$R_2 = R_{11} // R_{12} // R_{13} // R_F$$

根据集成运放“虚短”和“虚断”的概念有 $u_- = u_+ = 0$, $i_- = i_+ = 0$, 则结点(反相输入端)的电流方程为

$$\begin{aligned} i_{11} + i_{12} + i_{13} &= i_f \\ i_{11} &= \frac{u_{i1}}{R_{11}}, \quad i_{12} = \frac{u_{i2}}{R_{12}}, \quad i_{13} = \frac{u_{i3}}{R_{13}} \\ i_f &= -\frac{u_o - u_-}{R_F} = -\frac{u_o}{R_F} \end{aligned}$$

有

$$u_o = -\left(\frac{R_F}{R_{11}} u_{i1} + \frac{R_F}{R_{12}} u_{i2} + \frac{R_F}{R_{13}} u_{i3} \right)$$

当 $R_{11} = R_{12} = R_{13} = R_1$ 时, 上式为

$$u_o = -\frac{R_F}{R_1} (u_{i1} + u_{i2} + u_{i3})$$

当 $R_1 = R_F$ 时, 则

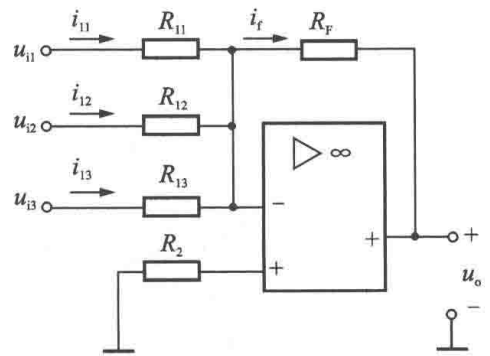


图 3-3-6 加法运算电路

$$u_o = -(u_{i1} + u_{i2} + u_{i3})$$

由上列三式可见，加法运算电路与运算放大器本身的参数无关，只要电阻值足够精确，就可以保证加法运算的精度和稳定性。

例 3.3.4 一个控制系统的输出电压和温度、压力、速度等物理量(经传感器变成电量 u_{i1} 、 u_{i2} 、 u_{i3})的关系是 $u_o = -3u_{i1} - 10u_{i2} - 5u_{i3}$ ，试用图 3-3-6 中的电路通过选择参数来模拟上述关系。 $R_F = 100\text{k}\Omega$ 。

解 $\frac{R_F}{R_{11}} = 3$ ， $\frac{R_F}{R_{12}} = 10$ ， $\frac{R_F}{R_{13}} = 5$ ，则

$$R_{11} = \frac{R_F}{3} = 33.3\text{k}\Omega$$

$$R_{12} = \frac{R_F}{10} = 10\text{k}\Omega$$

$$R_{13} = \frac{R_F}{5} = 20\text{k}\Omega$$

2. 减法运算

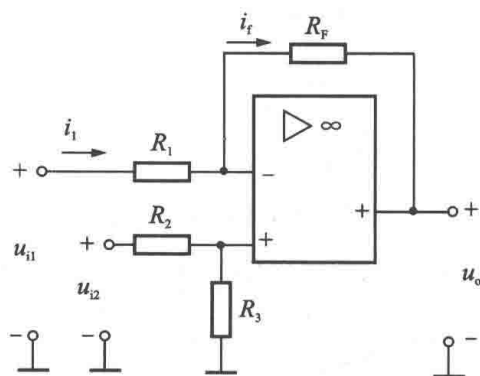


图 3-3-7 差动减法运算电路

如果两个输入端都有信号输入，则为差动输入。差动运算在测量和控制系统中应用很多。其运算电路如图 3-3-7 所示，便构成了减法运算电路。

由图可得

$$u_- = u_{i1} - R_1 i_1 = u_{i1} - \frac{R_1}{R_1 + R_F} (u_{i1} - u_o)$$

而

$$u_+ = \frac{R_3}{R_2 + R_3} u_{i2}$$

根据运放“虚短”和“虚断”概念，可得

$$u_o = \left(1 + \frac{R_F}{R_1}\right) \frac{R_3}{R_2 + R_3} u_{i2} - \frac{R_F}{R_1} u_{i1}$$

当 $R_1 = R_2$ 和 $R_F = R_3$ 时，上式为

$$u_o = \frac{R_F}{R_1} (u_{i2} - u_{i1})$$

当 $R_F = R_1$ 时，得

$$u_o = u_{i2} - u_{i1}$$

从而实现了减法运算。

例 3.3.5 运算电路如图 3-3-8 所示，求 u_o 。

解 这是一个使用两个运算放大器的加减法电路，第一级和第二级均为反相输入的加法电路，这种电路的好处是反相输入端为“虚地”，即 $u_- = u_+ = 0$ ，因此对运放的共模抑制比要求低，同时各电阻值的计算和调整方便。

$$u_{o1} = -\left(\frac{R_{F1}}{R_{11}} u_{i1} + \frac{R_{F1}}{R_{21}} u_{i2}\right)$$

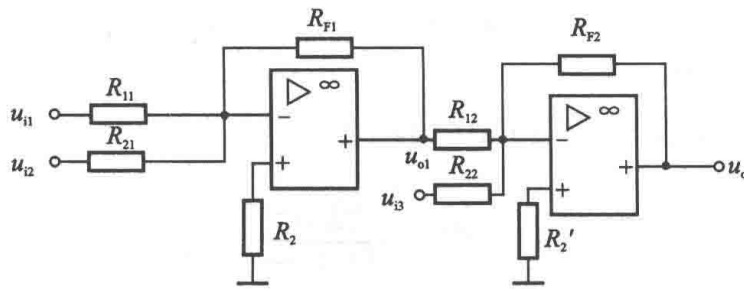


图 3-3-8 使用两个运放的加减法电路

而对第二级有

$$u_o = -\left(\frac{R_{F2}}{R_{12}}u_{o1} + \frac{R_{F2}}{R_{22}}u_{i3}\right)$$

由此可得整个运算电路的输出电压 u_o 与各个输入电压的关系为

$$u_o = -R_{F2} \left[-\frac{R_{F1}}{R_{12}} \left(\frac{u_{i1}}{R_{11}} + \frac{u_{i2}}{R_{21}} \right) + \frac{u_{i3}}{R_{22}} \right]$$

取 $R_{F1} = R_{12}$ ，则上式为

$$u_o = R_{F2} \left(\frac{u_{i1}}{R_{11}} + \frac{u_{i2}}{R_{21}} - \frac{u_{i3}}{R_{22}} \right)$$

即实现了加减运算： $y = a_1x_1 + a_2x_2 - a_3x_3$ 。

3.3.3 积分和微分运算电路

积分运算和微分运算互为逆运算，在自动控制系统中，常用积分电路和微分电路作为调节环节，此外，它们还广泛用于波形的产生和变化以及仪器仪表中。利用电阻和电容作为反馈网络，以集成运放作为放大电路，可以实现这两种运算电路。

1. 积分运算电路

基本积分电路如图 3-3-9 所示，与反相比例运算电路比较，用电容 C_F 代替 R_F 作为反馈元件。为使集成运放两个输入端对地电阻平衡，通常使同相输入端的电阻为 $R_1 = R_2$ 。

由于为反相输入，根据“虚地”有

$$u_- = u_+ = 0$$

再根据“虚断”，有

$$i_1 = i_f = \frac{u_i}{R_1}$$

$$u_o = -u_c = -\frac{1}{C_F} \int i_f dt = -\frac{1}{R_1 C_F} \int u_i dt$$

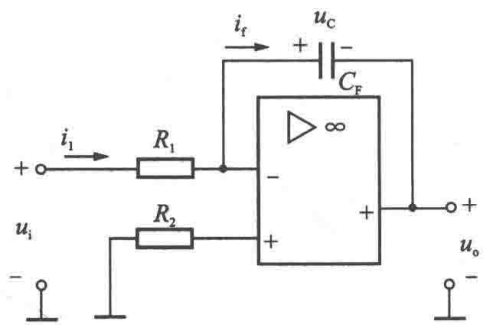


图 3-3-9 积分运算电路

上式表明 u_o 与 u_i 为积分比例关系，式中的负号表示两者反相， $R_1 C_F$ 称为积分时间常数，通常用负号 τ 表示，即 $\tau = R_1 C_F$ 。

当 u_i 为阶跃电压时，如图 3-3-10(a) 所示，则

$$u_o = -\frac{U_1}{R_1 C_F} t$$

其波形如图 3-3-10(b) 所示，最后达到负饱和值 $-U_{o(sat)}$ 。

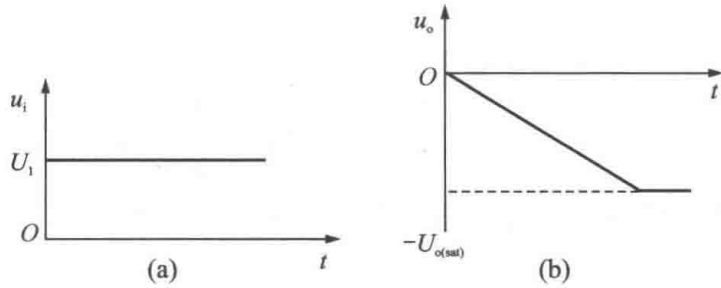


图 3-3-10 积分运算电路的阶跃响应

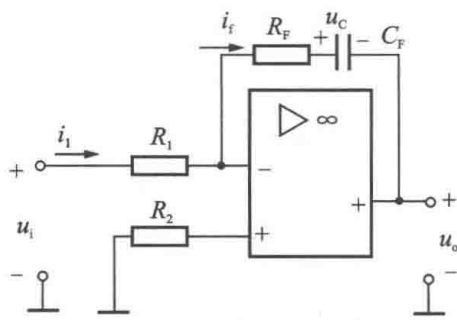


图 3-3-11 例 3.3.6 的图

在电工技术中也介绍过积分电路，但在该电路中当 u_i 一定时， u_o 随着电容元件充电而按指数规律增长，其线性度较差。而采用集成运算放大器组成的积分电路，由于充电电流基本恒定 $\left(i_1 = i_f = \frac{U_i}{R_1}\right)$ ，故 u_o 是时间 t 的一次函数，从而提高了它的线性度。

例 3.3.6 试求图 3-3-11 所示电路中 u_o 与 u_i 的关系式。

解 由图可列出

$$u_o - u_- = -R_F i_f - u_c = -R_F i_f - \frac{1}{C_F} \int i_f dt$$

$$i_1 = \frac{u_i - u_-}{R_1}$$

因

$$u_- = u_+ = 0, \quad i_f = i_1$$

故得

$$u_o = -\left(\frac{R_F}{R_1} u_i + \frac{1}{R_1 C_F} \int u_i dt\right)$$

可见图 3-3-11 的电路是反比例运算和积分运算两者组合起来的，所以称它为比例-积分调节器(简称 PI 调节器)。

积分运算电路可将方波变为三角波，将三角波变为正弦波，其仿真图与仿真结果图分别如图 3-3-12~图 3-3-14 所示。

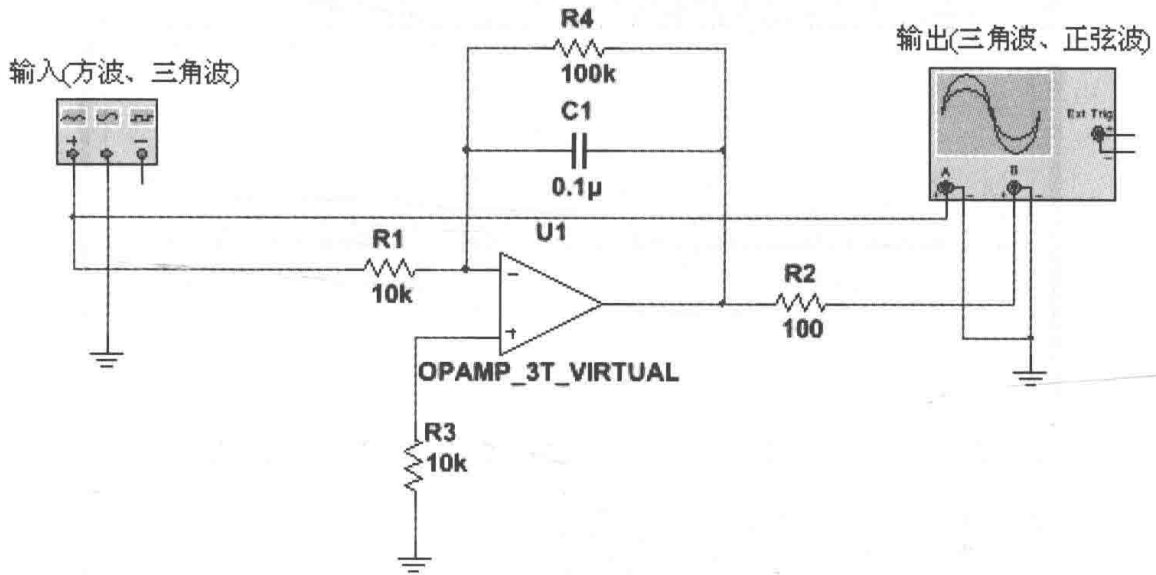


图 3-3-12 仿真图

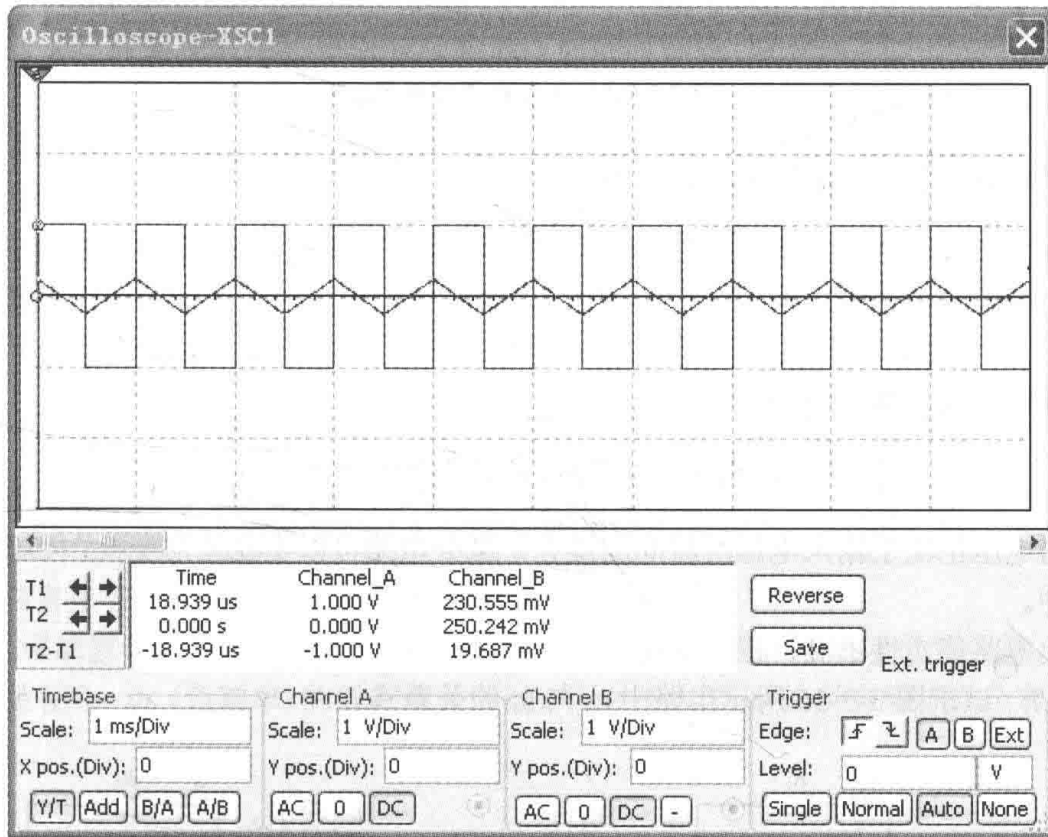


图 3-3-13 方波变为三角波

2. 微分电路

微分是积分的逆运算，将积分电路中的 R_i 和 C_F 的位置互换即可组成基本的微分电路，电路如图 3-3-15 所示。

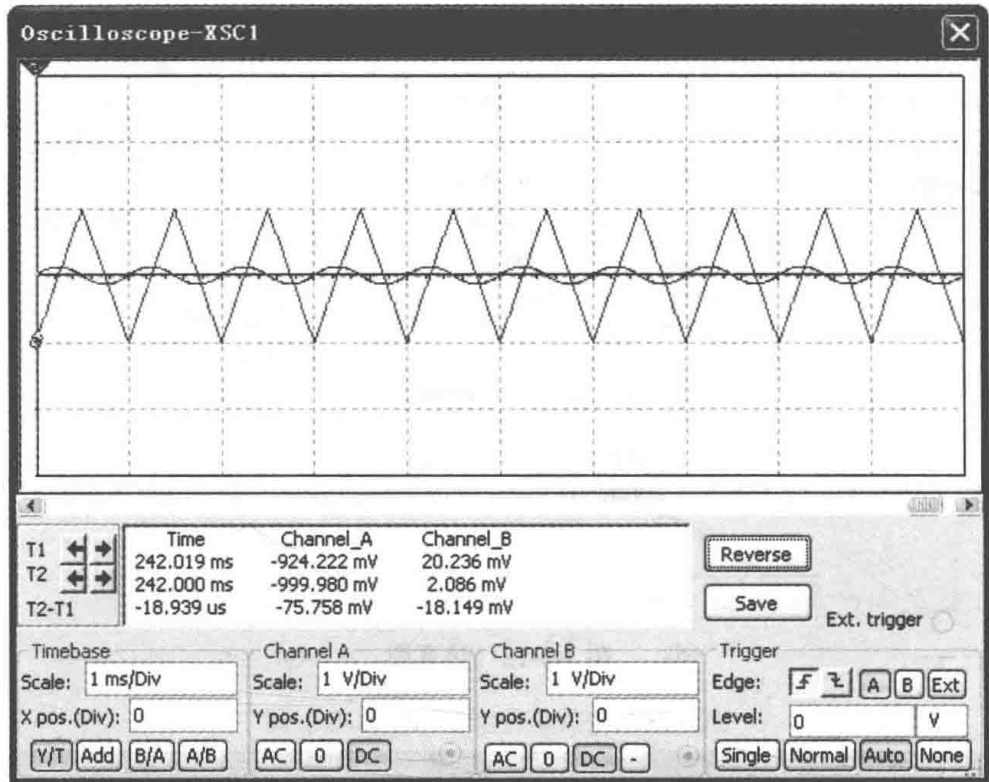


图 3-3-14 三角波变为正弦波

根据“虚短”和“虚断”的概念，得

$$i_+ = i_- = 0$$

则

$$i_i = i_f$$

又因为同相输入端接地，可得

$$u_o = -R_F i_f = -R_F i_i = -R_F C_1 \frac{du_c}{dt} = -R_F C_1 \frac{du_i}{dt}$$

可见，输出电压正比于输入电压对时间的微分，微分电路可以实现波形变换，如将矩形波变换成尖脉冲。

由于此电路稳定性不高，很少应用。

例 3.3.7 试求图 3-3-16 所示电路中 u_o 与 u_i 的关系式。

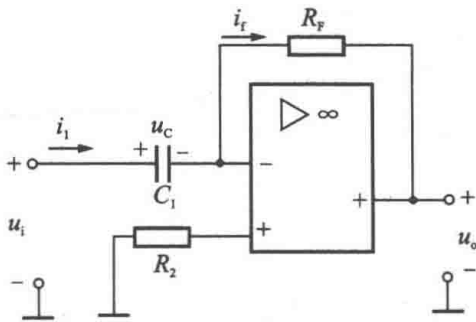


图 3-3-15 微分运算电路

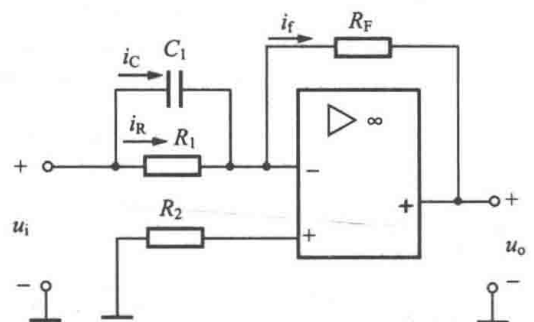


图 3-3-16 例 3.3.7 的图

解 由图可列出

$$u_o = -R_F i_f$$

$$i_f = i_R + i_C = \frac{u_i}{R_1} + C_1 \frac{du_i}{dt}$$

故得

$$u_o = -\left(\frac{R_F}{R_1} u_i + R_F C_1 \frac{du_i}{dt}\right)$$

可见图 3-3-16 的电路是反比例运算和微分运算两者组合起来的, 所以称它为比例-微分调节器(简称 PD 调节器)。

3.4 有源滤波器*

3.4.1 滤波器的作用和分类

1. 滤波器的作用

滤波器是一种能使有用频率信号顺利通过而同时抑制(或衰减)无用频率信号的电路或电子装置。工程上常用它来进行信号处理、数据传送和抑制干扰等。以往这种滤波器主要由无源元件 R 、 L 和 C 组成。目前大多数滤波器由集成运放、 R 和 C 组成(常称为有源滤波器)。有源滤波器输出阻抗很小, 具有不用电感、体积小、重量轻等优点。此外, 由于一般集成运放的开环电压放大倍数(增益)和输入阻抗均很高, 输出阻抗又低, 构成有源滤波器后还具有一定的电流放大作用。但是, 由于一般集成运放的带宽有限, 有源滤波器电路的工作频率难以做得很高, 最高仅可达 1MHz。

2. 有源滤波器的分类

通常用幅频响应来描述滤波器的特性, 常把能够通过的信号频率范围定义为通带, 而把受阻或衰减的信号频率范围称为阻带。通带和阻带的界限频率叫作截止频率。

按通带和阻带的位置分布, 滤波器常分为以下几类。

(1) 低通滤波器: 其理想幅频响应如图 3-4-1(a)所示, 图中 A_0 表示低频增益。由图可知, 它的功能是使 $0 \sim \omega_c$ (角频率) 的低频信号通过, 而对于大于 ω_c 的所有频率完全衰减。故其带宽 $\Delta\omega = \omega_c$ 。

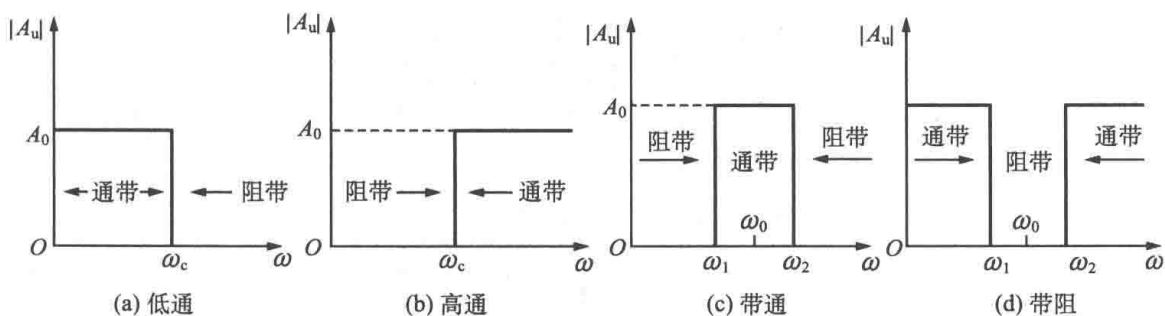


图 3-4-1 各种滤波器的理想幅频响应

(2) 高通滤波器: 其理想幅频响应如图 3-4-1 (b) 所示, 由图可知, 在 $\omega < \omega_c$ 范围内的频率为阻带, 高于 ω_c 的频率为通带, 理论上它的带宽 $\Delta\omega = \infty$, 但实际上由于受有源器件带宽的限制, 高频滤波器的带宽也有限。

(3) 带通滤波器: 其理想幅频响应如图 3-4-1 (c) 所示, 图中 ω_1 为低边(或下限)截止角频率, ω_2 为高边(或上限)截止角频率, ω_0 为中心角频率, 由图可知, 它有两个阻带, $\omega < \omega_1$ 和 $\omega > \omega_2$, 故其带宽 $\Delta\omega = \omega_2 - \omega_1$ 。

(4) 带阻滤波器: 其理想幅频响应如图 3-4-1 (d) 所示, 它有两个通带 $\omega < \omega_1$ 及 $\omega > \omega_2$, 和一个阻带 $\omega_1 < \omega < \omega_2$ 。它的功能是衰减 ω_1 和 ω_2 之间的信号, 同高通滤波器相似, 其通带 $\omega > \omega_2$ 也是有限的。带阻滤波器阻带中心点所在的角频率 ω_0 也叫中心角频率。

各种滤波器的实际频响特性与理想频响特性有一定的差别, 滤波器设计的任务是力求向理想特性逼近。

3.4.2 有源低通滤波器的工作原理

图 3-4-2 是有源低通滤波器的电路。设输入电压 u_i 为某一频率的正弦电压, 则可以用相量表示, 先由 RC 电路得出

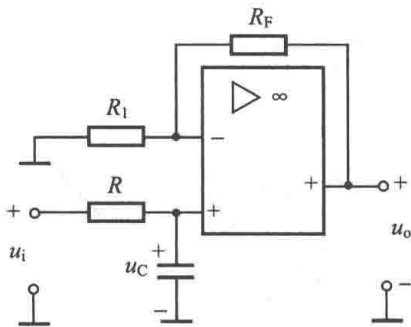


图 3-4-2 有源低通滤波器

量表示, 先由 RC 电路得出

$$\dot{U}_+ = \dot{U}_C = \frac{1}{R + \frac{1}{j\omega C}} \dot{U}_i = \frac{\dot{U}_i}{1 + j\omega RC}$$

再根据同相比例运算电路, 得到

$$\dot{U}_o = \left(1 + \frac{R_F}{R_1}\right) \dot{U}_+$$

所以

$$\frac{\dot{U}_o}{\dot{U}_i} = \frac{1 + \frac{R_F}{R_1}}{1 + j\omega RC} = \frac{1 + \frac{R_F}{R_1}}{1 + j\frac{\omega}{\omega_0}}$$

式中, $\omega_0 = \frac{1}{RC}$ 称为截止角频率。

若频率 ω 为变量, 则该电路的传递函数

$$T(j\omega) = \frac{\dot{U}_o}{\dot{U}_i} = \frac{1 + \frac{R_F}{R_1}}{1 + j\frac{\omega}{\omega_0}} = \frac{A_{uf0}}{1 + j\frac{\omega}{\omega_0}}$$

其模为

$$|T(j\omega)| = \frac{|A_{uf0}|}{\sqrt{1 + \left(\frac{\omega}{\omega_0}\right)^2}}$$

幅角为

$$\varphi(\omega) = -\arctan \frac{\omega}{\omega_0}$$

$$\omega = 0 \text{ 时, } |T(j\omega)| = |A_{u0}|$$

$$\omega = \omega_0 \text{ 时, } |T(j\omega)| = \frac{|A_{u0}|}{\sqrt{2}}$$

$$\omega = \infty \text{ 时, } |T(j\omega)| = 0$$

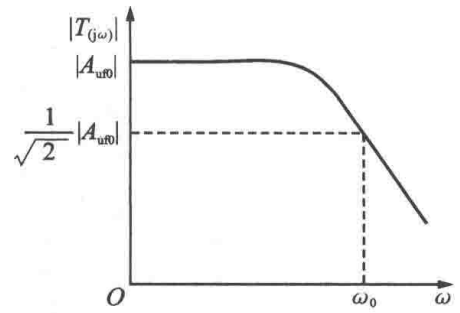


图 3-4-3 有源低通滤波器幅频特性

由此可得到有源低通滤波器的幅频特性如图 3-4-3 所示。

为了改善滤波效果,使 $\omega > \omega_0$ 的信号衰减得快些,常将两节 RC 电路串联起来,如图 3-4-4(a) 所示,称为二阶低通滤波器,其幅频特性如图 3-4-4(b) 所示。

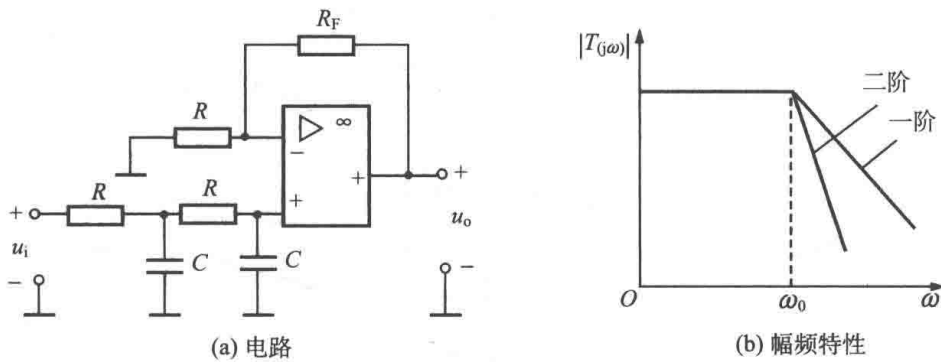


图 3-4-4 二阶有源低通滤波电路

3.4.3 有源高通滤波器的工作原理

有源高通滤波器电路如图 3-4-5(a) 所示。

实际上是将有源低通滤波器中的 RC 电路中的 R 和 C 位置对调,则可利用理想运放的特性,导出高通滤波器的传递函数为

$$\dot{U}_+ = \frac{R}{R + \frac{1}{j\omega C}} \cdot \dot{U}_i = \frac{\dot{U}_i}{1 + \frac{1}{j\omega RC}}$$

再根据同相比例运算电路,得

$$\dot{U}_o = \left(1 + \frac{R_F}{R_1}\right) \dot{U}_+$$

故

$$\frac{\dot{U}_o}{\dot{U}_i} = \frac{1 + \frac{R_F}{R_1}}{1 + \frac{1}{j\omega RC}} = \frac{1 + \frac{R_F}{R_1}}{1 - j\frac{\omega_0}{\omega}}$$

式中, $\omega_0 = \frac{1}{RC}$ 。

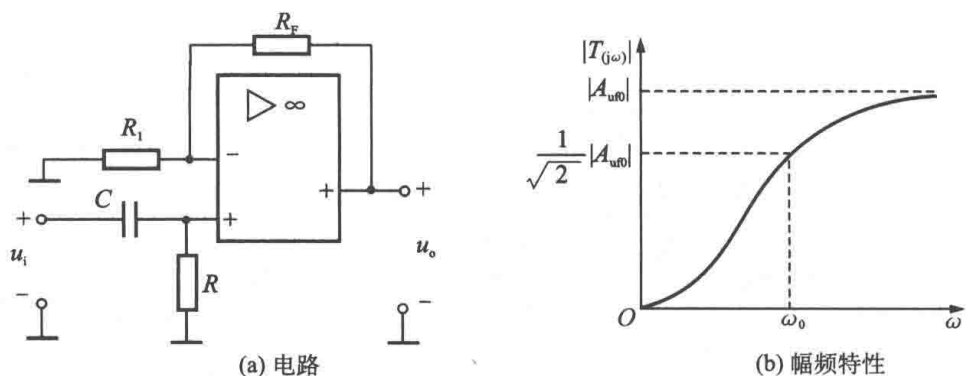


图 3-4-5 有源高通滤波器

若以频率 ω 为变量，则该电路的传递函数为

$$T(j\omega) = \frac{\dot{U}_o}{\dot{U}_i} = \frac{1 + \frac{R_F}{R_1}}{1 - j\frac{\omega_0}{\omega}} = \frac{A_{uf0}}{1 - j\frac{\omega_0}{\omega}}$$

其模为

$$|T(j\omega)| = \frac{|A_{uf0}|}{\sqrt{1 + \left(\frac{\omega_0}{\omega}\right)^2}}$$

幅角为

$$\begin{aligned} \varphi(\omega) &= \arctan \frac{\omega_0}{\omega} \\ \omega = 0 \text{ 时, } |T(j\omega)| &= 0 \\ \omega = \omega_0 \text{ 时, } |T(j\omega)| &= \frac{|A_{uf0}|}{\sqrt{2}} \\ \omega = \infty \text{ 时, } |T(j\omega)| &= |A_{uf0}| \end{aligned}$$

有源高通滤波器的幅频特性如图 3-4-5 (b) 所示。

3.5 采样保持电路*

在数据采集系统中，被测模拟量需要转换为数字量再由计算机处理，此过程通常分为采样、保持、量化和编码四个步骤。其中，采样、保持在采样保持电路内完成，量化、编码由模/数转换器完成。本节将对这里的采样保持电路进行介绍。

采样保持电路有“采样”和“保持”两种状态，通过采样脉冲进行控制。电路处于采样状态时，其输出跟随输入模拟电压；电路处于保持状态时，其输出保持前一次采样结束时的模拟信号电压，直到进入下一次采样。

在应用过程中，输入信号的频率决定了一个数据采集系统是否需要使用采样保持电路。对于频率较低的信号，可以直接对其进行模/数转换而不使用采样保持电路；对于频率较高的信号，由奈奎斯特采样定律可知，若要使采样保持电路的输出信号可以不失真地再现输入信

号, 采样频率 f_s 与输入信号最高有效频率 f_{\max} 必须满足

$$f_s \geq 2f_{\max}$$

采样保持电路的基本结构如图 3-5-1 所示。

其中 A_1 、 A_2 为输入缓冲放大器, C_H 为保持电容, S 为模拟开关, $u_i(t)$ 为输入信号, $u_c(t)$ 为控制模拟开关 S 通断的采样脉冲。在采样期间, 控制信号 $u_c(t)$ 为高电平, S 闭合, 输入信号 $u_i(t)$ 通过集成运放 A_1 对保持电容 C_H 快速充电; 控制信号 $u_c(t)$ 为低电平, S 断开, 进入保持状态, 电容上保持着开关 S 断开瞬间的输入电压值, 并保持到下一次采样状态开始为止。过程如图 3-5-2 所示。其中 u_o 为采样保持后的波形。

采样保持电路中, 保持精度的高低与保持电容 C_H 上的充电电压有着紧密的关系, 因此保持电容的选用十分关键。

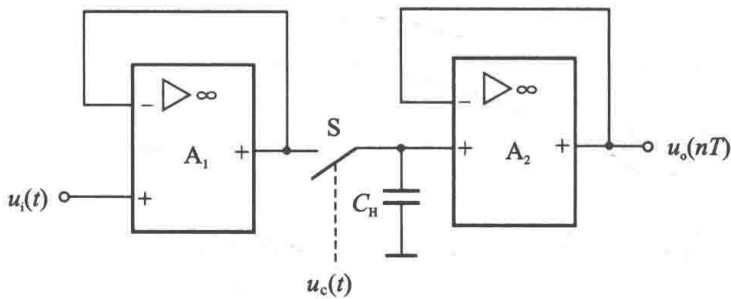


图 3-5-1 采样保持电路

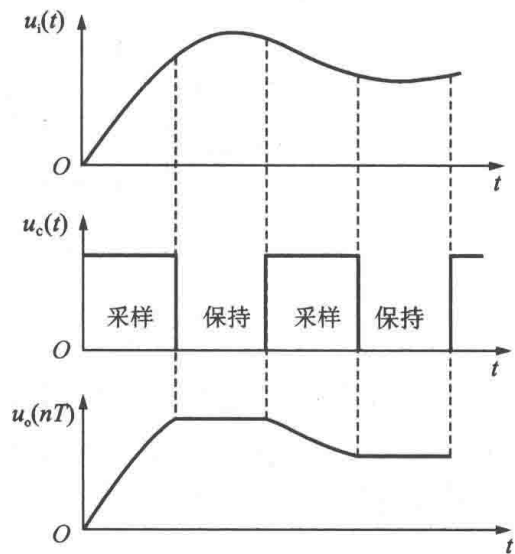


图 3-5-2 采样保持电路波形图

3.6 电压比较器

集成运放工作在非线性区时, 可构成电压比较器。电压比较器将一个模拟输入电压信号 u_i 与一个参考电压 U_{REF} 相比较, 并将比较结果按一定方式输出。电压比较器是组成非正弦波发生电路的基本单元电路, 在测量和控制系统中有着相当广泛的应用。电压比较器主要有单门限比较器、滞回比较器和窗口比较器, 本节将重点介绍前两种。

3.6.1 单门限电压比较器

图 3-6-1 是由集成运放构成的简单比较器及其理想电压传输特性。

由图 3-6-1(a) 可见, 集成运放处于开环工作状态, 工作于非线性区, 也即工作在正、负饱和区。输入电压 u_i 加于反相端, 参考电压 U_R (设 $U_R > 0$) 加在同相端, 当 $u_i < U_R$ 时, 也即 $u_- < u_+$, 集成运放正向饱和, 比较器输出正向饱和电压 $+U_{o(sat)}(U_{OH})$; 而当 $u_i > U_R$ 时, 也即 $u_- > u_+$ 时, 集成运放负向饱和, 比较器输出负向饱和电压 $-U_{o(sat)}(U_{OL})$ 。

图 3-6-1(b) 为输入电压 u_i 加在同相端, 参考电压 U_R 加于反相端。工作情形与图 3-6-1(a)

刚好相反。

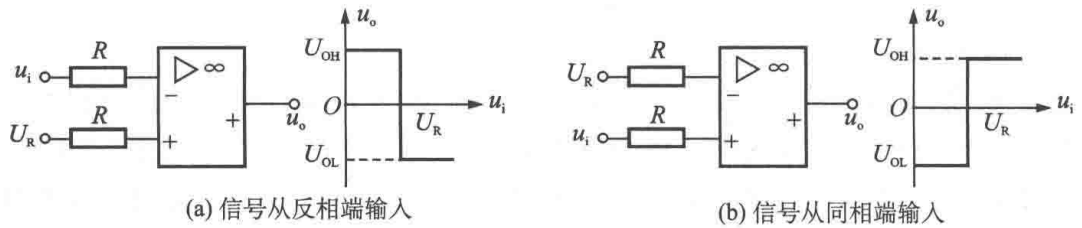


图 3-6-1 比较器及理想电压传输特性

在实用电路中为了满足负载的需要，常在集成运放的输出端加稳压管限幅电路，从而可获得合适的高、低电平输出，与其他电路(如数字电路)相配合，如图 3-6-2 所示。

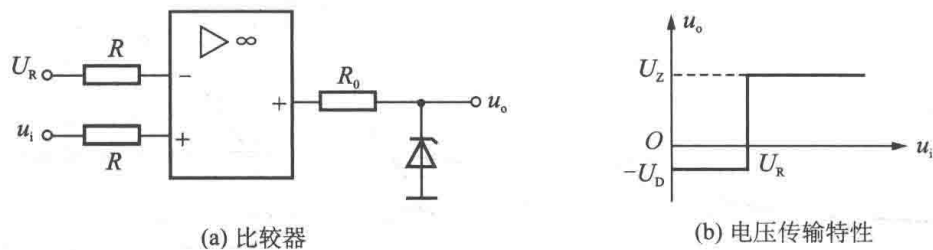


图 3-6-2 加限幅的比较器及其理想电压传输特性

图中 R_0 为限流电阻。当 $u_i > U_R$ 时， $u_o = +U_Z$ ；当 $u_i < U_R$ 时， $u_o = -U_D$ 。这里 U_Z 为稳压器的稳定电压， U_D 为稳压管的正向压降。

若要输出电压 u_o 正负对称，可在输出端加上两只稳压管，如图 3-6-3 所示。

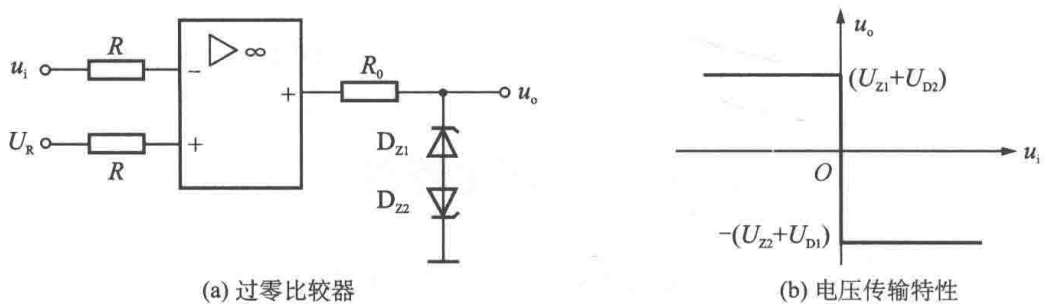


图 3-6-3 过零比较器及其理想电压传输特性

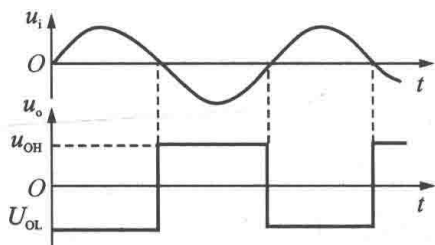


图 3-6-4 正弦波变换为方波

图中假设 $U_R = 0$ ，当输入电压 u_i 过零时，输出电压 u_o 将产生跃变，这种比较器称为过零比较器。当 $u_i > 0$ 时， $u_o = -(U_{Z2} + U_{D1})$ ；当 $u_i < 0$ 时， $u_o = +(U_{Z1} + U_{D2})$ 。

很显然，如当输入电压为正弦波时，每过零一次，比较器的输出电压就产生一次跃变，波形如图 3-6-4 所示。

因此，利用过零比较器，可实现正弦波到方波的转变。

当过零比较器的输入信号在过零时受到外部干扰或其他因素影响，使其在零值附近产生波动，则输出电压 u_o 将不断跃变，造成输出不稳定，为了提高电路的抗干扰能力，一般采用具有正反馈的滞回比较器。

3.6.2 滞回电压比较器*

滞回比较器具有滞回特性，因而也就具有一定的抗干扰能力，电路如图 3-6-5 所示。

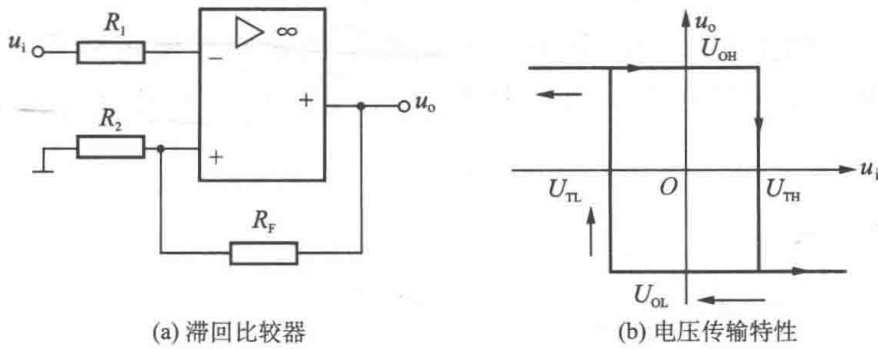


图 3-6-5 滞回比较器及其理想电压传输特性

图中输出电压通过电阻 R_F 和 R_2 分压加在集成运放同相端而形成正反馈，以加速比较器输出从一种状态到另一种状态的转换过程。

电路工作于正反馈状态，因此一旦接通电源，集成运放便工作非线性区(饱和区)。设加电源后瞬间集成运放正向饱和， $u_o = +U_{o(sat)}$ ，这时集成运放同相输入端的电压

$$U_{TH} = \frac{R_2}{R_2 + R_F} U_{o(sat)}$$

若反相输入端输入电压 u_i 逐渐增大，当 $u_i \geq U_{TH}$ (U_{+H}) 时，比较器输出电压将从 $+U_{o(sat)}$ 跃变为 $-U_{o(sat)}$ 。通常把 U_{TH} 称为正向阈值电压。

在 $u_o = -U_{o(sat)}$ 时，集成运放同相端输入端电压

$$U_{TL} = \frac{R_2}{R_2 + R_F} (-U_{o(sat)})$$

此后，若 u_i 继续增大，则 $u_o = -U_{o(sat)}$ 保持不变。若 u_i 开始逐渐减小到 $u_i \leq U_{TL}$ (U_{+L}) 时，比较器输出电压将从 $-U_{o(sat)}$ 跃变为 $+U_{o(sat)}$ ，通常把 U_{TL} 称为负向阈值电压。图 3-6-5 (b) 所示为其理想传输特性。可见，传输特性具有滞回现象。

正向阈值电压 U_{TH} 与负向阈值电压 U_{TL} 的差值 ΔU_T 称为滞回电压或回差，即

$$\Delta U_T = U_{TH} - U_{TL} = U_{+H} - U_{+L} = \frac{R_2}{R_2 + R_F} [+U_{o(sat)} - (-U_{o(sat)})]$$

从以上三式可知，改变正反馈系数 $\frac{R_2}{R_2 + R_F}$ 即可同时调节正、负向阈值电压和回差。两个阈值电压的差值越大，电路抗干扰能力越强，但灵敏度变差，因此需要根据具体情况确定回差的大小。

例 3.6.1 滞回比较电路如图 3-6-6 所示，已知 $R_1 = 50k\Omega$ ， $R_2 = 100k\Omega$ ，稳压管的稳定电压 $\pm U_Z = \pm 9V$ ，忽略正向电压降，输入电压 u_i 波形如图 3-6-7 (a) 所示，试画出 u_o 的

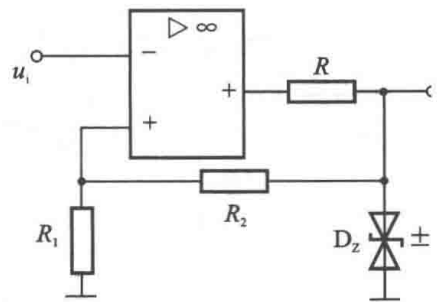


图 3-6-6 例 3.6.1 的电路

波形。

解 输出高电平和低电平分别为 $\pm U_Z = \pm 9\text{V}$ ，阈值电压

$$\pm U_T = \frac{R_1}{R_1 + R_2} U_Z = \frac{50}{50 + 100} \times (\pm 9) = \pm 3(\text{V})$$

画出电压传输特性如图 3-6-7(c) 所示。根据电压传输特性便可画出 u_o 的波形，如图 3-6-7(b) 所示。从波形可以看出，当 u_i 变化在 $\pm U_T$ 之间时， u_o 不变，表现出一定的抗干扰能力。

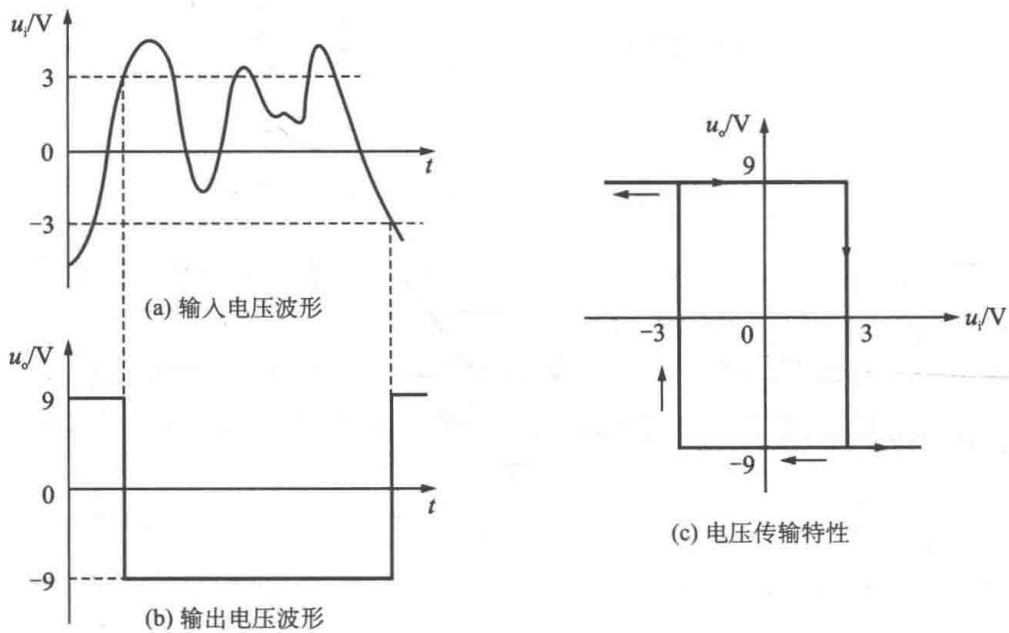


图 3-6-7 例 3.6.1 波形图

3.7 集成运放的使用

1. 集成运放的外引脚

目前集成运放的常见封装方式有金属壳封装和双列直插式封装，外形如图 3-2-1 所示，以双列直插式居多。双列直插式有 8、10、12、14、16 引脚等种类，使用前需查阅相关手册，辨认引脚，以保证连线的正确性。

2. 消除自激振荡

由于运算放大器内部晶体管的极间电容和其他寄生参数的影响，集成运放很容易产生自激振荡，破坏正常工作。因此在使用时，通常在集成运放的电源端加上去耦电容以消除振荡。有的集成运放还需外接补偿电容 C ，应注意接入合适容量的电容。

3. 调零或调整偏置电压

由于运算放大器的内部参数不可能完全对称，以致当输入信号为零时，仍有输出信号。因此，在使用时需要外接调零电路。

4. 保护措施

集成运放在使用中常因以下三种原因造成损坏：输入信号过大，使得 PN 结击穿；电源电压极性接反或过高；输出端直接接“地”或电源，运放因输出级功耗过大而损坏。因此，为使运放安全可靠工作，需从以下三方面进行保护。

1) 输入端保护

当输入端所加的差模或共模电压过高时会损坏输入级的晶体管。为此，通常在输入端接入反向并联的二极管，如图 3-7-1 所示，将输入电压限制在二极管的正向压降以下。

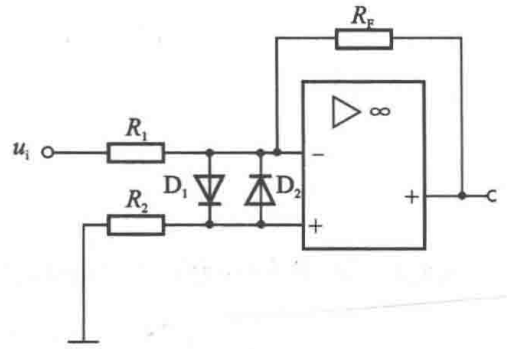


图 3-7-1 输入端保护

2) 输出端保护

输出端保护电路如图 3-7-2 所示。其中限流电阻 R 与稳压管 D_Z 构成限幅电路，一方面将负载与集成运放输出端隔离开来，对运放的输出电流进行了限制，另一方面也对输出电压的幅值进行了限制。

3) 电源保护

为防止电源极性接反造成运放的损坏，可在电源端串联二极管来进行保护，如图 3-7-3 所示。

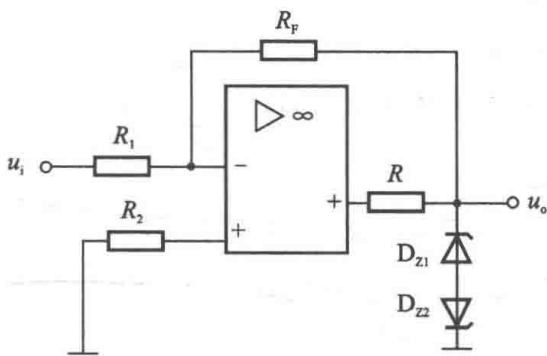


图 3-7-2 输出端保护

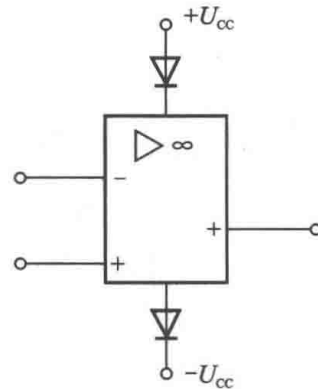
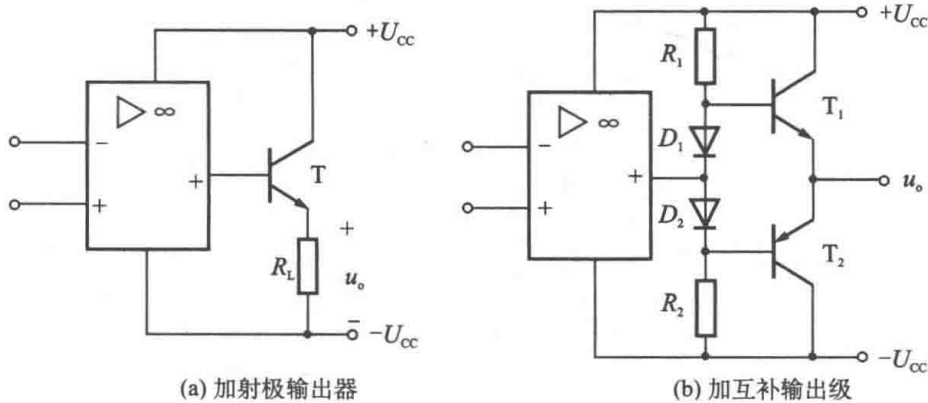


图 3-7-3 电源保护



(a) 射极输出器

(b) 互补输出级

图 3-7-4 增大输出电流的措施

5. 增大输出电流

为使负载上获得更大的电流，可在运放输出端加一级射极输出器或互补输出级，如图 3-7-4 所示。

3.8 工程应用

3.8.1 同相比例运算电路的应用

图 3-8-1 是用集成运放构成的直流电压表，被测电压 U_i 接于运算放大器的同相输入端，运放的输出端接有量程为 150mV 的电压表，为了扩大电压表的量程，输入端接有由电阻 $R_1 \sim R_8$ 组成的分压器。集成运放接成同相比例运算电路，其输出电压 $U_o = (1 + R_f/R) \times U_+$ ， U_+ 为运放同相输入端的电压，它与被测电压 U_i 成正比，比例系数取决于分压器的分压比，例如，当被测电压 U_i 为 50V 时：

$$U_+ = (R_3 + R_1) \times U_i / (R_8 + R_7 + R_6 + R_4 + R_3 + R_1) = 25\text{mV}$$

故此时：

$$U_o = (1 + R_f/R) \times U_+ = 6 \times 25 = 150\text{ (mV)}$$

此时电压表的示值满量程，表示被测电压的大小为 50V。

又如当被测电压 U_i 为 50mV 时，电压表对应的量程为 50mV。

$$U_+ = R_1 / (R_1 + R_2) \times U_i = 25\text{mV}$$

$$U_o = (1 + R_f/R) \times U_+ = 150\text{mV}$$

由以上分析可知，图 3-8-1 所示直流电压表的量程为 0~50V。

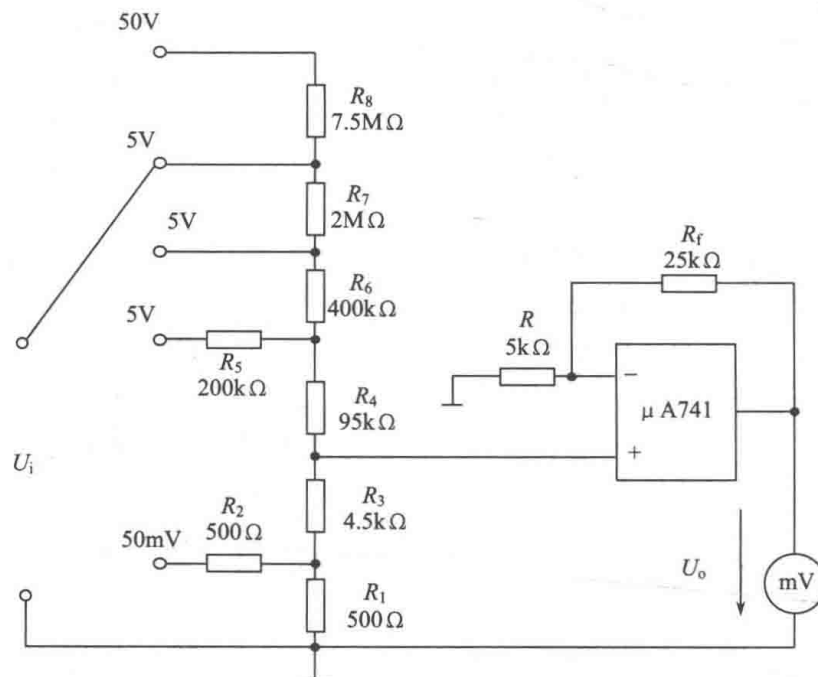


图 3-8-1 直流电压表

3.8.2 滤波器的应用

过去的滤波器通过分立器件来实现，在构建某些复杂的高阶滤波器时，元件需要的数量较多，不仅造成线路体积庞大，而且精度不能完全保证，可靠性也较低。目前已有多种型号滤波器集成电路面世，可以克服上述设计中面临的问题。这里以 LTC1563 四阶低通滤波器为例说明其应用。应用该器件的四阶低通滤波器设计实例及其频率响应曲线如图 3-8-2 和图 3-8-3 所示。

这种滤波器设计只需 6 个阻值相等的电阻，无需用到电容，阻值由该固定增益滤波器的截止频率 f_c 决定： $R=(256 \times 10)/f_c \text{ M}\Omega$ 。

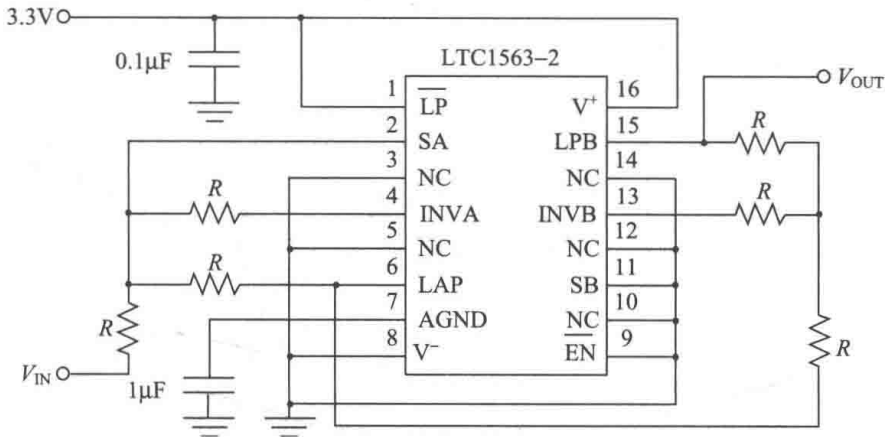


图 3-8-2 LTC1563 四阶低通滤波器电路图

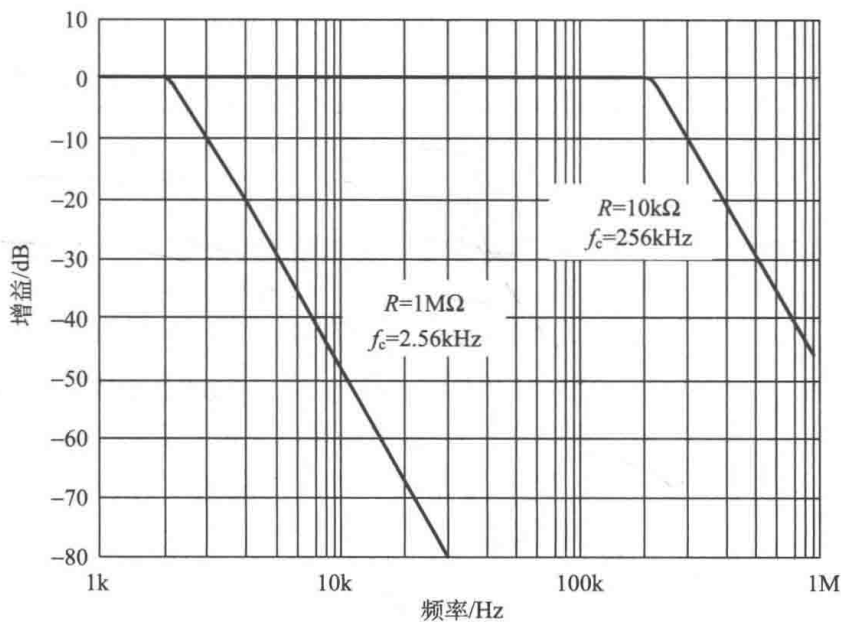


图 3-8-3 LTC1563 四阶低通滤波器频响曲线图

反过来说，取不同阻值的电阻就可以得到不同截止频率。但要注意的是截止频率有一个上限和下限，其上限(高速模式时为 256kHz，低功耗模式下为 25.6kHz)由器件内部的运算放大器速度决定，而下限则由实际应用中的大阻值电阻的精度决定。由于截止频率越低电阻 R 阻值要求越大，而在实际的电路板上要使两点间的电阻精确等于一个很大的阻值(如 1MΩ)

是比较困难的。比如在 $f_c=2.56\text{kHz}$ 时, R 应该为 $1\text{M}\Omega$, 但假如在这个 $1\text{M}\Omega$ 电阻旁存在一 $20\text{M}\Omega$ 寄生电阻, 那么两者形成一种并联, 实际等效电阻就只有 $952\text{k}\Omega$, 造成 5% 的误差。

3.8.3 采样保持电路的应用*

随着集成电路的广泛应用, 目前采样保持电路也大都做成集成电路, 如 LF198。

LF198 的内部电路结构及外部引脚排列如图 3-8-4 和图 3-8-5 所示, 它由运放 A_1 , A_2 分别构成的输入、输出放大器和采样保持开关逻辑控制电路 LC 组成。 A_2 的输出端通过 $30\text{k}\Omega$ 电路反馈到 A_1 的反相输入端。模拟信号从 3 脚输入, 5 脚为电压输出端。 $1\text{k}\Omega$ 电位器的可动端芯片的偏置调节端 2, 调节可动端的位置, 可使输入 U_i 为 0 时, 输出直流电压为 0。

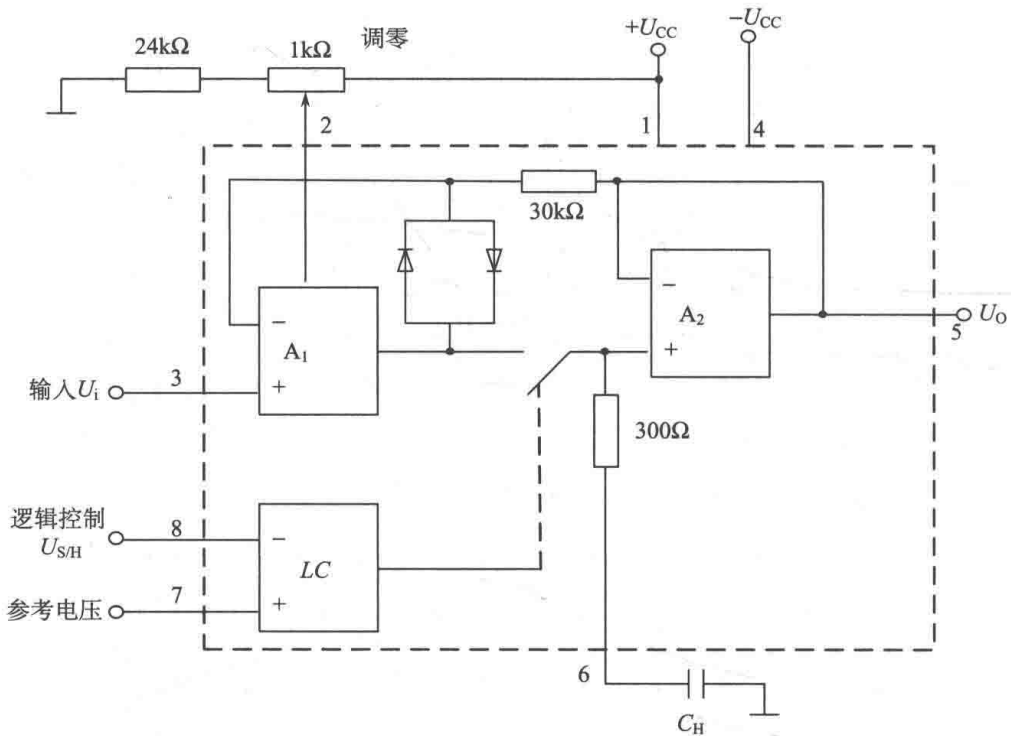


图 3-8-4 LF198 的内部电路结构图

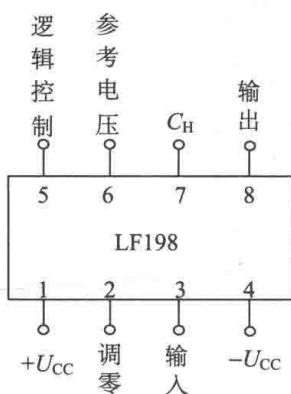


图 3-8-5 LF198 的外部引脚排列图

LF198 采用双电源供电, 可运行在供电电压为 $\pm 5\text{V}$ 至 $\pm 18\text{V}$ 的区间内。当 7 端直接接地, 8 端输入的采样保持控制信号 $U_{S/H}$ 为高电平 (大于 1.4V) 时, 电路进入采样阶段; 当 $U_{S/H}$ 为低电平时, 电路处于保持阶段。 $U_{S/H}$ 可直接由计算机控制。

3.8.4 单门限比较器的应用

图 3-8-6 为电压报警器电路, 集成运放接成单门限电压比较器, R_1 , R_2 为平衡电阻, R 为限流电阻, U_R 为基准电压, U_i 为被监测信号电压, 三极管 VT_1 在电路中起开关作用。当与 $U_i > U_R$ 时, 比较器输出电压为正饱和值 ($<$ 运放的工作电压), 二极管 V_3 截止, 相当于开路, 三极管 VT_1 饱和导通, 继电器 K 吸合, 电铃通电发出报警声, 同时信号灯亮。当

$U_i < U_R$ 时, 比较器输出电压为负饱和值, 二极管 V_3 导通, 使三极管发射结反向偏置, VT_1 截止, 继电器释放, 电铃断电, 信号灯不亮。二极管 V_2 为继电器线圈提供能量释放电路, 防止 VT_1 管由导通转为截止时产生过电压。

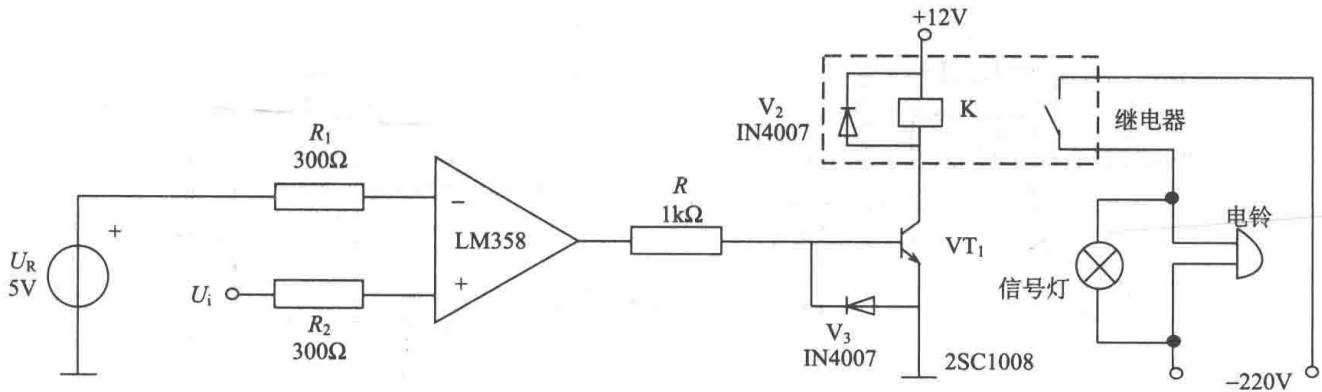
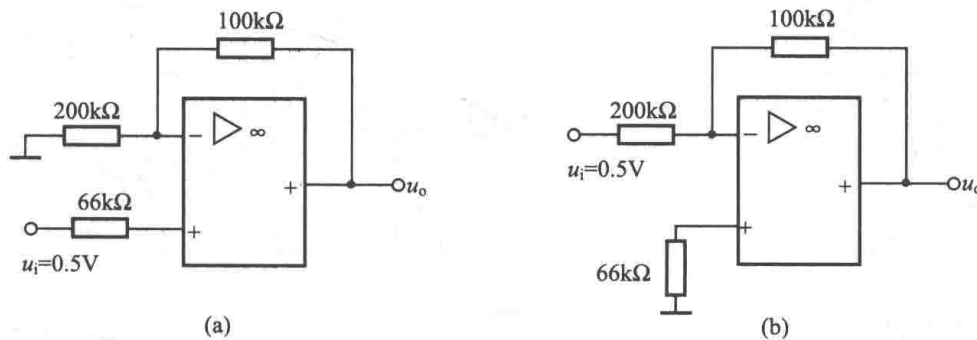


图 3-8-6 电压报警器电路

习 题

3.1 在图示电路中, 设各集成运算放大器是理想的, 试求各输出电压值。

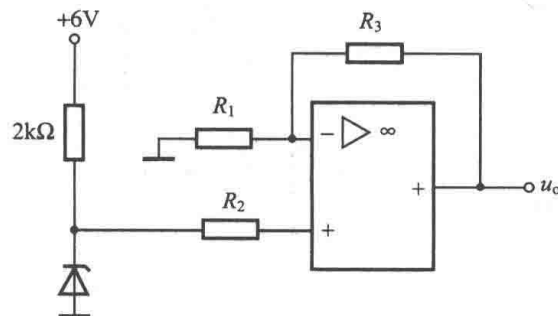


题 3.1 图

3.2 试设计一个由理想集成运算放大器组成的运算电路, 要求实现如下运算。

$$u_o = 2u_{i1} - 3u_{i2} + 8u_{i3} - 0.2u_{i4}$$

3.3 在图示电路中, 已知运算放大器是理想的, 稳压管的稳定电压 $U_Z = 4V$, 电阻 $R_1 = 10k\Omega$, $R_2 = R_3 = 20k\Omega$, 试求输出电压 u_o 。

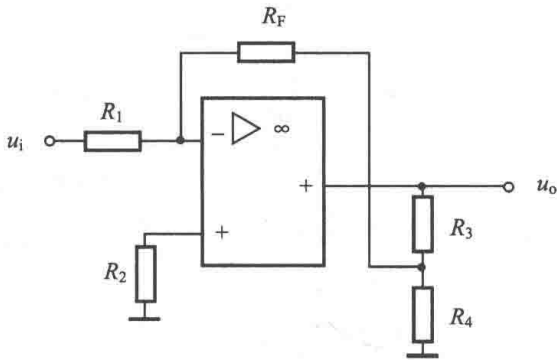


题 3.3 图

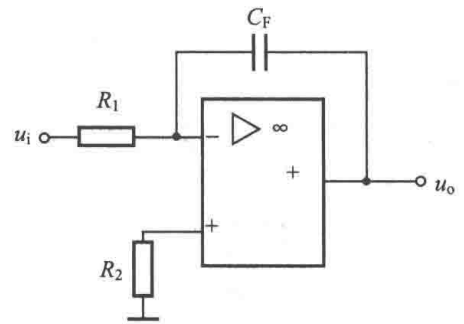
3.4 为了获得较高的电压放大倍数, 同时又避免采用高值电阻 R_F , 常采用图示电路, 并假设 $R_F \geq R_4$,

试求 $A_{uf} = \frac{u_o}{u_i}$ 。设运算放大器为理想的。

3.5 在图示电路中，已知 $R_1 = 10\text{k}\Omega$ ， $C_F = 1\mu\text{F}$ ， $u_i = -1\text{V}$ ，求 u_o 由初始值 0V 达到 $+10\text{V}(+U_{om})$ 所需要时间是多少？超出这段时间后输出电压是什么样的变化规律？



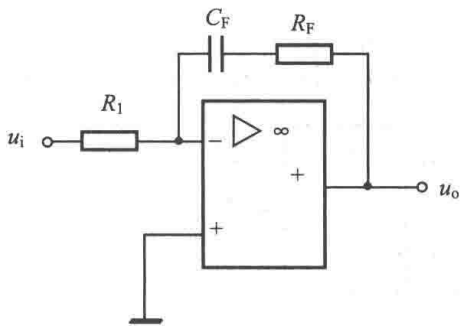
题 3.4 图



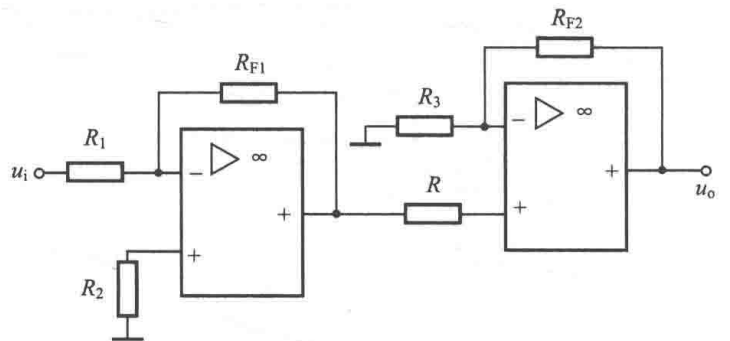
题 3.5 图

3.6 比例-积分运算电路如图所示，通常称为比例-积分校正网络，简称 PI 放大器，试求输出电压 u_o 的表达式。

3.7 试求图示电路输出电压 u_o 的表达式。



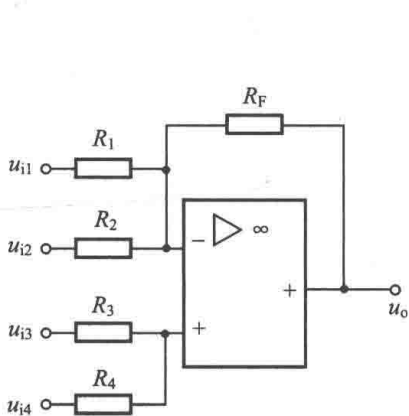
题 3.6 图



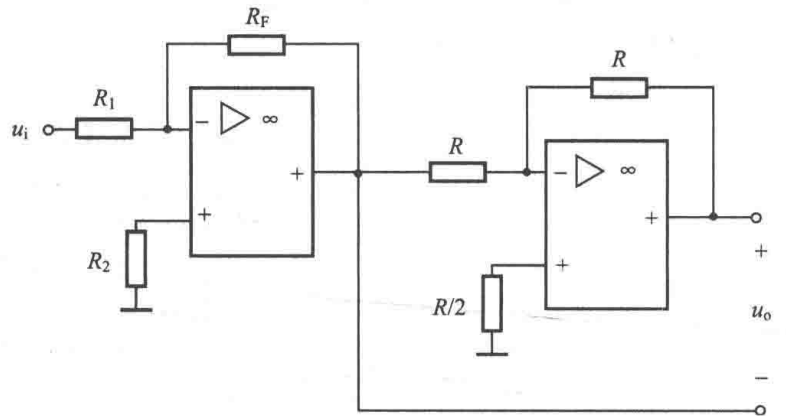
题 3.7 图

3.8 电路如图所示，已知 $u_{i1} = 1\text{V}$ ， $u_{i2} = 2\text{V}$ ， $u_{i3} = 3\text{V}$ ， $u_{i4} = 4\text{V}$ ， $R_1 = R_2 = 2\text{k}\Omega$ ， $R_3 = R_4 = R_F = 1\text{k}\Omega$ ，试求输出电压 u_o 。

3.9 求图示电路的 u_o 和 u_i 的运算关系。



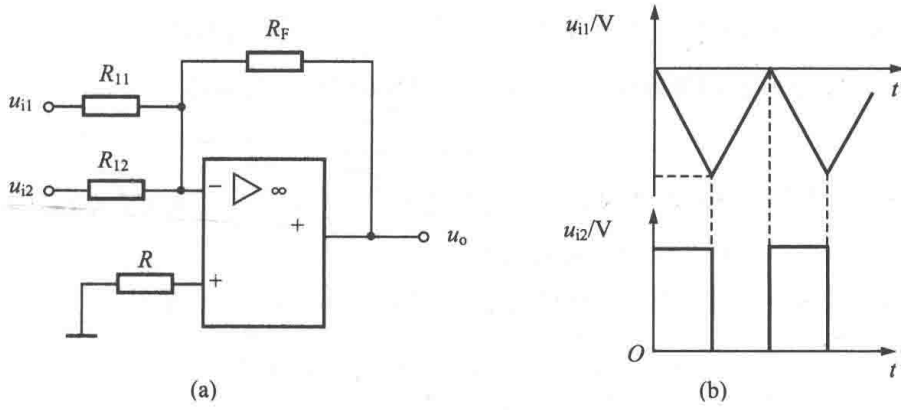
题 3.8 图



题 3.9 图

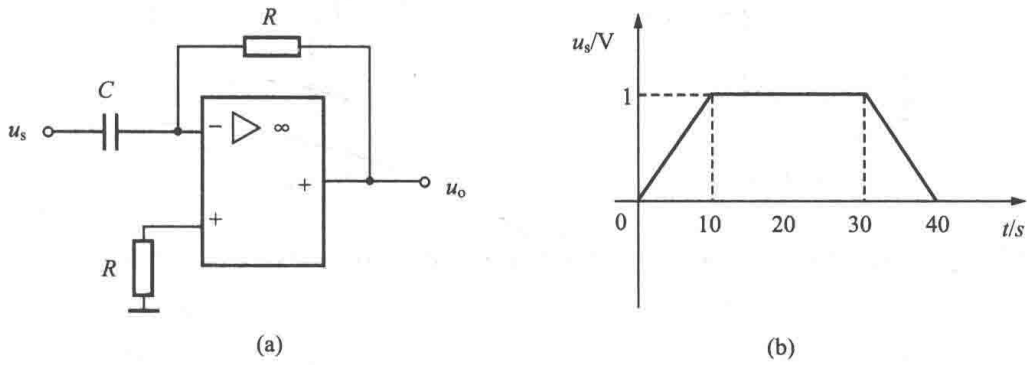
3.10 有一个两信号相加的反相加法运算电路如图所示，其电阻 $R_1 = R_2 = R_F$ 。如果 u_{i1} 和 u_{i2} 分别为如

图所示的三角波和矩形波，试画出输出电压 u_o 的波形。



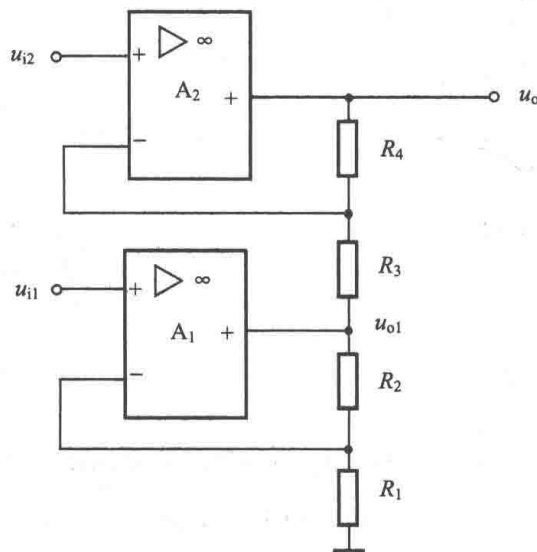
题 3.10 图

3.11 微分电路及其输入电压 u_s 如图所示。设电阻 $R = 10\text{k}\Omega$ ， $C = 100\mu\text{F}$ 。运算放大器为理想的，试画出输出电压 u_o 的波形，并标出 u_o 的幅值。



题 3.11 图

3.12 电路如图所示，欲实现 $u_o = k(u_{i2} - u_{i1})$ 的运算关系，电阻 R_1 、 R_2 、 R_3 、 R_4 之间应有什么关系？设 A_1 、 A_2 均为理想运算放大器。



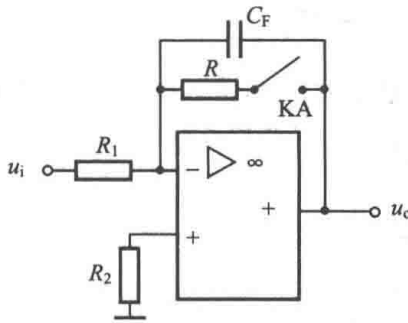
题 3.12 图

- 3.13 画出能实现下列运算关系式的运算电路，并计算各电阻值。(1) $u_o = 5u_i (R_F = 20k\Omega)$;
 (2) $u_o = -(4u_{i1} + 2u_{i2} + 0.5u_{i3})(R_F = 100k\Omega)$; (3) $u_o = -200 \int u_i dt (C_F = 0.1\mu F)$; (4) $u_o = -10 \int u_{i1} dt - 5 \int u_{i2} dt$
 ($C_F = 1\mu F$)。

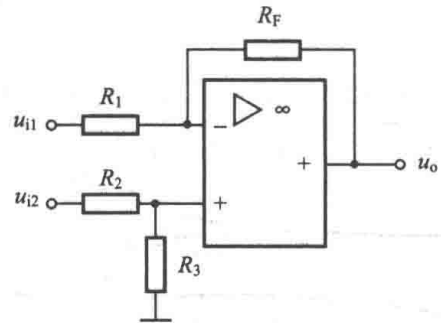
3.14 图示电路中，当继电器的触头 KA 经一定时间连续断开和闭合，试问输出何种波形电压？设 R 很小，KA 闭合后电容器能迅速放电。 u_i 为一直流信号。

3.15 图示电路是双端输入运算电路，试证明输出电压和输入电压的关系为

$$u_o = \frac{1}{R_1} \left[\frac{R_3}{R_2 + R_3} (R_1 + R_F) u_{i2} - R_F u_{i1} \right]$$



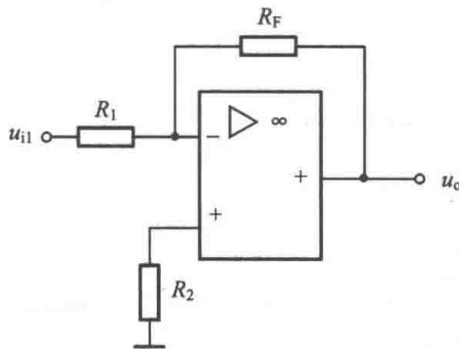
题 3.14 图



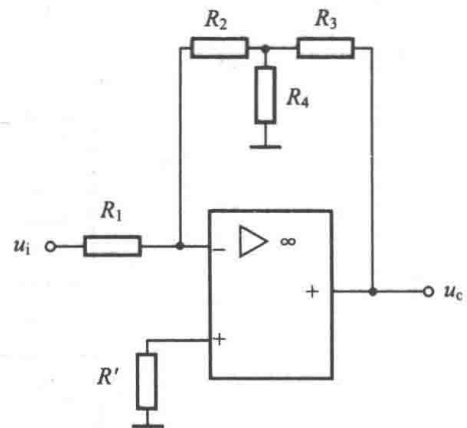
题 3.15 图

3.16 在图所示的反相比例运算电路中，设 $R_1 = 10k\Omega$ ， $R_F = 10k\Omega$ 。试求闭环电压放大倍数 A_{uf} 和平衡电阻 R_2 。若 $u_i = 10mV$ ，则 u_o 为多少？

3.17 为了用低值电阻实现高放大倍数的比例运算，常用一个 T 形网络来代替 R_F ，电路如图所示，试证明： $u_o = -\frac{R_2 + R_3 + R_2 R_3 / R_4}{R_1} u_i$ 。



题 3.16 图



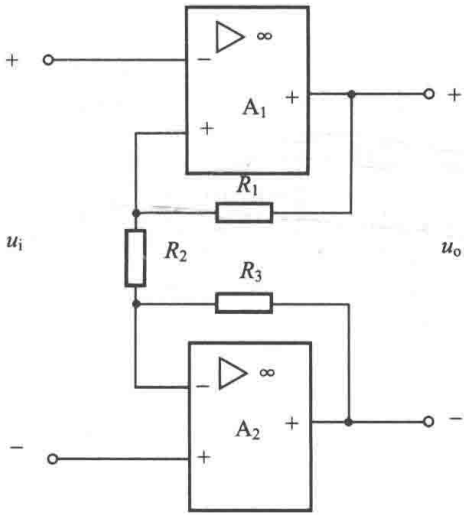
题 3.17 图

3.18 电路如图所示，已知 $u_i = 0.5V$ ， $R_1 = R_2 = 10k\Omega$ ， $R_3 = 2k\Omega$ ，试求 u_o 。

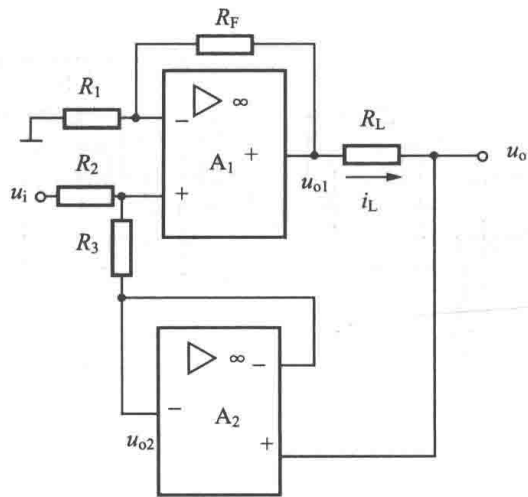
3.19 电路如图所示，已知 $R_1 = R_2 = R_3 = R_F = 10k\Omega$ ，试证明： $i_L = \frac{u_i}{R_L}$ 。

3.20 在图示电路中，电源电压为 $\pm 15V$ ， $u_{i1} = 1.1V$ ， $u_{i2} = 1V$ ， $R_1 = R_2 = 10k\Omega$ ， $R_3 = R_4 = R_F = 20k\Omega$ ，

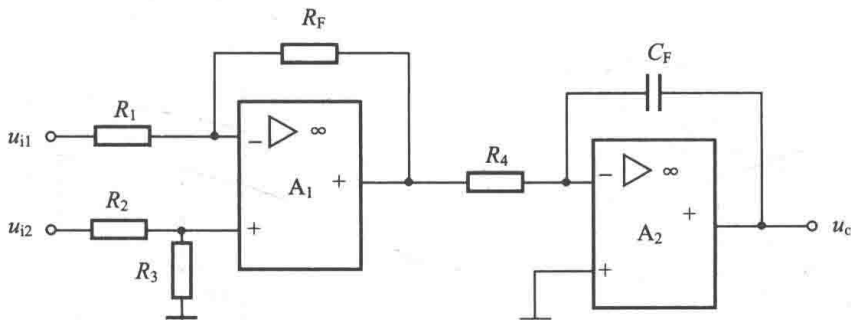
$C_F = 1\mu\text{F}$ 。试问接入输入电压后，输出电压 u_o 由 0V 上升到 10V 所需要的时间。



题 3.18 图



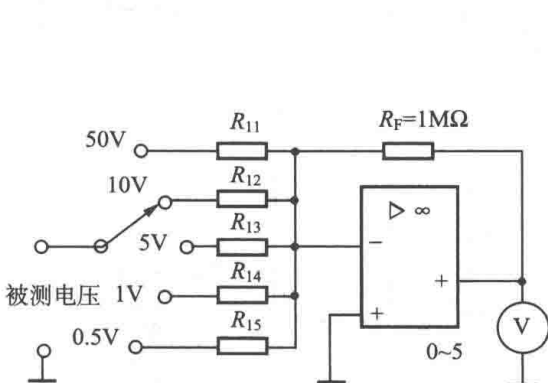
题 3.19 图



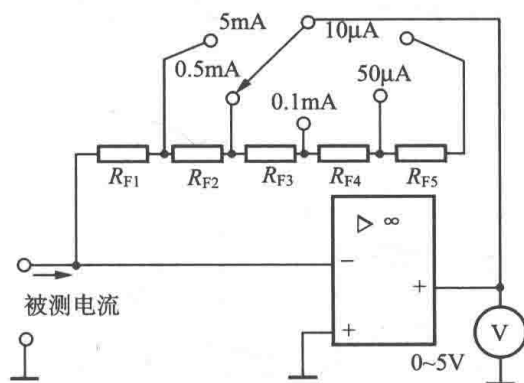
题 3.20 图

3.21 应用运算放大器测量电压的原理电路如图所示，共有 0.5V、1V、5V、10V、50V 五个量程，试计算电阻 $R_{11} \sim R_{15}$ 的阻值。输出端接有满量程 5V、500 μA 的电压表。

3.22 应用运算放大器测量小电流的原理电路如图所示，试计算电阻 $R_{F1} \sim R_{F5}$ 的阻值。输出端接有满量程 5V、500 μA 的电压表。



题 3.21 图

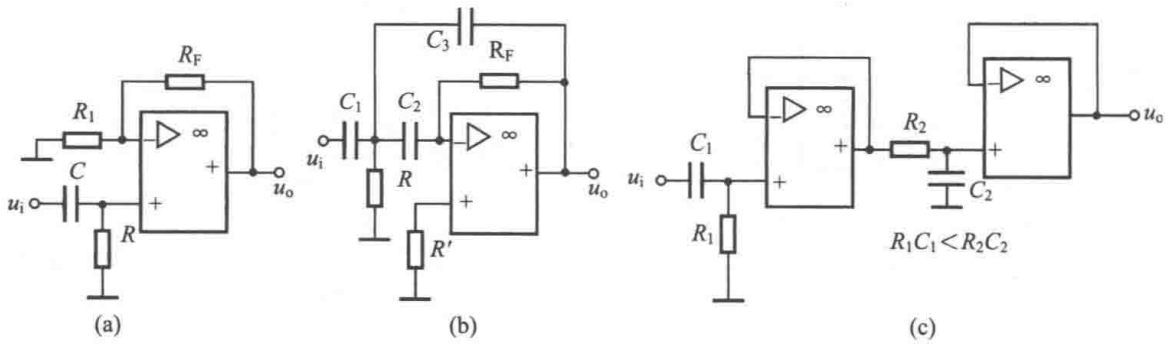


题 3.22 图

3.23 假设实际工作中提出以下要求，试选择滤波电路的类型(低通、高通、带通、带阻)：有效信号为 20Hz~200kHz 的音频信号，消除其他频率的干扰及噪声；抑制频率低于 100Hz 的信号；在有效信号中抑制

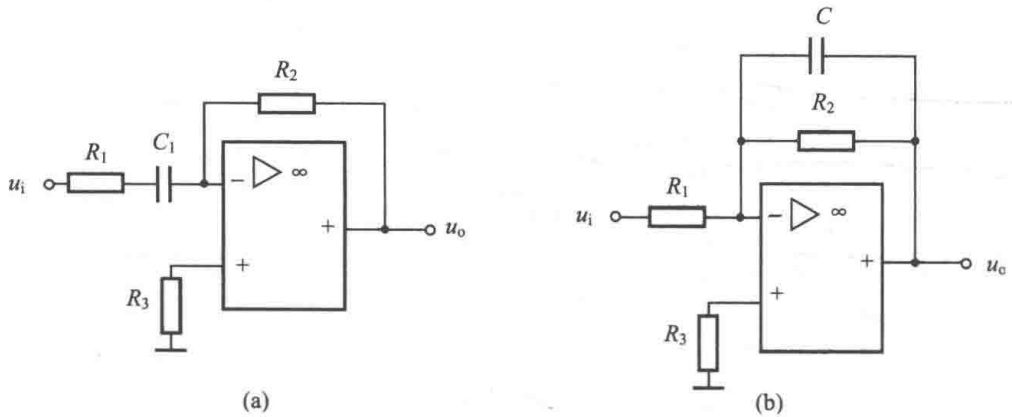
50Hz 工频干扰；抑制频率高于 20MHz 的噪声。

3.24 试说明图示各电路属于哪种类型的滤波电路，是几阶滤波电路。



题 3.24 图

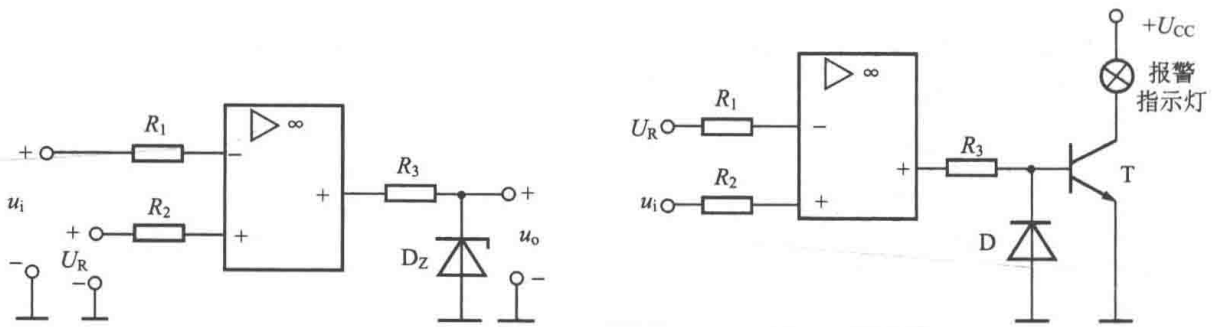
3.25 分别推导出图示各电路的传递函数，并说明它们属于哪种类型的滤波电路。



题 3.25 图

3.26 电路如图，运算放大器的最大输出电压 $U_{om} = \pm 12V$ ，稳压管的稳定电压 $U_Z = 6V$ ，其正向压降 $U_D = 0.7V$ ， $u_i = 12\sin\omega tV$ 。当参考电压 $U_R = +3V$ 和 $-3V$ 两种情况下，试画出传输特性和输出电压 u_o 波形。

3.27 图示电路是监控报警装置，如需对某一参数(如温度、压力等)进行监控时，可由传感器取得监控信号 u_i ， U_R 是参考电压。当 u_i 超过正常值时，报警灯亮，试说明其工作原理。二极管 D 和电阻 R_3 在此起何作用？

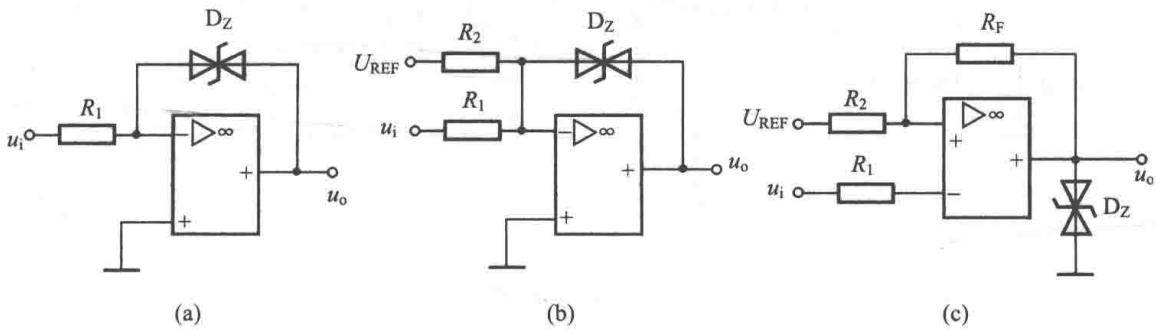


题 3.26 图

题 3.27 图

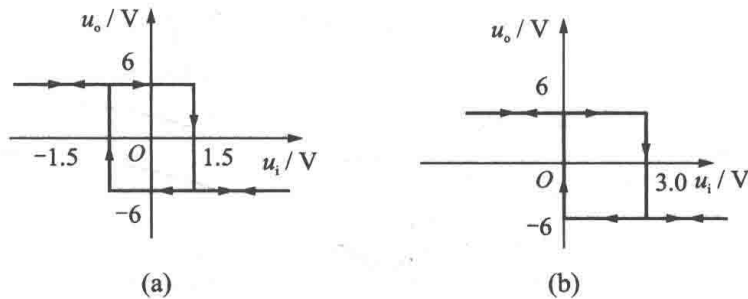
3.28 将正弦信号 $u_i = 15\sin\omega tV$ 分别送到图中三个电路的输入端，试分别画出它们的输出电压 u_o 的波

形，并在波形图上标出各处电压值。(1)题 3.28 图(a)中稳压管的稳压值 $U_Z = \pm 7V$ ；(2)题 3.28 图(b)中稳压管的参数同上，且参考电压 $U_{REF} = 6V$ ， $R_1 = R_2 = 10k\Omega$ ；(3)题 3.28 图(c)中稳压管的参数同上，且 $U_{REF} = 6V$ ， $R_1 = 8.2k\Omega$ ， $R_2 = 50k\Omega$ ， $R_F = 10k\Omega$ 。



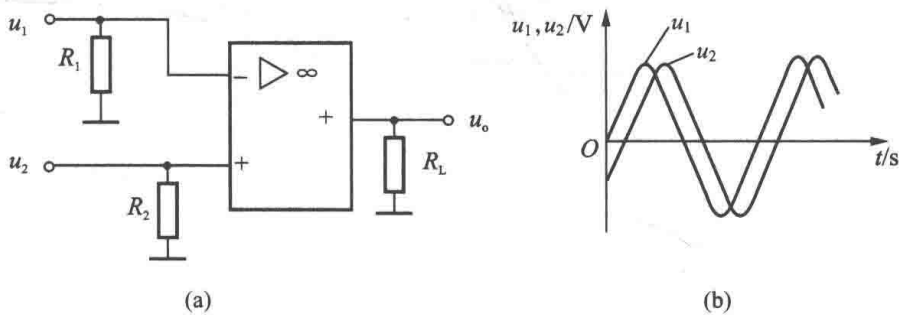
题 3.28 图

3.29 试用运放实现电压传输特性如图所示的滞回电压比较电路，画出相应的电路图。



题 3.29 图

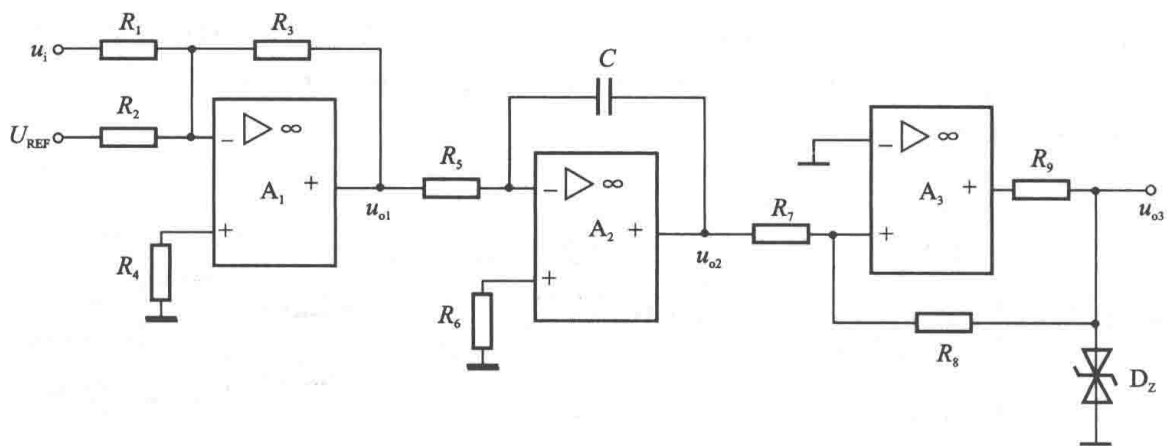
3.30 电路及其输入电压的波形如图所示，已知输出电压 u_{o1} 的最大幅值为 $\pm 10V$ ， $R_1 = R_2 = R_L = 5.1k\Omega$ ，运放是理想的，试画出输出电压 u_o 的波形。



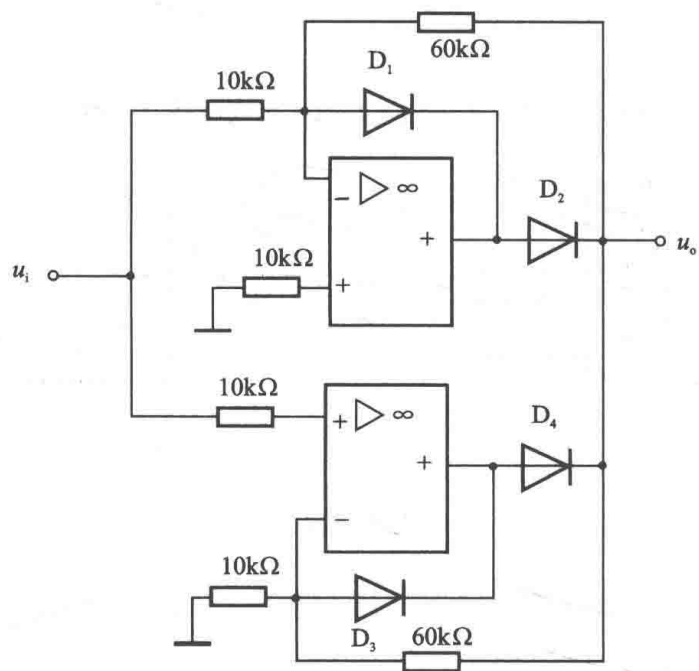
题 3.30 图

3.31 电路如图所示，设 $A_1 \sim A_3$ 均为理想运放，电压 C 上的初始电压 $u_c(0) = 0$ 。已知 $U_{REF} = 0.1V$ ， $R_1 = 20k\Omega$ ， $R_2 = 25k\Omega$ ， $R_3 = R_5 = R_6 = 100k\Omega$ ， $R_4 = R_8 = 10k\Omega$ ， $R_7 = 2k\Omega$ ， $R_9 = 1k\Omega$ ， $C = 1\mu F$ ，稳压管的稳定电压 $U_Z = \pm 6V$ 。若 u_1 为 $0.11V$ 的阶跃信号，求信号加上后一秒钟， u_{o1} ， u_{o2} ， u_{o3} 所达到的数值。

3.32 试分析图示电路的功能，其中运算放大器及二极管均为理想的。



题 3.31 图



题 3.32 图

第4章 信号发生电路

内容概要：本章将介绍几种常用的信号产生电路：正弦波振荡电路、石英晶体振荡电路和非正弦波信号发生器，及其振荡原理。

重点要求：理解各种信号发生电路的基本工作原理，掌握电路能否振荡的判断方法，以及振荡频率的计算。

4.1 发展历史

信号发生器又称波形发生器，是一种常用的信号源。早在 20 世纪 20 年代电子设备刚出现时信号发生器就产生了。随着通信和雷达技术的发展，40 年代出现了主要用于测试各种接收机的标准信号发生器，使信号发生器从定性分析的测量仪器发展成定量分析的测量仪器。同时还出现了可用来测量脉冲电路或用作脉冲调制器的脉冲信号发生器。由于早期的信号发生器机械结构比较复杂、功率比较大、电路比较简单，因此发展速度较慢，直到 1964 年才出现第一台全晶体管的信号发生器。自此，又出现了函数发生器、扫频信号发生器、合成信号发生器、程控信号发生器等新种类，这个时期的信号发生器多采用模拟电子技术，由分立元件或模拟集成电路构成，其电路结构复杂，且仅能产生正弦波、方波、锯齿波和三角波等几种简单波形。由于模拟电路的漂移较大，其输出的波形稳定性差。而且，模拟电路构成的电路存在着尺寸大、价格贵、功耗大等缺点，特别是要产生较为复杂的信号波形时电路结构更为复杂。自 70 年代微处理器出现以后，利用微处理器、模/数转换器，在硬件和软件方面使信号发生器的功能扩大，可产生比较复杂的波形。其实，这时的信号发生器以软件为主，通过微处理器对模/数转换的程序控制，从而得到各种波形。软件控制波形最大的缺点是输出波形的频率低，主要受制于 CPU 的工作速度。当然，可以通过提高 CPU 的时钟频率或改进软件以减少其执行周期时间等方法来改进，但这些办法都是有限的，最根本还是要改进硬件电路。由于现代电子技术、计算机和信号处理等技术的发展，促进了数字化技术在此领域的应用，使原有的模拟信号处理逐步为数字信号处理所替代，数字信号发生器也随之发展起来。

在今天，随着大规模集成电路和信号发生器技术的发展，许多新型信号发生器应运而生。例如，用信号发生器并配置适当接口芯片产生程控正弦信号，可替代传统的正弦信号发生器。

几乎所有电子仪器中都有振荡器或某类波形发生器。

在通信、广播、电视系统中，需要射频(高频)发射。例如，广播电台进行 AM 信号调制时，主持人的声音产生低频有用信号，而高频载波则是一个标准的高频正弦信号，它由振荡器产生。调制器将音频(低频)信号和载波(高频)信号混合在一起形成 AM 信号，再经过功率放大后就可以通过天线发射出去。

电子医疗器械中，超声诊断、核磁共振成像等，都需要功率不同、频率不同的振荡器。如可以通过振荡电路产生脉冲电压用于消除疼痛，疏通经络。

在测量设备、数字系统及自动控制系统中的应用也非常广泛。常利用振荡器来产生周期性变化的脉冲源，如数字系统中的时钟脉冲；或利用振荡器产生精准的波形，如示波器中的水平扫描锯齿波发生器；再如常见的电子钟，一般使用 1.5V 直流干电池提供能源，由振荡电路产生频率精确的方波，驱动步进电机，电机再带动指针转动。

振荡电路是信号发生器的基础和核心，它无需外加输入信号便能自动产生各种周期性的波形。那么，什么是振荡？在 KTV 唱歌时，如果不小心将话筒对准扬声器，立刻会听到刺耳的啸叫声，这就是振荡现象。如图 4-1-1 所示，当话筒对着扬声器时，扬声器中发出的相对微小的声音被话筒捕捉到，送到后一级放大器中，经过放大器的放大又从扬声器发出，这时扬声器发出的声音已经较第一次变大了。放大的声音会再次被话筒接收、再次放大并发出更大的声音。如此循环往复，话筒不断捕捉放大的声音信号，从而使得扬声器发出的声音越来越大，最终出现了刺耳的啸叫声，这个过程就是振荡。如果将话筒移走，振荡的通路被断开，振荡就消除了。

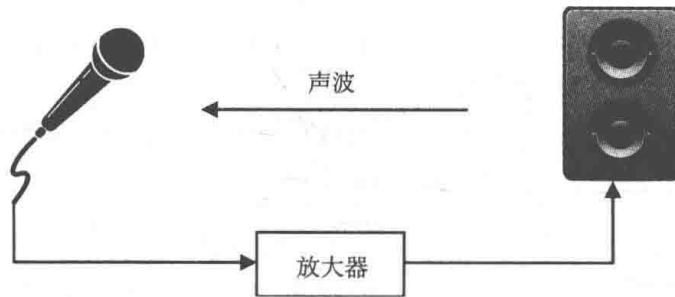


图 4-1-1 振荡现象

在电子电路中，如果控制好振荡过程，就能得到我们需要的各种波形的信号(如正弦波、矩形波、三角波和锯齿波)来作为测试信号或控制信号等。信号发生电路按照输出信号不同，可分为正弦波产生电路和非正弦波产生电路两大类。

4.2 正弦波振荡电路

正弦波振荡电路是在没有外加输入信号的情况下，依靠电路自激振荡，从而把直流电能转换成频率和幅值一定的正弦交流信号。它由放大、反馈、选频和稳幅环节组成，属于正反馈电路。探讨正弦波振荡电路原理的关键是，找到保证振荡电路从无到有地建立振荡的起振条件和保证振荡电路产生等幅持续振荡的平衡条件，以及如何确定振荡电路的振荡频率。以下对正弦波振荡电路的基本原理进行说明。

1. 自激振荡条件

一个放大电路通常在输入端接上信号源的情况下才有信号输出。如果在它的输入端不接信号的情况下，在输出端仍有一定频率和幅度的信号输出，这种现象就是放大电路的自激振荡。在第 3 章集成运放的使用中提过，自激振荡在放大电路中经常会使放大电路无法正常工作，通常要采用消振电路，但在振荡电路中恰恰是利用自激振荡而工作的。

振荡器与放大器的区别在于：前者无需外加输入信号，而后的输入端都接有信号源。

振荡器既然不外接信号源，又是如何有信号输入的呢？下面讨论振荡电路能产生自激振荡的条件。

图 4-2-1 是振荡电路的原理方框图。 A_u 是放大电路的放大倍数， F 是反馈电路的反馈系数。当开关合在端点 2 上时，就是一般的交流放大电路，输入信号电压（假设为正弦信号）为 u_i ，输出电压为 u_o 。若将 u_o 送入反馈电路使电压 $u_f = Fu_o$ 反馈到输入端，并设法使 u_f 与 u_i 相等（大小相等、相位相同），那么，反馈电压 u_f 就可以代替外加输入信号电压。如图将开关合在端点 1 上，除去信号源 u_i 而接上反馈电压 u_f ，则输出电压 u_o 仍将保持不变。这时，放大器就成为自激振荡器了。振荡电路的输入信号是从自己的输出端反馈回来的。

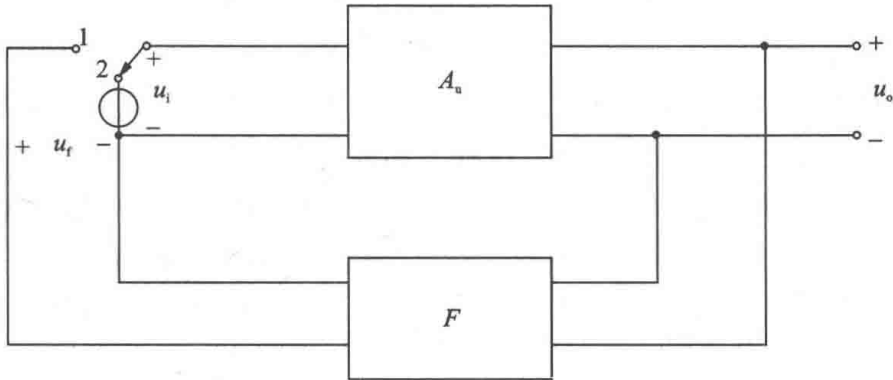


图 4-2-1 振荡电路原理框图

很显然，电路要维持自激振荡，就必须做到

$$\dot{U}_f = \dot{U}_i$$

而

$$\dot{U}_i = \frac{\dot{U}_o}{A_u}, \quad \dot{U}_f = F\dot{U}_o$$

故

$$\dot{U}_o A_u F = \dot{U}_o$$

又因 \dot{U}_o 不等于 0，所以自激振荡的条件是

$$A_u F = 1 \quad (4-2-1)$$

由于 $A_u = |A_u| \angle \varphi_{A_u}$ ， $F = |F| \angle \varphi_F$ ，故从式(4-2-1)可得出两个平衡条件：

(1) 相位平衡条件： $\varphi_{A_u} + \varphi_F = 2n\pi$ ， $n = 0, 1, 2, \dots$ 。

(2) 幅值平衡条件： $|A_u F| = 1$ 。

相位平衡条件保证反馈极性为正反馈，而幅值平衡条件保证反馈有足够的强度。

这两个平衡条件是指在振荡已经建立，输出的正弦波已经产生，电路已进入稳态的情况下，为维持等幅自激振荡需要满足的条件。但它不能解决振荡电路的起振问题，因为在电路刚接通电源时，无 \dot{U}_s 的作用，所以 \dot{U}_i 、 \dot{U}_o 、 \dot{U}_f 均近似为 0，在 $|A_u F| = 1$ 的条件下，电路就会维持这个初始状态而不能起振。因此电路接通电源时，要保证电路从小到大建立起振荡，除了必须满足上述相位平衡条件外，尚需满足的幅值条件是

$$|A_u F| > 1$$

2. 振荡的建立和稳定

既然振荡电路无需外接信号源，那么初始能量从何而来呢？其实振荡器并不是瞬间就进入振荡状态的，一般情况下，当电路接通电源时，电路中总会出现一些噪声（如三极管、电阻等器件内部的热噪声）或瞬时扰动，这些噪声或扰动信号就是振荡的“源”，在满足起振条件时，便会通过放大—正反馈—再放大的循环过程而不断加强，振荡幅度不断增大。那么这个循环过程会不会无限制地持续呢？这是不可能的，因为随着电压幅度的增大，最终会因放大环节的电子器件进入到非线性区使得 $|A_u F| = 1$ ，或因电路外加稳幅措施，使 $|A_u|$ 随振荡幅度的加大而减小到 $|A_u F| = 1$ 。此时，整个电路维持稳定的等幅振荡。从 $|A_u F| > 1$ 到 $|A_u F| = 1$ ，这是自激振荡的建立过程。

电路刚开始起振时，电路中的噪声或扰动信号含有丰富的频谱成分，不同频率的信号只要满足振荡条件，都可以产生自激振荡，这样输出信号就不是单一频率的正弦波。为了获得某一频率的正弦波，振荡电路必须具有选频性。对不同频率的信号分量，能满足自激振荡的应只有某一特定频率的信号，而其他频率成分因不满足振荡条件而被衰减。

因此，正弦波振荡电路除了图 4-2-1 中的放大电路和正反馈电路以外，还应包含选频电路。

又根据选频电路的不同，分为 RC 振荡电路和 LC 振荡电路。

4.3 RC 正弦波振荡电路

实用的 RC 正弦波振荡电路多种多样，这里仅介绍典型的 RC 桥式振荡电路。

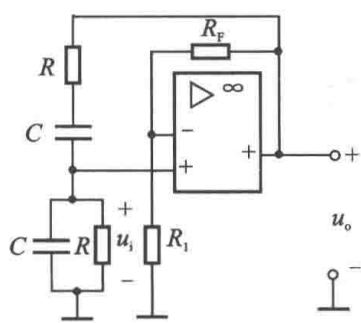


图 4-3-1 RC 振荡电路



图 4-3-1 是一个用集成运放组成的 RC 串并联正弦波振荡电路。电阻 R 和电容 C 构成串并联选频网络，给集成运放同相输入端提供正反馈。电阻 R_F 和 R_1 连接到集成运放的反相输入端，引入负反馈，构成同相比例运算电路，即同相放大器。

对于 RC 选频电路而言，振荡电路的输出电压 u_o 是它的输入电压，它的输出电压送到同相输入端，是运放的输入电压 u_i 。据分析，只有当 $f = f_0 = \frac{1}{2\pi RC}$ ， u_o 和 u_i 才同相，并且满足

$$|F| = \frac{U_i}{U_o} = \frac{1}{3}。而同相比例运算电路的电压放大倍数为$$

$$|A_u| = \frac{U_o}{U_i} = 1 + \frac{R_F}{R_1}$$

要满足 $|A_u F| = 1$ ，则必须使 $|A_u| = 3$ ，即 $1 + \frac{R_F}{R_1} = 3$ ，有 $R_F = 2R_1$ 。

u_o 和 u_i 同相，也就是电路具有正反馈。考虑到起振条件 $|A_u F| > 1$ ，一般选取 R_F 略大于 $2R_1$ ，这个阻值不宜过大，否则会引起波形严重畸变。

在实际电路中，反馈电阻 R_F 常选用负温度系数的热敏电阻，利用它的非线性可以实现自动稳幅。在起振时，由于 u_o 很小，流过 R_F 的电流也很小，于是发热很少，阻值高，使 $R_F > 2R_1$

即 $|A_u F| > 1$, 电路起振。随着 u_o 的幅度逐渐增大, 流过 R_F 的电流随之增大, R_F 因受热而降低阻值, 直到 $R_F = 2R_1$ 时, 振荡稳定。

图 4-3-2 是采用二极管实现自动稳幅的电路, 图中, R_F 分为 R_{F1} 和 R_{F2} 两部分。在 R_{F1} 上正、反向并联两只二极管, 它们在输出电压 u_o 的正负半周分别导通。在起振时, u_o 幅值很小, 尚不足以使二极管导通, 正向二极管相当于开路, 此时 $R_F > 2R_1$ 。而后, 随着 u_o 的幅值增大, 正向二极管导通, 其正向电阻渐渐减小, 直到 $R_F = 2R_1$ 时, 振荡稳定。 R_{F1} 并联两个极性相反的二极管的目的是保证正弦波正、负半周各有一个二极管导通。

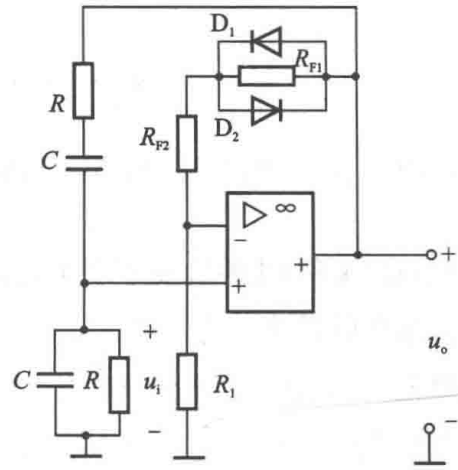


图 4-3-2 利用二极管自动稳幅的 RC 振荡电路

综上所述, RC 桥式正弦波振荡电路以 RC 串并联网络为选频网络和正反馈网络, 以电压串联负反馈放大电路为放大环节, 集成运放工作于线性区, 因此波形失真小, 输出电压幅度稳定。改变振荡频率, 可通过调节 R 和 C 的数值来实现。此外, 普通集成运放的通频带较窄也限制了振荡频率的提高。RC 正弦波振荡电路产生的频率一般不超过 1MHz, 如果要产生更高的频率, 可采 LC 振荡电路。

4.4 LC 正弦波振荡电路

LC 正弦波振荡电路与 RC 桥式振荡电路的组成原则在本质上是相同的, 只是选频网络采用 LC 谐振回路, 可产生高于 1GHz (即 1000MHz) 的正弦波形。在 LC 振荡电路中, 当 $f = f_0$ (f_0 为选频网络谐振频率) 时, 放大电路的放大倍数数值最大, 而其余频率的信号均被衰减。引入正反馈后, 使反馈电压作为放大电路的输入电压, 以维持输出电压, 从而形成了正弦振荡。由于 LC 谐振回路的品质因数高, 故振荡频率的稳定性较好。

LC 正弦波振荡电路常用分立元件组成, 常见的有变压器反馈式和三点式。

4.4.1 变压器反馈式振荡电路



图 4-4-1 是变压器反馈 LC 振荡电路的基本电路, 它由放大电路、变压器反馈电路和 LC 选频电路三部分组成。图中 C_1 和 C_E 分别为耦合电容和旁路电容, 对于振荡频率附近的信号它们实现交流短路。

1. 振荡的产生和稳幅

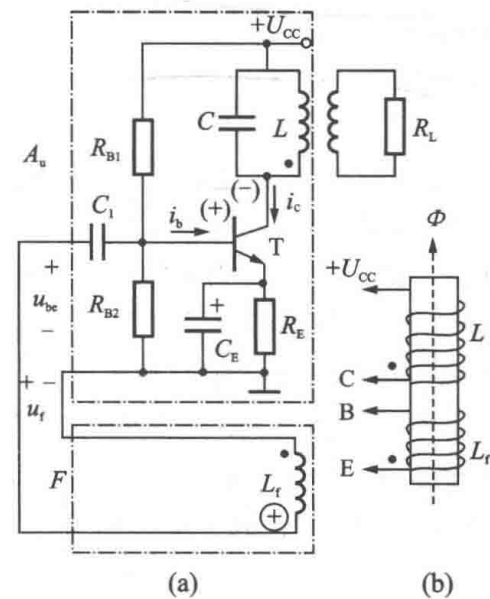
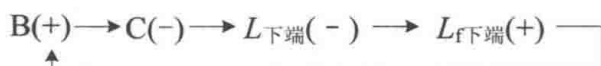


图 4-4-1 LC 正弦波振荡电路

(1) 耦合变压器的 LL_r 的同名端为图示的安排是为了满足相位平衡条件, 即要有正反馈, 这可利用瞬时极性法来判别。在图中, 设某瞬时基极电位为正 (用 (+) 标注), 则



即反馈电压 u_f 下“+”上“-”，与输入电压假设瞬时极性相同，满足正弦波振荡的相位平衡条件。

(2) 在 $|A_u F| > 1$ 的情况下产生自激振荡，输出电压 u_o 的幅值不断增大，当增大到一定程度时，晶体管就进入非线性区工作，它的电流放大倍数 β 将逐渐下降，电压放大倍数 $|A_u|$ 也随之降低，最后达到 $|A_u F| = 1$ 时，振荡幅度自动稳定。只要合理选择变压器原、副边的匝数比及其他电路参数，电路很容易满足起振条件。

2. 振荡频率

LC 选频电路接在集电极电路中，流过交流电流 i_c ，在其两端产生交流电压 u_{ce} (即为输出电压)，它是一个并联交流电路。当发生并联谐振时，其谐振频率为

$$f_0 = \frac{1}{2\pi\sqrt{LC}}$$

则在输出端将得到频率 f_0 的正弦输出信号，其他的频率成分将被衰减。

3. 优缺点

变压器反馈式电路易于产生振荡，输出电压的波形失真不大，应用范围广泛。但是由于输出电压与反馈电压靠磁路耦合，如果耦合不紧密，损耗较大。并且振荡频率的稳定性不高。

4.4.2 三点式振荡电路

LC 振荡电路除了变压器反馈式振荡电路外，还有电感三点式振荡电路 (也称哈特莱 (Hartley) 振荡电路) 和电容三点式振荡电路 (也称考毕兹 (Colpitts) 振荡电路)。

1. 电感三点式振荡电路

为了克服变压器反馈式振荡电路中变压器原、副边线圈耦合不紧密的缺点，采用一个有抽头的电感线圈，电路如图 4-4-2 所示，电感线圈的三点分别和晶体管的三个极相连。 C_1 、 C_2 、 C_E 为大电容，对交流都可视为短路。反馈线圈 L_2 是电感线圈的一部分，通过它将反馈电压送到输入端。这样可保证相位平衡条件，即实现了正反馈。只要电路参数选择得当，电路就可满足起振条件，从而产生正弦波振荡。设 L_1 、 L_2 两个线圈之间的互感为 M ，则电路的振荡频率等于 LC 回路的谐振频率，即

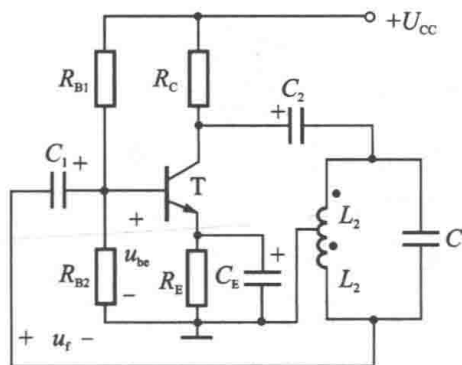


图 4-4-2 电感三点式振荡电路

$$f_0 = \frac{1}{2\pi\sqrt{(L_1 + L_2 + 2M)C}}$$

通常可通过改变电容 C 来调节振荡频率。此种电路一般用于产生几十兆赫以下的正弦信号。

2. 电容三点式振荡电路

为了获得较好的输出电压波形，若将电感三点式振荡电路中的电感换成电容，电容换成电感，就可得到如图 4-4-3 所示的电容三点式振荡电路。电容的三个端分别接于晶体管的三个极。

反馈电压从 C_2 上取出。不难分析，此电路满足相位平衡条件，即保证实现正反馈。在这种振荡电路中，反馈信号通过电容，频率越高，容抗越小，反馈越弱。所以可以削弱高次谐波分量，输出波形较好。这一点正好与电感三点式振荡电路相反，即频率越高，线圈的感抗越大，反馈越强，所以电感三点式振荡电路的输出波形中含有较高的高次谐波分量。电容三点式振荡电路的振荡频率

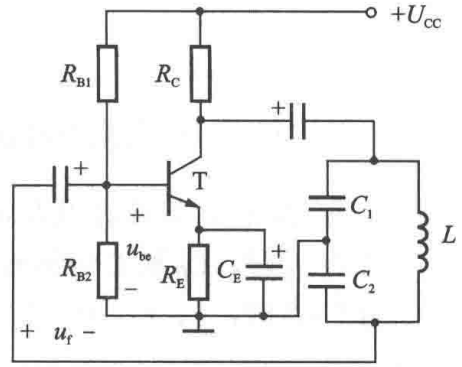


图 4-4-3 电容三点式振荡电路

$$f_0 = \frac{1}{2\pi\sqrt{L\frac{C_1C_2}{C_1+C_2}}}$$

调节振荡频率 f_0 时，要同时调节 C_1 和 C_2 并要保持 C_1 和 C_2 的比值不变，很不方便，因此，通常再与线圈 L 串联一个电容量较小的可变电容器，用它来调节振荡频率。由于 C_1 和 C_2 的容量可选得很小，故振荡频率一般可达到 100MHz 以上。

4.5 石英晶体正弦波振荡电路^A

石英晶体正弦波振荡电路是由石英晶体谐振器(简称石英晶体)作为选频元件构成的。

石英晶体谐振器是利用石英晶体的压电效应制成的一种谐振器件。若在石英晶体的两个电极上加一电压，晶体就会产生机械变形；若在晶体的两侧加机械压力和拉力，则晶体在相应的方向上产生电场，这种现象称为压电效应。如石英晶体的两个管脚加交变电压时，它将会产生一定频率的机械振动，而这种机械振动又会产生交变电场。一般情况下，无论是机械振动的振幅，还是交变电场的振幅都非常小。但是，当交变电场的频率为某一特定值时，振幅骤然增大，产生共振，称为压电振荡。这一特定频率就是石英晶体的固有频率，也称为谐振频率。

石英晶体的符号和等效电路分别如图 4-5-1(a)、(b)所示。石英晶体不振动时，可等效

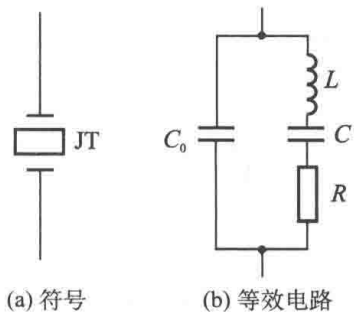


图 4-5-1 石英晶体谐振器

为一个平板电容 C_0 ，称为静态电容，其值取决于晶片的几何尺寸和电极面积，一般为几皮法到几十皮法。当晶片产生振动时，机械振动的惯性等效为动态电感 L ，其值一般为几毫亨到几十亨。晶片的弹性等效为动态电容 C ，其值仅为 $0.01\sim 0.1\text{pF}$ ，因此 $C\ll C_0$ ，晶片的摩擦损耗等效为电阻 R ，其值约为 100Ω ，理想情况下， $R=0$ 。

当等效电路中 L 、 C 、 R 支路产生串联谐振时，该支路呈纯电阻性，等效电阻为 R ，谐振频率为

$$f_s = \frac{1}{2\pi\sqrt{LC}}$$

谐振频率下整个电路的电抗等于 R 并联 C_0 的容抗，又因 $R \ll \frac{1}{\omega_0 C_0}$ ，故可以近似认为石英晶体呈纯阻性，等效电阻为 R 。

当 $f < f_s$ 时， C_0 和 C 电抗较大，起主导作用，石英晶体呈容性。

当 $f > f_s$ 时， L 、 C 、 R 支路呈感性，将与 C_0 产生并联谐振，石英晶体又呈阻性，谐振频率为

$$f_p = \frac{1}{2\pi\sqrt{L\frac{CC_0}{C+C_0}}} = f_s\sqrt{1+\frac{C}{C_0}}$$

由于 $C \ll C_0$ ，所以 $f_p = f_s$ 。

当 $f > f_p$ 时，电抗主要决定于 C_0 ，石英晶体又呈容性。因此，石英晶体电抗的频率特性如图 4-5-2 所示。

只有在 $f_s < f < f_p$ 的情况下，石英晶体才呈感性，并且 C 和 C_0 的容量相差越悬殊， f_s 和 f_p 越接近，石英晶体呈感性的频带越狭窄。

根据品质因数的表达式

$$Q = \frac{1}{R}\sqrt{\frac{L}{C}}$$

由于 R 和 C 的数值很小， L 数值很大，所以 Q 值高达 $10^4 \sim 10^6$ 。而且，因为振荡频率几乎仅取决于晶体的尺寸，所以其稳定度 $\Delta f / f_0$ 可达 $10^{-8} \sim 10^{-6}$ ，一些产品甚至高达 $10^{-11} \sim 10^{-10}$ ，而即使最好的 LC 振荡电路 Q 值也只能达几百，振荡频率的稳定度也只能达到 10^{-5} 。因此，石英晶体的选频特性是其他选频网络不能比拟的。

根据石英晶体在振荡电路中的作用不同，可分别组成并联型和串联型两类晶振电路。

并联型晶振电路的工作频率为 $f_s \sim f_p$ ，石英晶体呈感性，作为电容三点式振荡电路中的回路电感。电路如图 4-5-3 所示，该电路的振荡频率 f_0 接近并略大于 f_s 。

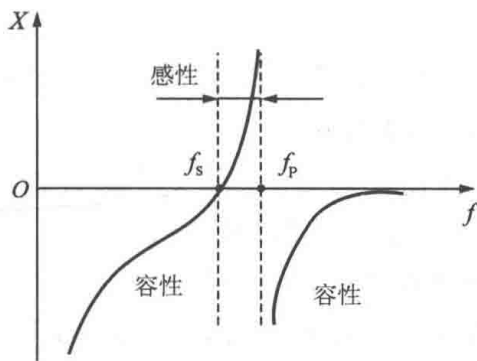


图 4-5-2 电抗频率特性曲线

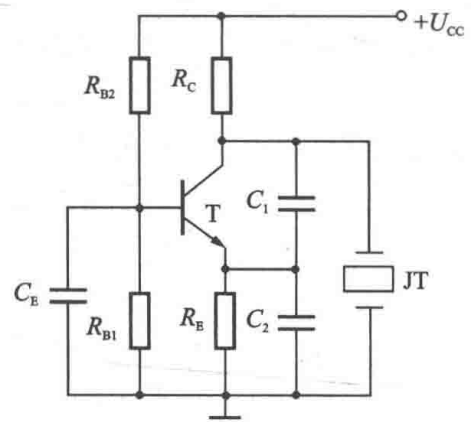


图 4-5-3 并联型石英晶体振荡电路

串联型晶振电路的工作频率等于 f_S ，晶体阻抗最小，呈纯电阻性。电路如图 4-5-4 所示。当频率为 f_S 时，正反馈最强，满足振荡条件。而对其他频率，晶体的阻抗增大，反馈电压幅度减小，相位移增大，电路就不满足振荡条件。

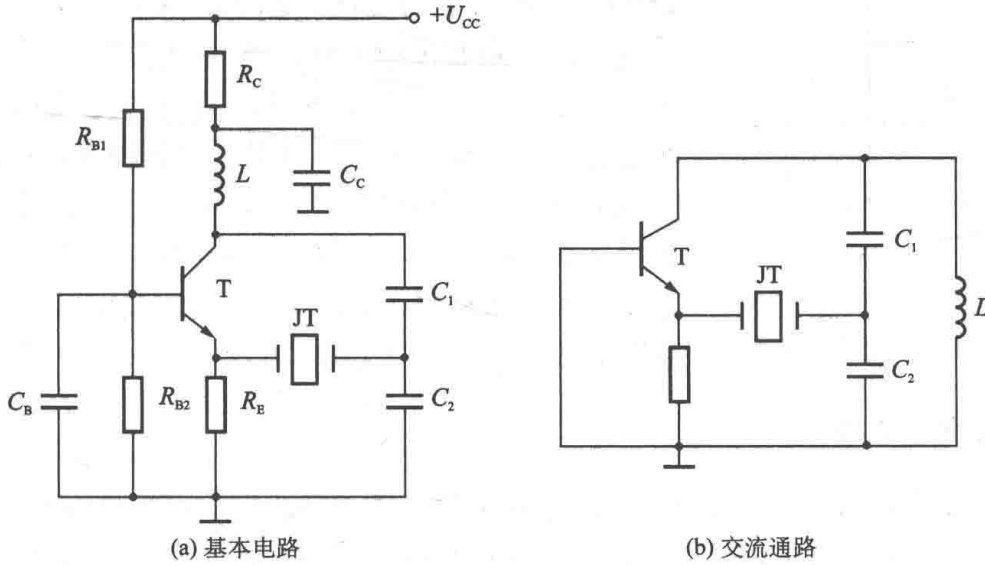


图 4-5-4 串联型石英晶体振荡电路

4.6 非正弦信号发生器*

本节主要讨论矩形波、三角波和锯齿波等非正弦信号发生电路。

4.6.1 矩形波发生电路

因为矩形波电压只有两种状态，不是高电平，就是低电平，所以电压比较器是矩形波发生电路的重要组成部分，图 4-6-1 所示为矩形波发生电路，它由反相输入的滞回比较器和 RC 电路组成。 RC 回路既作为延迟环节，又作为反馈网络，通过 RC 充、放电实现输出状态的自动转换。 D_Z 是双向稳压管，使输出电压的幅度被限制在 $+U_Z$ 或 $-U_Z$ ； R_1 和 R_2 构成正反馈电路， R_2 上的反馈电压 U_T 是输出电压的一部分，即

$$U_T = \pm \frac{R_2}{R_1 + R_2} \cdot U_Z$$

此为阈值电压，因而电压传输特性如图 4-6-2 所示。

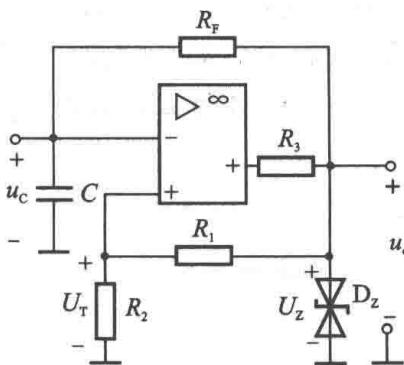


图 4-6-1 矩形波发生电路

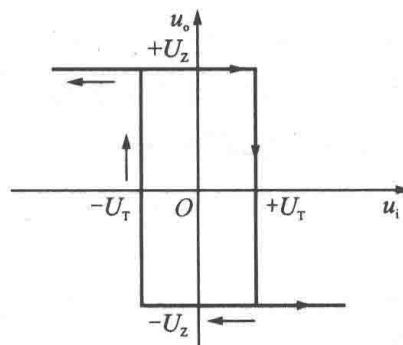


图 4-6-2 电压传输特性



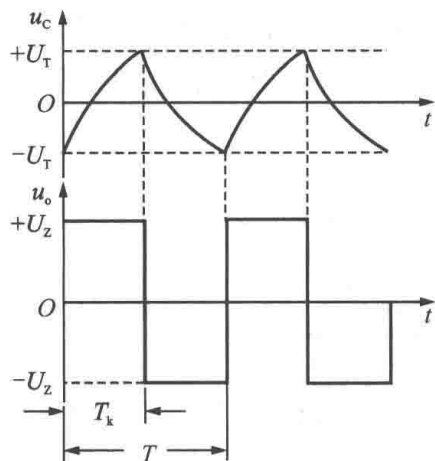


图 4-6-3 矩形波发生电路的波形

R_F 和 C 构成负反馈电路, u_C 加在反相端, u_C 和 U_T 相比较决定 u_o 的极性, R_3 是限流电阻。

设电路已处于稳定工作状态, 假设某一时刻输出电压 $u_o = +U_Z$, 则 U_T 也为正值。这时 $u_C < U_T$, u_o 通过 R_F 对电容 C 充电, u_C 按指数规律上升。当 u_C 上升到等于 U_T 时, u_o 即由 $+U_Z$ 跃变为 $-U_Z$, 与此同时, U_T 也变为 $-U_T$ 。电容 C 开始通过 R_F 放电, 即对 C 反向充电。反相输入端电位 u_C 随时间 t 指数下降, 当下降到 $-U_T$ 时, u_o 即由 $-U_Z$ 又跃变为 $+U_Z$, 而同相输入端的电压由 $-U_T$ 又变回到 $+U_T$, 电容又开始充电。上述过程周而复始, 电路产生了自激振荡, 在输出端得到的是矩形波电压, 如图 4-6-3 所示。

4.6.2 三角波发生电路

在矩形波发生电路中, 当滞回比较器的阈值电压数值较小时, 可将电容两端的电压看成为近似三角波。但是, 一方面这个三角波的线性度较差, 另一方面带负载后将使电路的性能产生变化。实际上, 只要将矩形波电压作为积分运算电路的输入, 在积分运算电路的输出端就得到三角波电压, 如图 4-6-4 所示。

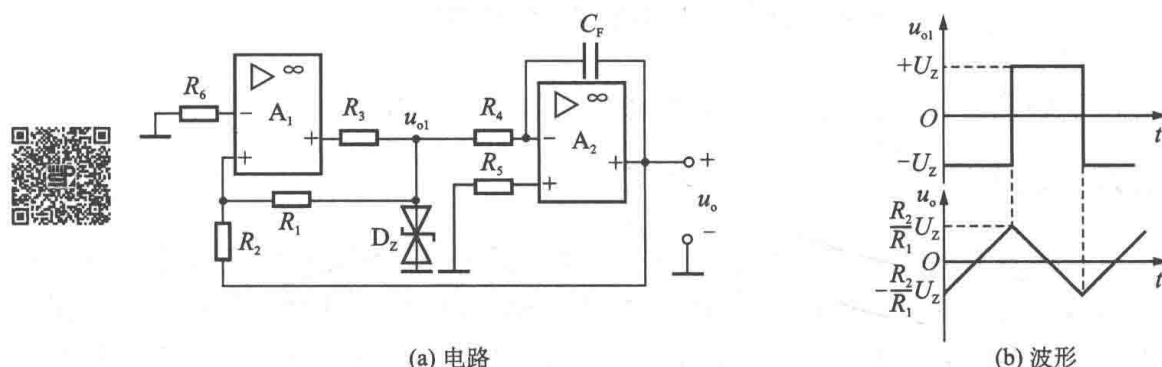


图 4-6-4 三角波发生器

电路的工作稳定后, 设 $t = 0$ 时, $u_{o1} = -U_Z$, 则运放 A_1 的同相输入端对地电压为

$$u_{+1} = \frac{R_2}{R_1 + R_2}(-U_Z) + \frac{R_1}{R_1 + R_2}u_o \quad (4-6-1)$$

式中, 第一项是 A_1 的输出电压 u_{o1} 单独作用时 (A_2 的输出端接“地”短路, 即 $u_o = 0$) 的 A_1 同相输入端的电位; 第二项是 A_2 的输出电压 u_o 单独作用时 (A_1 的输出端接“地”短路, 即 $u_{o1} = 0$) 的 A_1 同相输入端的电位。比较器的参考电压 $u_R = u_{-1} = 0$ 。要使 u_{o1} 从 $-U_Z$ 变为 $+U_Z$, 必须在 $u_{+1} = u_{-1} = 0$ 时, 这时可从式 (4-6-1) 得出

$$u_o = \frac{R_2}{R_1}U_Z$$

即当 u_o 上升到 $\frac{R_2}{R_1}U_Z$ 时, u_{o1} 才能 $-U_Z$ 从变为 $+U_Z$ 。

同理, 当 u_{o1} 为 $+U_Z$ 时, A_1 同相输入端的电位为

$$u_{+1} = \frac{R_2}{R_1 + R_2} U_Z + \frac{R_1}{R_1 + R_2} u_o$$

要使 u_{o1} 从 $+U_Z$ 变为 $-U_Z$ ，也必须在 $u_{+1} = u_{-1} = 0$ 时，这时

$$u_o = -\frac{R_2}{R_1} U_Z$$

如此周期性地变化， A_1 输出的是矩形波电压 u_{o1} ， A_2 输出的是三角波电压 u_o ，所以图 4-6-4 所示电路也称为矩形波-三角波发生器。

4.6.3 锯齿波发生电路

锯齿波电压与三角波电压相比，其不同点在于：锯齿波的上升时间与下降时间不同，一般下降时间远小于上升时间，见图 4-6-6 中 u_o 的波形；而三角波的上升时间与下降时间相等，见图 4-6-4 中的 u_o 波形。由上面三角波信号发生器的分析可知，图 4-6-4 (b) 中波形的上升时间与下降时间即为电容的放电时间和充电时间，而充放电时间与相应的充放电的 RC 有关，因此，只需在图 4-6-4 所示的三角波发生器上做些改进，使电容 C 的充电电阻远小于放电电阻，从而电容的充电时间远小于放电时间，就可得到下降时间远小于上升时间的锯齿波信号。图 4-6-5 即是锯齿波发生电路。由图可见，该电路电容充电电阻为 $R_4 // R_4'$ ，放电电阻为 R_4 。只要 R_4' 远小于 R_4 ，就可得到图 4-6-6 所示的锯齿波。

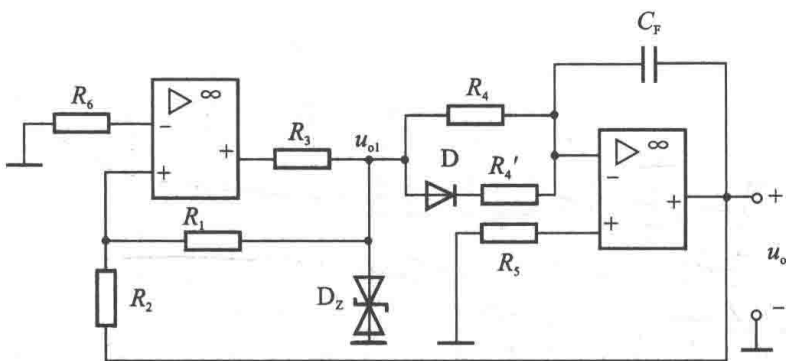


图 4-6-5 锯齿波发生器

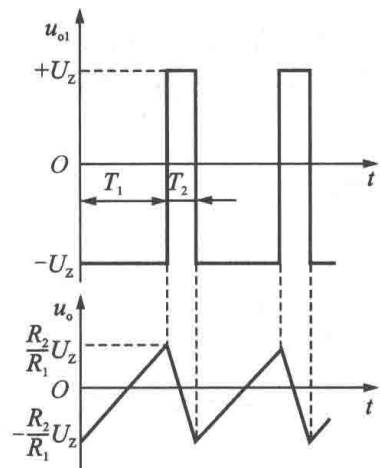


图 4-6-6 锯齿波电压波形

4.7 工程应用

4.7.1 调频无线话筒电路

电路原理如图 4-7-1 所示。调频无线话筒电路由话筒 MIC 电路、调频振荡器和高频功率放大器三部分组成。

话筒可以采集微弱的声音信号，转换为音频信号，送入以 T_1 为核心的低频放大电路进行放大。低频小信号部分只是将信号不失真地略做放大。调频振荡器部分是以 T_2 为核心构成的电容三点式振荡电路，电路产生的高频信号经过变压器 T 耦合至 T_3 ，进行功率放大后送至天

线，即可向周围空间发射无线电波。

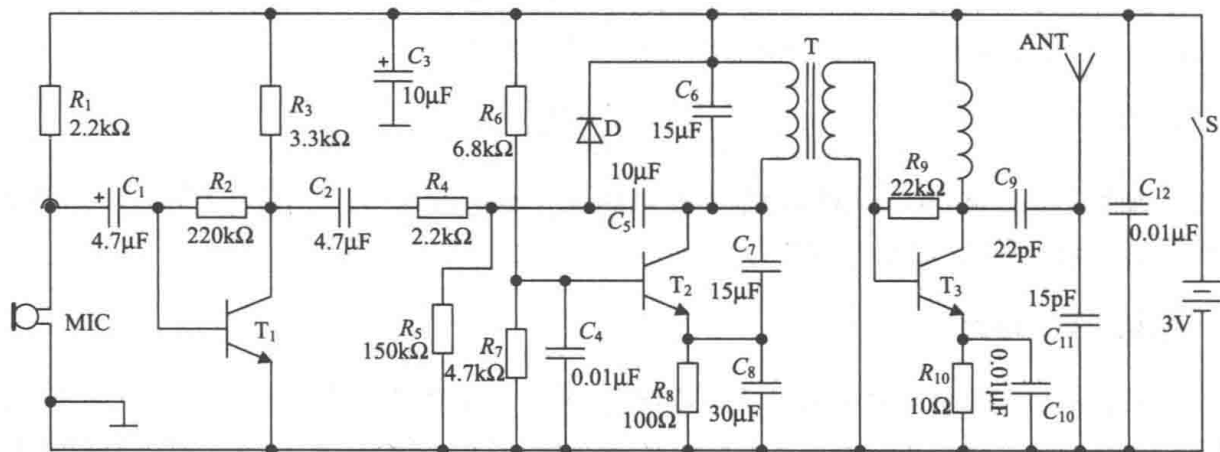


图 4-7-1 调频无线话筒原理图

4.7.2 RC 振荡电路仿真

RC 振荡电路如图 4-3-2 所示，其中运放采用 741，工作电源为 $\pm 12V$ ， D_1 、 D_2 采用 1N4148， $R_1=15k\Omega$ ， $R_{F1}=10k\Omega$ ， $R=5.1k\Omega$ ， R_{F2} 为 $100k\Omega$ 可调电阻， $C=0.033\mu F$ 。运用电路仿真软件观察振荡器由起振到稳定输出电压波形变化的过程，并求振荡频率 f_0 。

按照给定参数建立仿真模型，作瞬态分析，输出波形如图 4-7-2 所示。由图可看出电路起振到振荡稳定的过程。

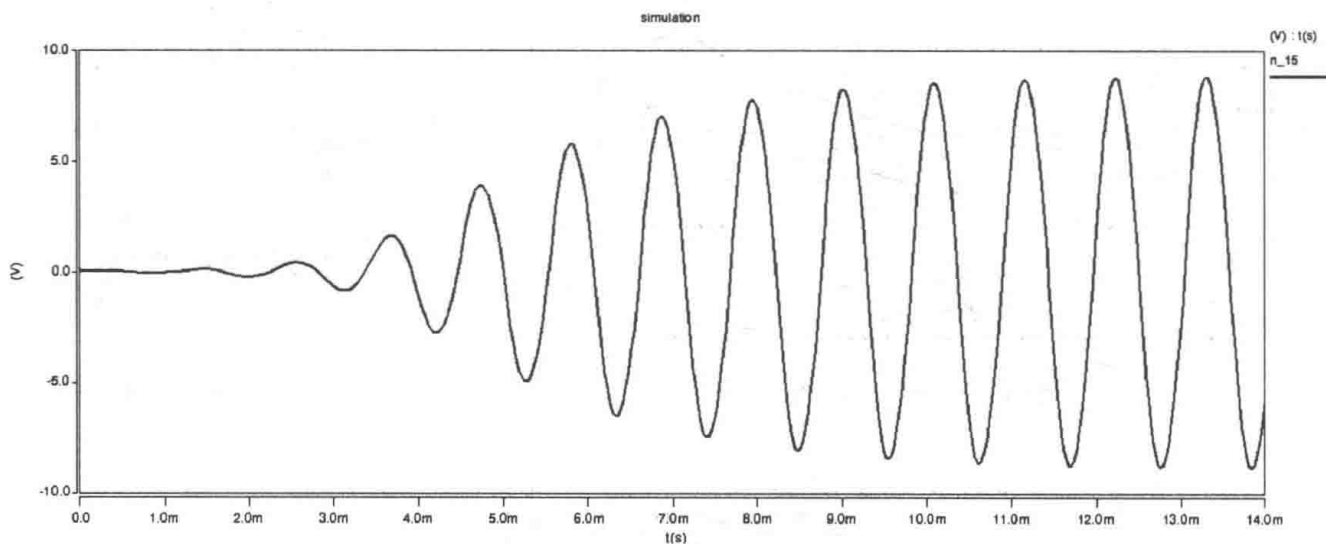


图 4-7-2 RC 正弦波振荡电路的振荡过程

将稳定后的振荡波形放大后如图 4-7-3 所示。

由图 4-7-3 可见，振荡频率 $f_0=932.39Hz$ ，与计算值近似相等。

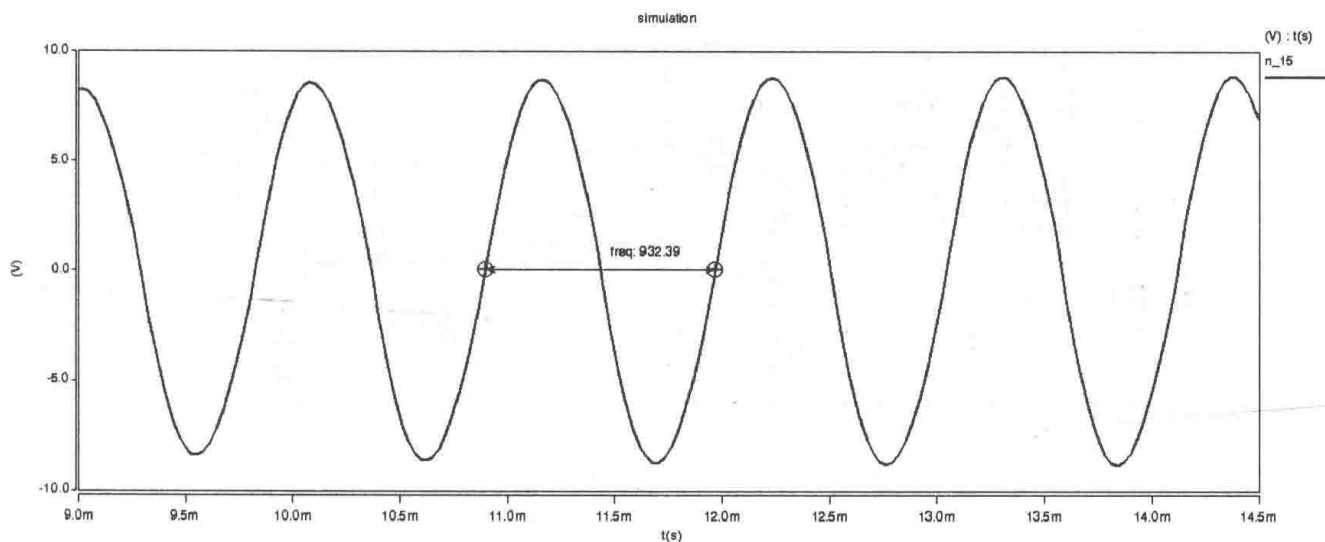
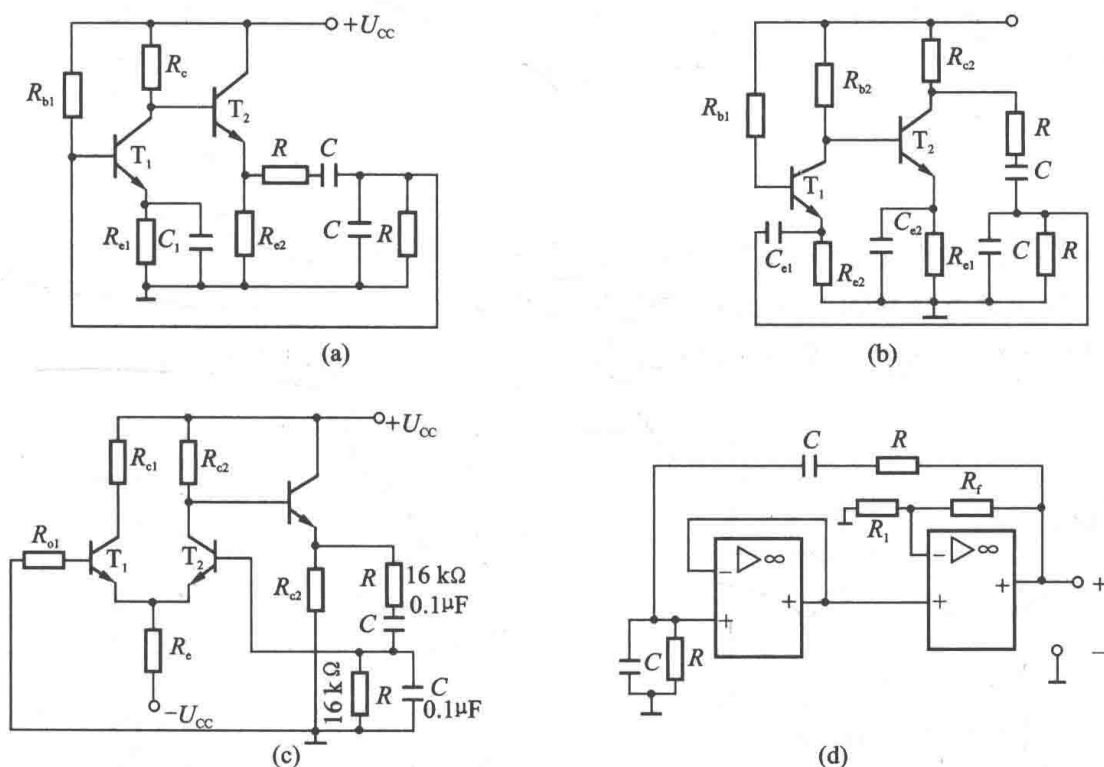


图 4-7-3 RC 正弦波振荡电路

习 题

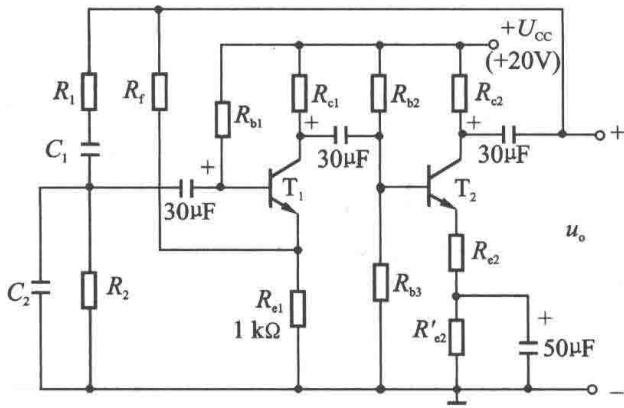
4.1 用相位平衡条件判断图示电路是否可以产生正弦波振荡，并简述理由。假设耦合电容和射极旁路电容很大，可视为对交流短路。



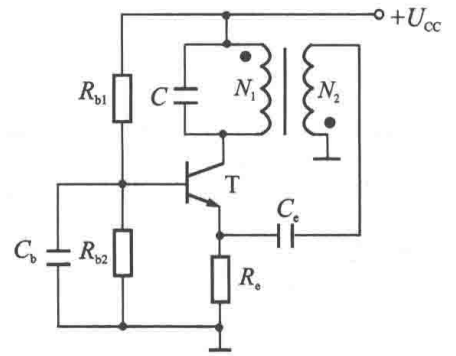
题 4.1 图

4.2 正弦波振荡电路如图所示。(1) 设 $R_1=R_2=R=8.2\text{k}\Omega$, $C_1=C_2=C=0.2\mu\text{F}$, 估算振荡频率 f_0 ; (2) 若电路接线无误且静态工作点正常, 但不能产生振荡, 可能是什么原因? 调整电路中哪个参数最为合适? 调小还是调大? (3) 若输出波形严重失真, 又应如何调整?

4.3 根据相位平衡条件判别图中电路是否可能产生正弦波振荡。

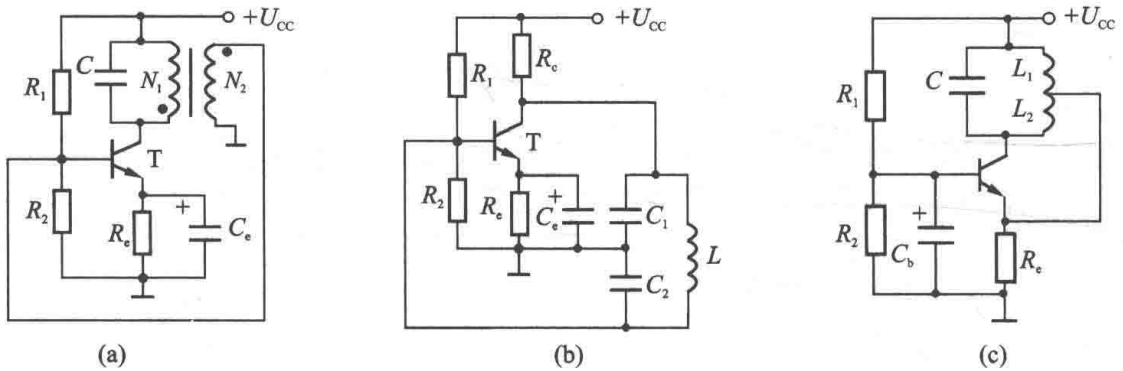


题 4.2 图



题 4.3 图

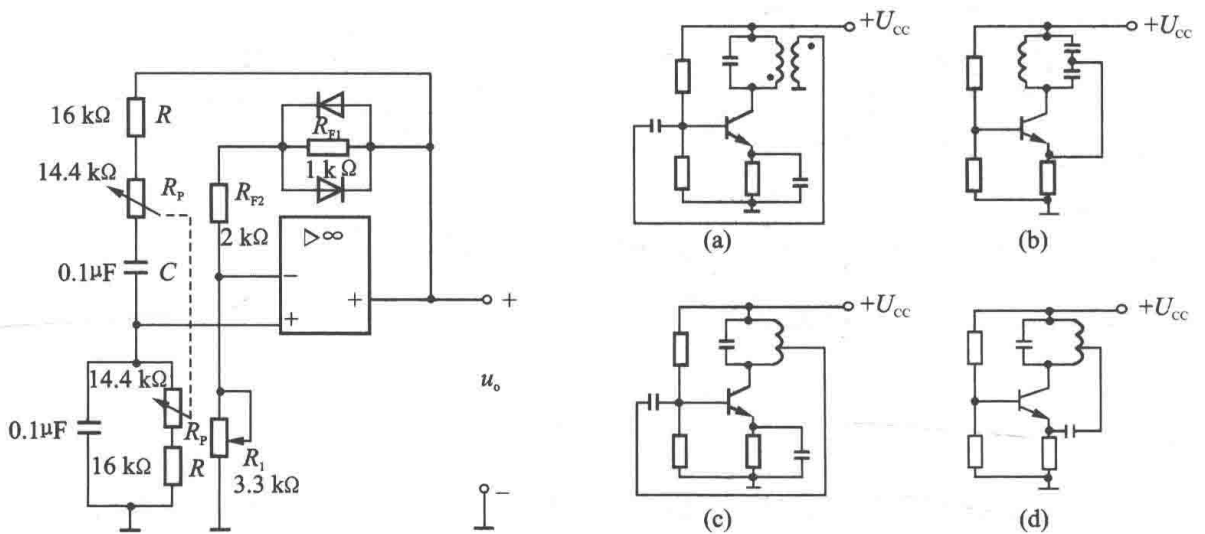
4.4 试检查图中的 LC 正弦波振荡电路是否有错误，如有请指出错误并在图上予以改正。



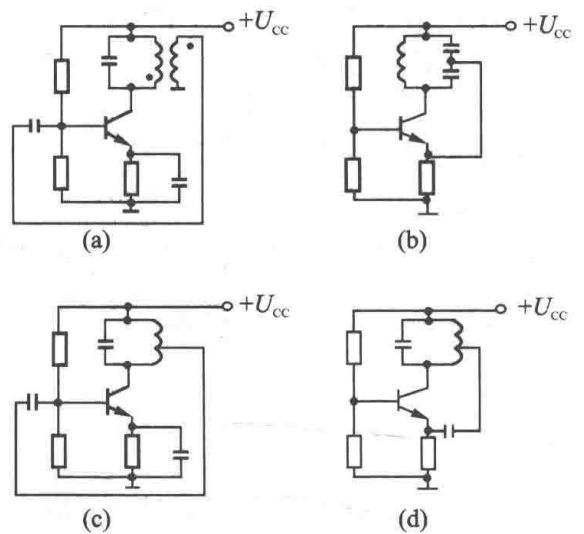
题 4.4 图

4.5 用运算放大器构成的音频发生器的简化电路如图所示。(1) R_1 大致调节到多大才能起振？(2) R_p 为双联电位器，可从 0 调到 $14.4\text{k}\Omega$ ，试求振荡频率的调节范围。

4.6 试用相位平衡条件判断题图所示电路能否产生自激振荡，哪一段上产生反馈电压？

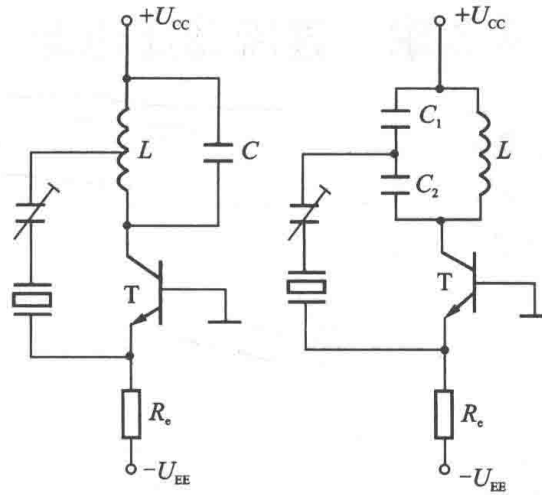


题 4.5 图



题 4.6 图

4.7 两种石英晶体振荡器原理电路如题 4.7 图所示。试说明它属于哪种类型的晶体振荡电路，为什么说这种电路结构有利于提高频率稳定度？



题 4.7 图

第5章 直流稳压电源

内容概要：本章主要讨论整流、滤波、线性稳压电路，简单介绍开关稳压电路的工作原理。

重点要求：理解各部分电路的基本工作原理，了解设计方法，掌握电路中关键元件的选择，以及相关物理量的分析计算。

5.1 发展历史

稳压电源的历史可追溯到19世纪，爱迪生发明灯泡时，就曾考虑过稳压器。到了20世纪初，已经有了一些铁磁稳压器及相关的技术文献。电子管问世不久，科学家研究和设计了电子管直流稳压器。在40年代后期，电子器件与磁饱和元件相结合，构成了电子控制的磁饱和交流稳压器。50年代晶体管的诞生使晶体管串联调整稳压电源成为直流稳压电源的核心。1955年美国科学家Royer首先研制成功了利用磁芯饱和来进行自激振荡的晶体管直流变换器。60年代后期，开关电源、可控硅电源技术得到了快速发展，与此同时，集成稳压器也不断发展。

直至今日，直流稳压电源已被广泛应用于电子计算机、通信、航天、军事电子设备、家电等领域。在日常应用中，大功率直流电源主要由直流发电机和蓄电池等提供，而在电子电路中所用的直流电源则是通过半导体整流、滤波和稳压技术得到一种电压比较稳定的直流稳压电源。

直流稳压电源按稳压电路中调整器件的工作方式分主要有线性稳压电源和开关稳压电源两类。

线性稳压电源的优点是电路简单、纹波小、可靠性高，但体积大、较笨重、变换效率较低；开关稳定电源中通常省略电源变压器，而是直接将交流电经整流滤波后变为电压较高的直流电，其调整器件工作在高频开关状态下，因此开关稳压电源不但稳定可靠、易于小型化而且效率较高。

对电镀、电解及直流电动机调速等，通常需要输出电流较大并且要求输出可调，因此常采用晶闸管整流电路。

5.2 整流滤波电路

整流电路的任务是将交流电变换成直流电，分为可控整流和不可控整流两种。常见的几种整流电路有单相半波、全波、桥式和倍压整流电路。本节主要研究单相半波和桥式不控整流电路，对全波整流及倍压整流电路，希望通过习题来掌握。

5.2.1 单相半波整流电路

单相半波整流电路如图5-2-1(a)所示。它由整流变压器Tr、二极管整流元件D及负载电

阻 R_L 组成。设整流变压器副边的电压为

$$u = \sqrt{2}U \sin \omega t$$

其波形如图 5-2-1 (b) 所示, 在 u 的正半周 ($0 \leq \omega t \leq \pi$) 时, 其极性为上正下负, 即 a 点的电位高于 b 点, 二极管因承受正向电压而导通。这时负载电阻 R_L 上的电压为 u_O , 通过的电流为 i_O 。在二极管导通时, 其正向压降很小, 可以忽略不计, 因此, 在这半个周期内输出电压 $u_O \approx u$ 。

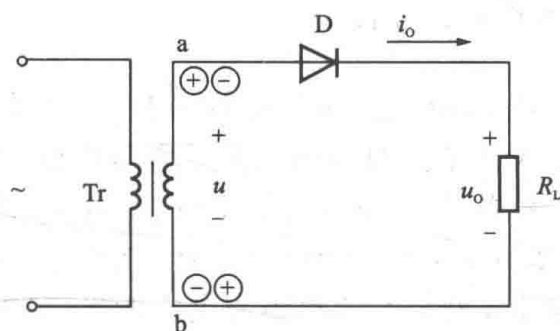
在 u 的负半周 ($\pi \leq \omega t \leq 2\pi$) 时, a 点的电位低于 b 点, 二极管因承受反向电压而截止, 负载电阻 R_L 上没有电压, 即 $u_O \approx 0$, 变压器副边电压 u 全部加在二极管的两端, 二极管承受反向电压。

由上述分析可见, 在负载电阻 R_L 上得到的是半波整流电压 u_O 。该整流电压是单方向脉动的, 其大小是变化的。这种所谓单向脉动电压, 常用一个周期的平均值来说明它的大小。单向半波整流电压的平均值为

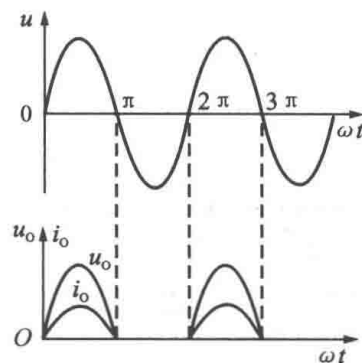
$$U_O = \frac{1}{2\pi} \int_0^\pi \sqrt{2}U \sin \omega t d\omega t = \frac{\sqrt{2}}{\pi} U = 0.45U \quad (5-2-1)$$

该平均值即为输出电压的直流量。式 (5-2-1) 表示整流电压平均值与交流电压有效值之间的关系。由此得出整流电流的平均值

$$I_O = \frac{U_O}{R_L} = 0.45 \frac{U}{R_L}$$



(a) 单向半波整流电路



(b) 电压与电流的波形

图 5-2-1 单相半波整流电路及其电压与电流的波形

在单相半波整流电路中, 流经二极管的电流即为输出电流, 即 $i_D = i_O$, 因此, 二极管导通时所承受的平均电流 $I_D = I_O$ 。二极管不导通时所承受的最高反向电压 U_{DRM} 就是变压器副边交流电压 u 的最大值 U_m , 即

$$U_{DRM} = U_m = \sqrt{2}U$$

需要注意的是, 在电源电路中使用的整流二极管与其他二极管有很大的区别。通常将工作电流大于 100mA 的二极管称为整流二极管, 其工作频率低, 最高反压范围为 25~3000V, 有较大的漏电流 (从微安到毫安), 同时有很大的结电容。

例 5.2.1 某单相半波整流电路如图 5-2-1 (a) 所示。已知负载电阻 $R_L = 1k\Omega$, 变压器副边电压 $U = 20V$, 试求 U_O 、 I_O 及 U_{DRM} , 并选用二极管。

解

$$U_O = 0.45U = 0.45 \times 20 = 9(\text{V})$$

$$I_O = \frac{U_O}{R_L} = \frac{9}{1000} = 9(\text{mA})$$

$$U_{\text{DRM}} = \sqrt{2}U = \sqrt{2} \times 20 = 28.2(\text{V})$$

因此可选用 2AP4(16mA, 50V)的整流二极管, 为了使用安全, 二极管的反向工作峰值电压 U_{RWM} 要选得比 U_{DRM} 大一倍左右。

5.2.2 单相桥式整流电路



半波整流电路很明显浪费了一半的电能, 输出电压平均值较小。与之相比, 全波整流电路可以实现对正负半周电压的充分利用。全波整流电路中以桥式整流电路最为普遍, 如图 5-2-2(a) 所示, 图 5-2-2(b) 是它的简化画法。

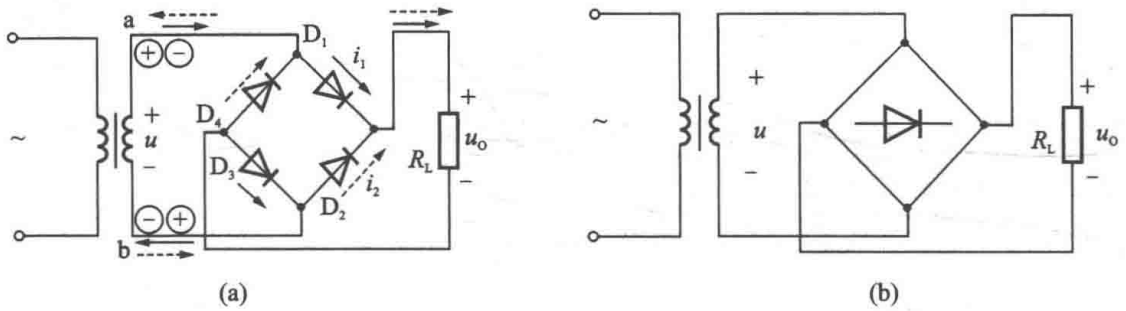


图 5-2-2 单相桥式整流电路

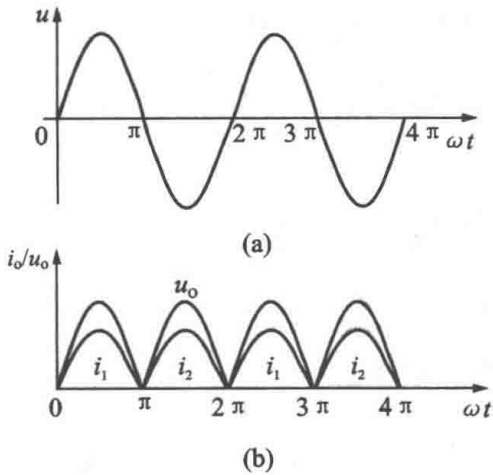


图 5-2-3 单相桥式整流电路的电压电流波形

在变压器副边电压 u 的正半周时, a 点电位高于 b 点电位, 二极管 D_1 、 D_3 处于正向偏置而导通, D_2 、 D_4 处于反向偏置而截止。此时电流 i_1 的路径为: $a \rightarrow D_1 \rightarrow R_L \rightarrow D_3 \rightarrow b$, 如图 5-2-2(a) 中实线箭头所示。

在电压 u 的负半周时, b 点电位高于 a 点电位, 二极管 D_2 、 D_4 处于正向偏置而导通, D_1 、 D_3 则处于反向偏置而截止。此时电流 i_2 的路径为: $b \rightarrow D_2 \rightarrow R_L \rightarrow D_4 \rightarrow a$, 如图 5-2-2(a) 中虚线箭头所示。

可见, 无论电压 u 是在正半周还是在负半周, 负载电阻 R_L 上都有电流流过, 而且方向相同。因此在负载电阻 R_L 上得到单向脉动电压和电流, 其波形如图 5-2-3 所示。

单向全波整流电压的平均值为

$$U_O = \frac{1}{\pi} \int_0^{\pi} \sqrt{2}U \sin \omega t d\omega t = 2 \frac{\sqrt{2}}{\pi} U = 0.9U$$

流过负载电阻 R_L 的电流平均值为

$$I_O = \frac{U_O}{R_L} = 0.9 \frac{U}{R_L}$$

在桥式整流电路中，二极管 D_1 、 D_3 和 D_2 、 D_4 是两两轮流导通的，所以流经每个二极管的平均电流为负载电流的一半，即

$$I_D = \frac{1}{2} I_O = 0.45 \frac{U}{R_L}$$

二极管在截止时，管子两端承受的最大反向电压从图 5-2-2 可以看出，在 u 正半周时， D_1 、 D_3 导通， D_2 、 D_4 截止，此时 D_2 、 D_4 所承受到的最大反向电压均为 u 的最大值，即

$$U_{DRM} = \sqrt{2}U$$

同理，在 u 的负半周， D_1 、 D_3 也受到同样大小的反向电压。

在选择桥式整流电路的整流二极管时，为了工作可靠，应使二极管的最大整流电流 $I_{OM} > I_D$ ，二极管的反向工作峰值电压 $U_{RWM} > U_{DRM}$ 。

综上所述，桥式整流电路输出电压比半波高一倍，纹波小，整流电路在正负半周均工作，变压器得到充分利用，效率高。并且加入滤波环节后二极管承受的最大反压较低。因此，桥式整流电路应用非常广泛。许多制造厂家将 4 个同一型号的二极管集成在一起，制成桥式整流器供电路设计时选用。如图 5-2-4 所示是桥式整流器 3 种等效的电路符号，每种电路符号的 4 个管脚分别为：两个 AC 管脚接交流输入信号（变压器的输出），由于交流信号没有正负之分，所以这两个管脚可以混用。另外，“+”管脚为桥式整流器的输出正极，“-”管脚为输出负极，这两个极是桥式整流器的输出。由于信号经过整流已经具有极性之分，所以正负极不可混用，否则将烧毁负载。

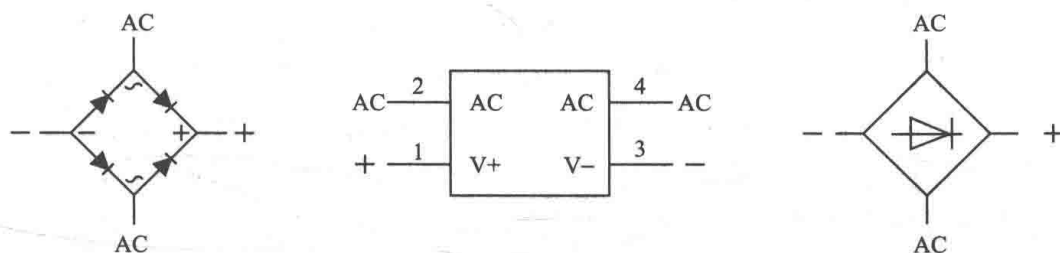


图 5-2-4 桥式整流器的 3 种电路符号

例 5.2.2 设计一台输出电压为 20V，输出电流为 1A 的直流电源。采用单相桥式整流电路，交流电源电压为 220V。(1) 如何选用晶体二极管？(2) 求变压器的变比及容量。

解 (1) 每个二极管通过的平均电流

$$I_D = \frac{1}{2} I_O = 0.5 \text{ A}$$

变压器副边电压的有效值为

$$U = U_O / 0.9 = 20 / 0.9 \approx 22.2 \text{ (V)}$$

考虑变压器副边绕组及管子上的压降，变压器的副边电压大约要高出 10%，即 $U_1 = 22.2 \times 1.1 \approx 24.4 \text{ (V)}$ ，因此整流二极管所承受的最高反向电压为

$$U_{DRM} = \sqrt{2}U_1 = 1.41 \times 24.4 \approx 34.5 \text{ (V)}$$

因此可选择 2CZ11A 晶体二极管，其最大整流电流为 1A，反向工作峰值电压为 100V。

(2) 变压器的变化

$$K = 220/24.4 \approx 9.0$$

变压器副边电流的有效值为

$$I = I_0/0.9 = 1/0.9 \approx 1.1(\text{A})$$

变压器的容量为

$$S = U_1 I = 24.4 \times 1.1 = 26.8(\text{V} \cdot \text{A})$$

可选用 $30\text{V} \cdot \text{A}$, $220/25\text{V}$ 的变压器。

5.2.3 三相桥式整流电路

单相整流电路的输出功率一般为几瓦到几百瓦, 常用在电子仪器中。然而在某些供电场合要求整流功率高达几千瓦以上, 若仍采用单相整流电路, 通常会造成三相电网负载不平衡,

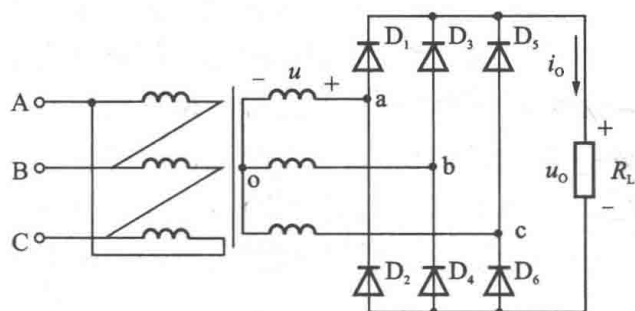


图 5-2-5 三相桥式整流电路

影响供电质量。为此, 常采用三相桥式整流电路, 如图 5-2-5 所示。三相桥式整流电路经三相变压器接交流电源。变压器的副边为星形连接, 其三相电压 u_a 、 u_b 、 u_c 的波形如图 5-2-6(a) 所示。

图 5-2-5 中 D_1 、 D_3 、 D_5 组成一组, 其阴极连在一起; D_2 、 D_4 、 D_6 组成另一组, 其阳极连在一起。每一组中三管轮流导通。第一组中阳极电位最高者导通, 第二组中阴极电位最低者导通。同一时间有两个管导通。例如在 $0 \sim t_1$ 期间(图 5-2-6(a)), c 相电压为正, b 相电压为负, a 相电压虽然也为正, 但低于 c 相电压。因此, 在这段时间内, 图 5-2-5 电路中的 c 点电位最高, b 点电位最低。于是二极管 D_5 和 D_4 导通。如果忽略正向管压降, 加在负载上的电压 u_0 就是线电压 u_{cb} 。由于 D_5 导通, D_1 和 D_3 的阴极电位基本上等于 c 点的电位, 因此两管截止。而 D_4 导通, 又使 D_2 和 D_6 的阳极电位接近 b 点的电位, 故 D_2 和 D_6 也截止。在这段时间内的电流通路为

$$c \rightarrow D_5 \rightarrow R_L \rightarrow D_4 \rightarrow b$$

在 $t_1 \sim t_2$ 期间, 从图 5-2-6(a) 可以看出, a 点电位最高, b 点电位仍然最低。因此从图 5-2-5 可见, 电流通路为

$$a \rightarrow D_1 \rightarrow R_L \rightarrow D_4 \rightarrow b$$

即 D_1 和 D_4 导通, 其余四个二极管都截止。负载电压即为线电压 u_{ab} 。

同理, 在 $t_2 \sim t_3$ 期间, a 点电位最高, c 点电位最低, 电流通路为

$$a \rightarrow D_1 \rightarrow R_L \rightarrow D_6 \rightarrow c$$

依次类推, 就可以列出图 5-2-5 中所示的二极管的导通次序。共阴极连接的三个管(D_1 、 D_3 、 D_5)在 t_1 、 t_3 、 t_5 等时刻轮流导通; 共阳极连接的三个管(D_2 、 D_4 、 D_6)在 t_2 、 t_4 、 t_6 等时刻轮流导通。负载所得整流电压 u_0 的大小等于三相相电压的上下包络线间的垂直距离(也就是每个时刻最大一个线电压的值), 如图 5-2-6(b) 所示, 它的脉动较小。

由于线电压 u_{ab} 在相位上比相电压 u_a 超前 30° , 即

$$u_{ab} = \sqrt{2}U_{ab} \sin(\omega t + 30^\circ)$$

则由图 5-2-6(b) 可得

$$\begin{aligned} U_O &= \frac{1}{\pi/3} \int_{\pi/6}^{\pi/2} \sqrt{2}U_{ab} \sin(\omega t + 30^\circ) d\omega t \\ &= \frac{3}{\pi} \int_{\pi/6}^{\pi/2} \sqrt{2} \cdot \sqrt{3}U_a \sin(\omega t + 30^\circ) d\omega t \\ &= 2.34U_a = 2.34U \end{aligned}$$

式中, U 为变压器副边相电压的有效值。

负载电流 i_O 的平均值为

$$I_O = \frac{U_O}{R_L} = 2.34 \frac{U}{R_L}$$

由于在一个周期中, 每个二极管只有三分之一的时间导通(导通角为 120°), 因此流过每个管的平均电流为

$$I_D = \frac{1}{3} I_O = 0.78 \frac{U}{R_L}$$

每个二极管所承受的最高反向电压为变压器副边线电压的幅值, 即

$$U_{DRM} = \sqrt{3}U_m = \sqrt{3} \times \sqrt{2}U = 2.45U$$

将常见的几种整流电路列成表 5-2-1, 以便比较。

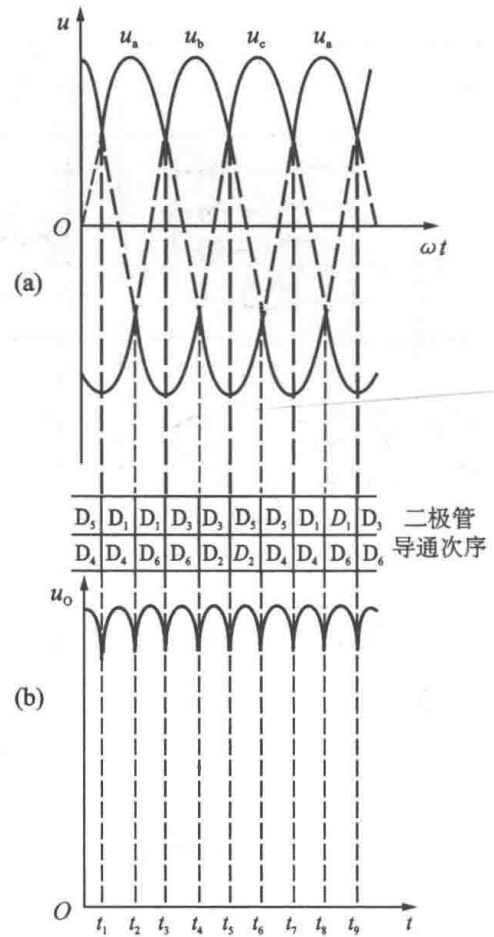


图 5-2-6 三相桥式整流电压的波形

表 5-2-1 常见的几种整流电路

类型	电路	整流电压 u_O 的波形	整流电压平均值 U_O	二极管电流平均值 I_D	二极管承受的最高反向电压 U_{DRM}	变压器副边电流有效值 I
单相半波			$0.45U$	I_O	$\sqrt{2}U$	$1.57I_O$
单相全波			$0.9U$	$\frac{1}{2}I_O$	$2\sqrt{2}U$	$0.79I_O$
单相桥式			$0.9U$	$\frac{1}{2}I_O$	$\sqrt{2}U$	$1.11I_O$

续表

类型	电路	整流电压 u_o 的波形	整流电压平均值 U_o	二极管电流平均值 I_D	二极管承受的最高反向电压 U_{DRM}	变压器副边电流有效值 I
三相半波			$1.17U$	$\frac{1}{3}I_o$	$\sqrt{3} \times \sqrt{2}U$	$0.59I_o$
三相桥式			$2.34U$	$\frac{1}{3}I_o$	$\sqrt{3} \times \sqrt{2}U$	$0.82I_o$

例 5.2.3 试证明单相桥式整流时变压器副边电流的有效值 $I=1.11I_o$ 。

解

$$I_o = \frac{1}{\pi} \int_0^{\pi} I_m \sin \omega t d\omega t = \frac{2I_m}{\pi}$$

$$I = \sqrt{\frac{1}{\pi} \int_0^{\pi} (I_m \sin \omega t)^2 d\omega t} = \frac{I_m}{\sqrt{2}}$$

或

$$I = \frac{\pi}{2\sqrt{2}} I_o = 1.11I_o$$

5.2.4 滤波电路

由上述整流电路的介绍可以发现，无论哪一种整流电路都无法去除纹波，它们只具有不改变极性的直流意义。为了得到真正的直流量，可以利用低通滤波器滤除这些纹波成分。下面介绍几种常用的滤波电路。

1. 电容滤波电路

图 5-2-7 所示为最简单的电容滤波电路。在单相半波整流电路的直流输出侧并联一电容器 C ，利用电容器的充放电作用，使输出电压趋于平滑。下面分析该电路的工作原理。设变压器副边电压为

$$u = \sqrt{2}U \sin \omega t$$

从图 5-2-8(a) 可以看出，在输出波形的 Oa 段，二极管 D 导通，电源 u 在向负载 R_L 供电的同时又对电容 C 充电。如果忽略变压器的内阻抗及二极管正向压降，电容电压 $u_C (u_o = u_C)$ 将随输入电压 u 按正弦规律上升至幅值 a 点，而后 u_C 随 u 下降至 b 点。过 b 点，因正弦电压 u 的下降速率增大，而电容 C 经负载电阻 R_L 放电的时间常数 ($\tau = R_L C$) 较大，故 u_C 下降较慢，则 $u < u_C$ ，使二极管 D 截止，这时电容 C 对负载电阻 R_L 按指数规律放电。当 u_C 降至 c 点以后， u 又大于 u_C ，二极管又导通，电容 C 再次充电……这样循环下去，电源电压 u 周期性变化，电容 C 周而复始地进行充电和放电，使输出电压脉动减小。

电容 C 放电快慢取决于时间常数 τ 的大小，时间常数越大，电容 C 放电越慢，输出电压 u_o 就越平坦，平均值也越高。电容滤波电路输出特性如图 5-2-9 所示，从图中可见，电容滤

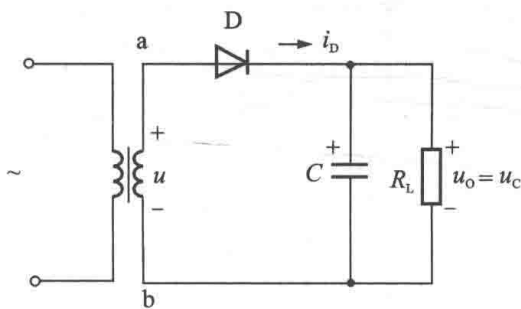


图 5-2-7 单相半波整流电容滤波电路

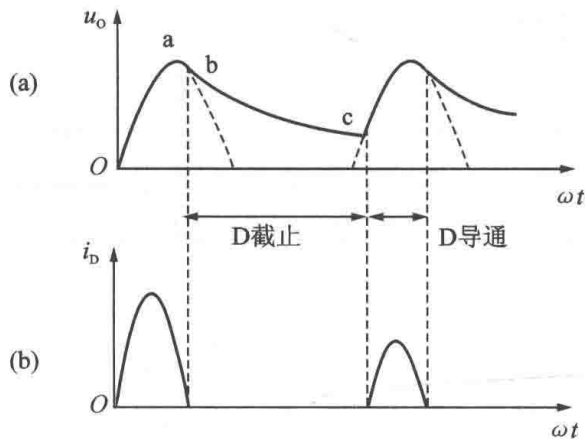


图 5-2-8 半波整流电容滤波电路的波形图

波电路的输出电压在负载变化时，波动较大，说明它的带负载能力较差，只适合于负载较小且变化不大的场合。

一般常用如下经验公式估算电容滤波时的输出电压平均值。

半波: $U_O = U$

全波: $U_O = 1.2U$

为了获得较平滑的输出电压，一般要求 $R_L \geq (10 \sim 15) / (\omega C)$ ，即

$$R_L C \geq (3 \sim 5) T / 2 \quad (5-2-2)$$

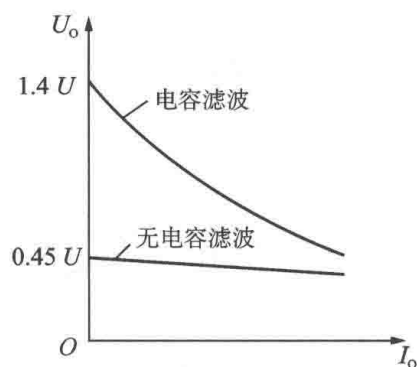


图 5-2-9 电容滤波电路输出特性

式中， T 为交流电压的周期。选择滤波电容 C 时，应确保即使在空载和高输入电压等最坏情况下，也能够输出满足要求的稳定电压，一般选择体积小，容量大的电解电容器。应注意，普通电解电容器有正、负极性，使用时正极必须接高电位端，如果接反会造成电解电容器的损坏。

加扼流线圈前 — 加扼流线圈后

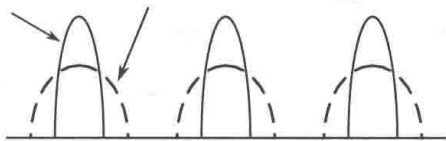


图 5-2-10 加扼流线圈前后二极管中电流

由图 5-2-8 (b)可见，加入滤波电容以后，二极管导通时间缩短，且在短时间内承受较大的冲击电流 ($i_C + i_O$)，为了保证二极管的安全，选管时应放宽裕量。另外，可以在整流电路和滤波电容之间串入扼流线圈 L ，即后面所介绍的复合滤波，如图 5-2-13 (a)所示。扼流线圈的阻抗将抑制冲击电流的峰值，使其降低，同时使二极管的电流导通角增大，如图 5-2-10 所示。整流后，电压纹波将进一步减小。

在单相半波整流电容滤波电路中，二极管承受的反向电压 $u_{DRM} = u + u_C$ ，当负载开路时，二极管承受的反压最高

$$U_{DRM} = 2\sqrt{2}U$$

表 5-2-2 列出了几种常用的电容滤波整流电路中二极管截止时所承受的最高反向电压 U_{DRM} 值，其中 U 为变压器副边电压的有效值。

例 5.2.4 设计一桥式整流电容滤波电路 (图 5-2-11)。要求输出电压 $U_O = 48V$ ，已知负载电阻 $R_L = 100\Omega$ ，交流电源频率为 $50Hz$ ，试选择整流二极管和滤波电容器。

表 5-2-2 截止二极管上的最高反向电压 U_{DRM}

电路	无滤波电容	有滤波电容
单相半波整流	$\sqrt{2}U$	$2\sqrt{2}U$
单相全波整流	$2\sqrt{2}U$	$2\sqrt{2}U$
单相桥式整流	$\sqrt{2}U$	$\sqrt{2}U$

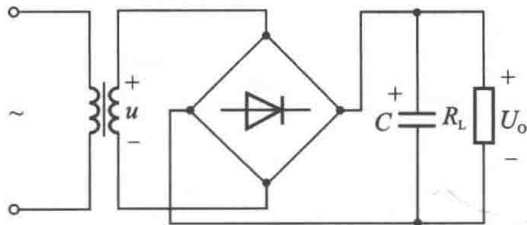


图 5-2-11 例 5.2.4 的图

整流二极管承受的最高反向电压

$$U_{DBM} = \sqrt{2}U = 1.41 \times 40 = 56.4 \text{ (V)}$$

因此可选择 2CZ11A 作整流二极管, 其最大整流电流为 1A, 最高反向工作电压为 100V。再根据式 (5-2-2), 取 $R_L C = 5T/2 = 5 \times 0.02/2 = 0.05 \text{ (s)}$ 。

$$C = 0.05/R_L = 0.05/100 = 500 \times 10^{-6} \text{ (F)} = 500 \text{ (}\mu\text{F)}$$

电容器所承受的最高电压为

$$U_{CM} = \sqrt{2}U = 1.41 \times 40 = 56.4 \text{ (V)}$$

可选择耐压为 100V、容量为 500 μ F 的电解电容器。

2. 电感滤波电路

电感滤波电路如图 5-2-12 所示, 即在整流电路与负载电阻 R_L 之间串联一个电感 L , 由于在电流变化时电感线圈中将产生自感电动势来阻止电流的变化, 使电流脉动趋于平缓, 从而起到滤波作用。

电感滤波适用于负载电流较大的场合。它的缺点是体积大、笨重且存在电磁干扰。

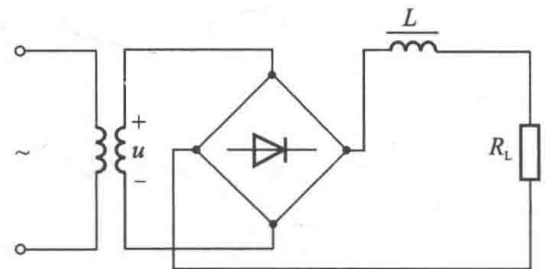


图 5-2-12 电感滤波电路

3. 复合滤波电路

单独使用电容或电感构成的滤波电路中, 滤波效果不够理想, 为了满足较高的滤波要求, 常采用电容和电感组成的 LC 、 CLC (π 形) 等复合滤波电路, 其电路形式如图 5-2-13 (a)、(b) 所示。这两种滤波电路适用于负载电流较大, 要求输出电压脉动较小的场合。在负载较轻时, 经常采用电阻替代笨重的电感, 构成如图 5-2-13 (c) 所示的 CRC 型滤波电路, 同样可以获得脉动很小的输出电压。但电阻对交、直流均有压降和功率损耗, 故只适用于负载电流较小的场合。

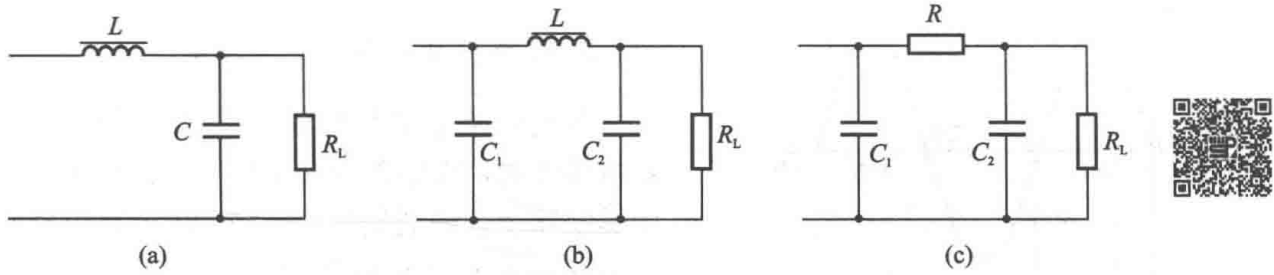


图 5-2-13 复合滤波电路

5.3 单相可控整流电路[△]

5.3.1 单相半波可控整流电路

将前文所介绍的单相半波整流电路中的二极管用晶闸管代替，就成为单相半波可控整流电路。下面分析可控整流电路在接电阻性负载和电感性负载时的工作情况。

1. 电阻性负载

由图 5-3-1 可见，在输入交流电压 u 的正半周时，晶闸管 T 承受正向电压。如果在 $\omega t_1 = \alpha$ 处(图 5-3-2(a))给控制极加上触发脉冲 u_g (图 5-3-2(b))，晶闸管导通，负载上得到电压。当交流电压 u 下降到接近于零值时，晶闸管正向电流小于维持电流而关断。在电压 u 的负半周时，晶闸管承受反向电压，不可能导通，负载电压和电流均为零。在第二个正半周内，再在相应的 $\omega t_2 = 2\pi + \alpha$ 处加入触发脉冲，晶闸管重新导通。因此，在负载 R_L 上就可以得到如图 5-3-2(c) 所示的电压波形。图 5-3-2(d) 所示的波形为晶闸管所承受的正向和反向电压，其最高正向和反向电压均为输入交流电压的幅值 $\sqrt{2}U$ 。

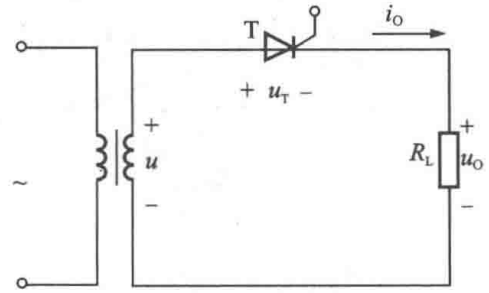


图 5-3-1 接电阻性负载的单相半波可控整流电路

晶闸管在正向电压下不导通的范围称为控制角(又称移相角)，用 α 表示，而导电范围则称为导通角，用 θ 表示(图 5-3-2(c))。显然，在晶闸管承受正向电压的时间内，改变控制极触发脉冲的输入时刻(移相)就改变了控制角 α 的大小，也就改变了晶闸管的导通范围 θ ，负载上得到的电压波形就随着改变，这样就控制了负载上输出电压的大小。可见，导通角 θ 越大，输出电压越高。整流输出电压的平均值可以用控制角表示，即

$$U_O = \frac{1}{2\pi} \int_{\alpha}^{\pi} \sqrt{2}U \sin \omega t d\omega t = 0.45U \cdot \frac{1 + \cos \alpha}{2}$$

由上式可见，当 $\alpha = 0^\circ$ 时($\theta = 180^\circ$)，晶闸管在正半周全导通， $U_O = 0.45U$ ，输出电压最高，与不可控二极管单相半波整流电压相同。若 $\alpha = 180^\circ$ ， $U_O = 0$ ，这时 $\theta = 0^\circ$ ，晶闸管全关断。

负载电阻中电流的平均值为

$$I_O = \frac{U_O}{R_L} = 0.45 \frac{U}{R_L} \cdot \frac{1 + \cos \alpha}{2}$$

该电流即为通过晶闸管的平均电流。

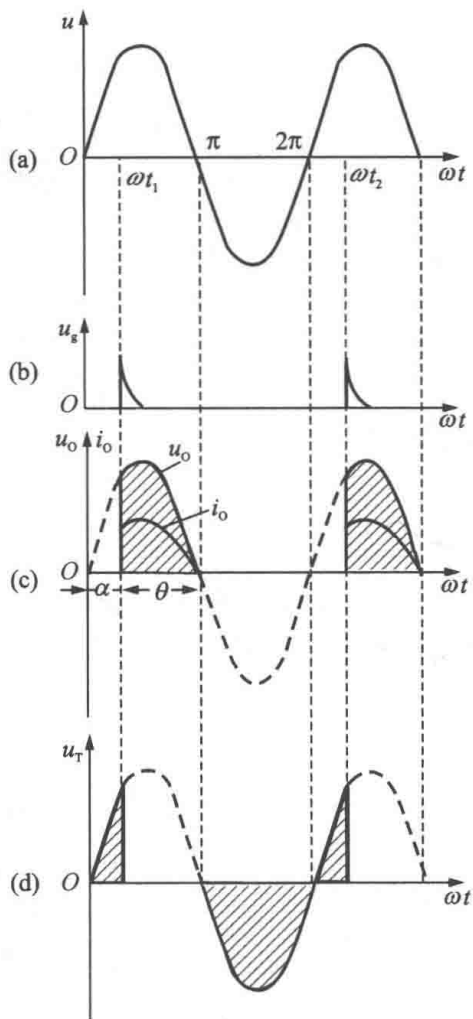


图 5-3-2 接电阻性负载时单相半波可控整流电路的电压与电流波形

2. 电感性负载与续流二极管

在电机调速等实际应用中，其负载的性质大多是电感性的，它们既含有电感，又含有电阻。由于电感中储存有磁场能量，它是储能元件，因此，整流电路接电感性负载和接电阻性负载的情况大不相同，其输出波形有较大差别。

电感性负载可用串联的电感元件 L 和电阻元件 R 表示(图 5-3-3)。当晶闸管刚触发导通时，由于电感中的能量不能跃变，从而在电感元件中产生阻碍电流变化的感应电动势(其极性在图 5-3-3 中为上正下负)，以使电路中电流不能跃变，由零逐渐上升(图 5-3-4(a))。

当电流到达最大值时，感应电动势为零，而后电流减小，电动势 e_L 也就改变极性(在图 5-3-3 中为下正上负)。此后，在交流电压 u 到达零值之前， e_L 和 u 极性相同，晶闸管当然导通。即使电压 u 经过零值变负之后，只要 e_L 在数值上大于 u ，晶闸管继续承受正向电压，电流仍将继续流通(图 5-3-4(a))。只要晶闸管中的电流大于维持电流，晶闸管就不可关断，负载上出现了负电压。当电流下降到维持电流以下时，晶闸管才关断，并且立即承受反向电压，如图 5-3-4(b) 所示。

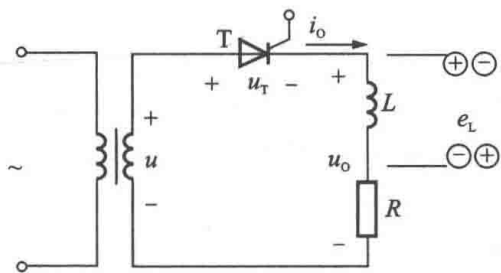


图 5-3-3 接电感性负载的可控整流电路

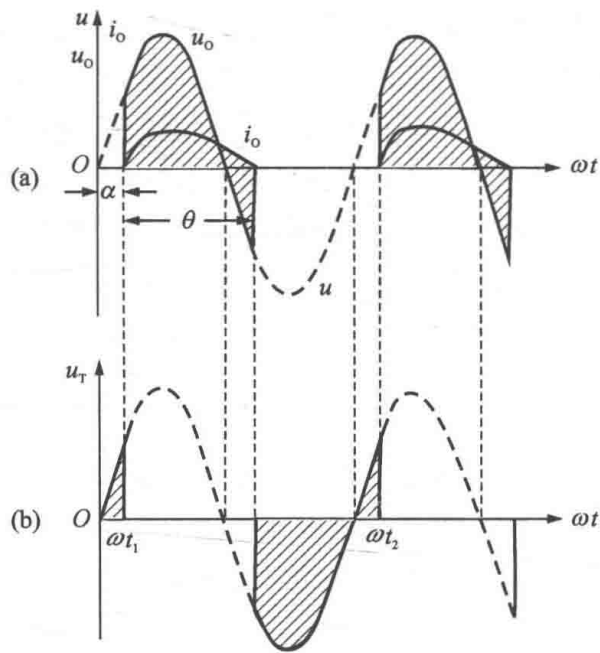


图 5-3-4 接电感性负载时可控整流电路的电压与电流波形

由此可见,在单相半波可控整流电路接电感性负载时,晶闸管导通角 θ 将大于 $(180^\circ-\alpha)$ 。负载电感越大,导通角 θ 越大,在一个周期中负载上负电压所占的比重就越大,整流输出电压和电流的平均值就越小。

为了使晶闸管在电源电压 u 降到零值时能及时关断,使负载不出现负电压,必须在电感性负载两端并联一个二极管 D (图 5-3-5)来解决上述问题。当交流电压 u 过零值变负后,二极管因承受正向电压而导通,于是负载上由感应电动势 e_L 产生的电流经过这个二极管形成回路。因此这个二极管称为续流二极管。这时负载两端的电压近似为零,晶闸管因承受反向电压而关断。此时,负载电阻上消耗的能量是电感元件释放的能量。

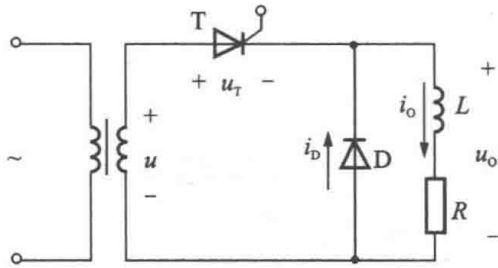


图 5-3-5 与电感性负载并联续流二极管

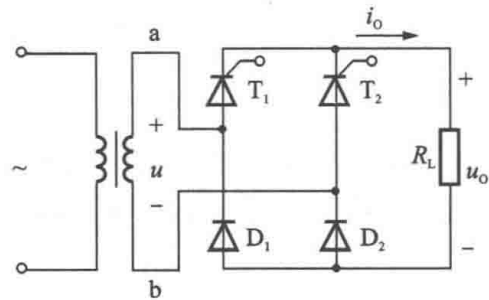


图 5-3-6 接电阻性负载的单相半控桥式整流电路

5.3.2 单相半控桥式整流电路

图 5-3-6 所示为半控桥式整流电路(简称半控桥),电路与单相不可控桥式整流电路相似,只是其中两个臂中的二极管换成了晶闸管,其工作原理如下。

在变压器副边电压 u 的正半周(a 端为正)时, T_1 和 D_2 承受正向电压。在该半周期内,若对晶闸管 T_1 引入触发信号,则 T_1 和 D_2 导通,电流的通路为

$$a \rightarrow T_1 \rightarrow R_L \rightarrow D_2 \rightarrow b$$

这时 T_2 和 D_1 都因承受反向电压而截止。同样,在电压 u 的负半周时, T_2 和 D_1 承受正向电压。这时,若对晶闸管 T_2 引入触发信号,则 T_2 和 D_1 导通,电流的通路为

$$b \rightarrow T_2 \rightarrow R_L \rightarrow D_1 \rightarrow a$$

这时 T_1 和 D_2 处于截止状态。

当整流电路接电阻性负载时,单相半控桥的电压与电流的波形如图 5-3-7 所示。显然,与该单相半波可控整流电路相比,桥式整流电路的输出电压的平均值要大一倍,即

$$U_O = 0.9U \cdot \frac{1 + \cos \alpha}{2}$$

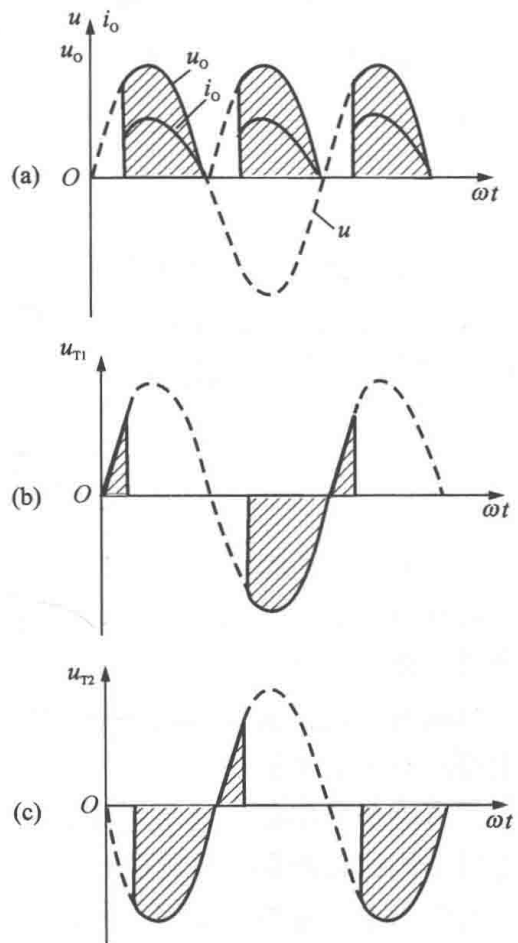


图 5-3-7 接电阻性负载时单相半控桥式整流电路的电压与电流波形

输出电流的平均值为

$$I_O = \frac{U_O}{R_L} = 0.9 \frac{U_O}{R_L} \cdot \frac{1 + \cos \alpha}{2}$$

例 5.3.1 设单相半控桥式整流电路的输入交流电压为 220V (将图 5-3-6 中的变压器取消, 直接接到 220V 电源上), 若需要可调的直流输出电压为 $U_O=0\sim 160\text{V}$, 电流 $I_O=0\sim 10\text{A}$ 。试计算晶闸管控制角的变化范围, 并选择整流元件。

解 当输出电压为 $U_O=0\text{V}$ 时, 输出电流为 $I_O=0\text{A}$, 晶闸管的控制角 $\alpha=180^\circ$ 。

当输出电压为 160V, 输出电流为 $I_O=10\text{A}$ 时, 晶闸管的控制角最小。

$$\cos \alpha = \frac{2U_O}{0.9U} - 1 = \frac{2 \times 160}{0.9 \times 220} - 1 = 0.616$$

$$\alpha = 52^\circ$$

因此, 晶闸管控制角的变化范围为 $52^\circ\sim 180^\circ$ 。

晶闸管所承受的最高正向电压 U_{FM} 、最高反向电压 U_{RM} 和二极管所承受的最高反向电压都等于

$$U_{FM} = U_{RM} = \sqrt{2}U = 1.41 \times 220 = 310(\text{V})$$

流过晶闸管和二极管的平均电流

$$I_T = I_D = \frac{1}{2}I_O = \frac{10}{2} = 5(\text{A})$$

为了保证晶闸管在出现瞬时过电压时不致损坏, 通常根据下式选取晶闸管的 U_{FRM} 和 U_{RRM}

$$U_{FRM} \geq (2\sim 3) \times 310 \text{ V} = (620\sim 930) \text{ V}$$

$$U_{RRM} \geq (2\sim 3) \times 310 \text{ V} = (620\sim 930) \text{ V}$$

根据上面计算, 晶闸管可选用 KP10-7 型, 二极管可选用 2CZ5/300 型。由于二极管内部不存在电流正反馈过程, 而且二极管的反向工作峰值电压一般是取反向击穿电压的一半, 所以选 300V 已有足够安全裕量。

5.4 直流稳压电路

一般, 通过选择充分大的电容等手段, 可以将纹波电压减小到所需的任意电平值。但是, 采用这种方式, 有两个缺陷: ①所需电容体积会相当大, 而且昂贵; ②即使这些纹波被减小到可忽略的程度, 仍然会有其他因素而导致输出电压发生变化。例如, 交流电源电压的波动和负载的变化都会导致输出电压的不稳定。因此, 为改善直流电源的质量, 必须在整流滤波电路的基础上增加稳压电路。

直流稳压电路按调整器件的工作状态可分为线性稳压电路和开关稳压电路两大类。前者电路结构比较简单, 但转换效率低, 体积大; 后者体积小, 转换效率高, 但控制电路较复杂。随着电力电子器件和集成电路的迅速发展, 开关电源已得到越来越广泛的应用。

5.4.1 稳压管稳压电路

图 5-4-1 是一种稳压管稳压电路, 经过桥式整流电路整流和电容滤波器滤波得到的直流

电压 U_1 是脉动的，且随电网电压的变化而变化，再经过限流电阻 R 和稳压管 D_Z 组成的稳压电路接到负载电阻 R_L 上，它利用稳压二极管的稳压特性，使负载上得到一个比较稳定的输出电压。

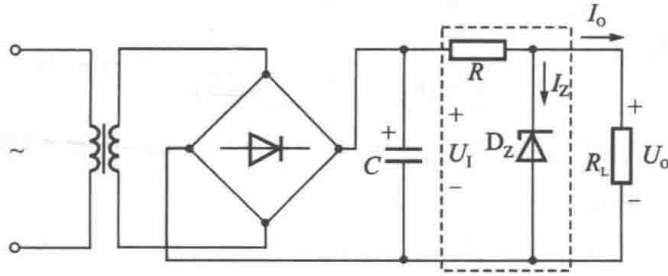


图 5-4-1 稳压管稳压电路

引起电压不稳定的原因是交流电源电压的波动和负载电流的变化，下面分析在这两种情况下稳压电路的作用。例如，当交流电源电压增加而使整流输出电压 U_1 随着增加时，负载电压 U_O 也要增加。 U_O 即为稳压管两端的反向电压。当负载电压 U_O 稍有增加时，稳压管的电流 I_Z 就显著增加，因此电阻 R 上的压降增加，以抵偿 U_1 的增加，从而使负载电压 U_O 保持近似不变。同理，如果当电源电压保持不变而负载电流变化引起负载电压 U_O 改变时，上述稳压电路仍能起到稳压的作用。例如，当负载电流增大时，电阻 R 上的压降增大，负载电压 U_O 因而下降，只要 U_O 下降一点，稳压管电流 I_Z 就显著减小，通过电阻 R 的电流和电阻上的压降保持近似不变，因此负载电压 U_O 也就近似稳定不变。当负载电流减小时稳压过程相反。

选择稳压管时，一般取

$$\begin{aligned} U_Z &= U_O \\ I_{ZM} &= (1.5 \sim 3) I_{OM} \\ U_1 &= (2 \sim 3) U_O \end{aligned}$$

例 5.4.1 某稳压管稳压电路，如图 5-4-1 所示。负载电阻 R_L 由开路变到 $2\text{k}\Omega$ ，交流电压经整流滤波后得出 $U_1 = 40\text{V}$ 。若要求输出直流电压 $U_O = 12\text{V}$ ，试选择稳压管，并确定 R 的值。

解 根据输出电压 $U_O = 12\text{V}$ 的要求，负载电流最大值

$$I_{OM} = \frac{U_O}{R_L} = \frac{12}{2 \times 10^3} = 6 \times 10^{-3} (\text{A}) = 6 (\text{mA})$$

应选择 2CW19 稳压管，其稳定电压为 $U_Z = 11.5 \sim 14\text{V}$ ，稳定电流 $I_Z = 5\text{mA}$ ，最大稳定电流 $I_{ZM} = 18\text{mA}$ 。

当负载电阻 R_L 为无穷大时，流过 R 的电流全部流过 D_Z ，此时 I_Z 应小于 18mA ，也就是

$$\begin{aligned} I_R &= I_Z < 18 \text{ mA} \\ I_R &= \frac{U_1 - U_Z}{R} < 18 \text{ mA} \\ R &> \frac{U_1 - U_Z}{18} = \frac{40 - 12}{18} = 1.56 (\text{k}\Omega) \end{aligned}$$

又当负载为 $2\text{k}\Omega$ ，流过 D_Z 的电流最小，此时应使 $I_Z > 5\text{mA}$ ，也就是

$$I_R = I_Z + I_{OM} > 5 + 6 = 11 (\text{mA})$$

$$I_R = \frac{U_1 - U_Z}{R} > 11 \text{ mA}$$

$$R < \frac{U_1 - U_Z}{11} = \frac{40 - 12}{11} = 2.55 \text{ (k}\Omega\text{)}$$

可见, R 的取值范围为

$$1.56 \text{ k}\Omega < R < 2.55 \text{ k}\Omega$$

实际上, 因整流滤波后电压 U_1 随交流电路电压的波动, 也会有 $\pm 10\%$ 的变化, 所以电阻 R 的取值范围比上述计算值要小一些。

例 5.4.2 整流滤波稳压电路如图 5-4-1 所示。设输入正弦电压幅值为 17V, 频率为 50Hz, 二极管用 1N4148, 稳压管用 1N750, 它的 $U_Z=10\text{V}$, $I_Z=1\text{mA}$, $R=50\Omega$, $C=1000\mu\text{F}$, $R_L=200\Omega$, 试应用电路仿真软件 (1) 画出 U_1 、 U_O 的波形, 观察输出电压的建立和稳定过程; (2) 将 R_L 变为 20Ω , 观察输出电压的变化情况; (3) 当输入电压增加 10% 时, 观察输出电压变化情况。

解 仿真波形如图 5-4-2 所示, 图中坐标平面纵向每小格 2V。

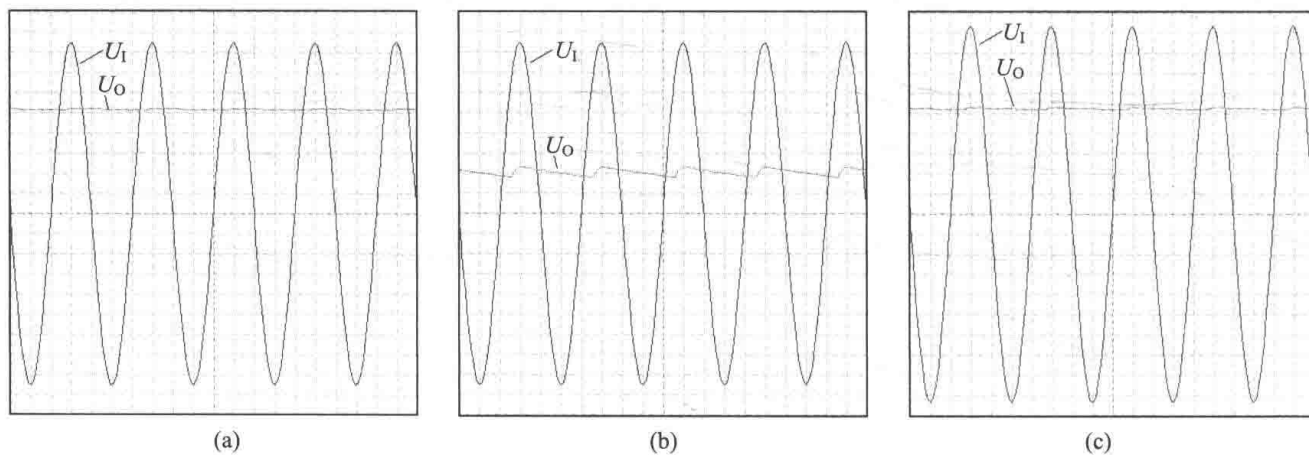


图 5-4-2 U_1 、 U_O 仿真波形

(1) $U_m=17\text{V}$, $R_L=200\Omega$ 。

由图 5-4-2(a) 可见, 稳定输出约 10V。

(2) $U_m=17\text{V}$, R_L 由 200Ω 减小为 20Ω 。

由图 5-4-2(b) 可见, 负载加重 10 倍, 输出电压下降并且纹波明显, 很明显已超出了稳压管的正常工作范围, 说明负载过重使得电路稳压效果变差。

(3) $U_m=17 \times 1.1=18.7(\text{V})$, $R_L=200\Omega$ 。

由图 5-4-2(c) 可见, 当输入信号有 10% 的波动, 对输出影响不大, 仍可稳定输出约 10V。

5.4.2 线性稳压电源

用稳压二极管构成的稳压电路, 虽电路比较简单, 但受稳压管最大稳定电流的限制, 负载电流不能太大, 另外, 输出电压不可调且稳定性也不够理想。串联型线性稳压电路克服了上述缺点, 目前应用较为广泛。

串联型线性稳压电路的基本原理图如图 5-4-3 所示。整个电路由四部分组成。

(1) 取样环节: 由 R_1 、 R_P 、 R_2 组成的分压电路构成, 它将输出电压 U_O 分出一部分作为取样电压 U_F , 送到比较放大环节。

(2) 基准电压：由稳压二极管 D_Z 和电阻 R_3 构成的稳压电路提供一个稳定的基准电压 U_Z ，作为调整、比较的标准。

$$U_F = U_Z = \frac{R_b}{R_a + R_b} U_O$$

则

$$U_O = \left(1 + \frac{R_a}{R_b}\right) U_Z$$

用电位器 R_P 即可调节输出电压 U_O 的大小，但 U_O 必定大于或等于 U_Z 。

(3) 比较放大电路：由运放构成，其作用是将取样电压与基准电压 U_Z 之差经放大后去控制调整管 T。

(4) 调整环节：由工作在线性放大区的功率管 T 构成，T 的基极电流 I_B 受比较放大电路输出的控制， I_B 改变又可使集电极电流 I_C 和集-射电压 U_{CE} 发生变化，从而达到自动调整并稳定输出电压的目的。

电路的工作原理如下：当输入电压 U_I 或输出电流 I_O 变化引起输出电压 U_O 增加时，取样电压 U_F 相应增大，因此 T 管的基极电流 I_B 下降，使得 I_C 下降， U_{CE} 增加， U_O 下降，使 U_O 保持基本稳定。这一自动调压过程可表示如下：

$$U_O \uparrow \rightarrow U_F \uparrow \rightarrow U_- \uparrow \rightarrow U_B \downarrow \rightarrow I_B \downarrow \rightarrow U_{CE} \uparrow \rightarrow U_O \downarrow$$

同理，当 U_I 或 I_O 变化使 U_O 降低时，调整过程相反， U_{CE} 将减小， U_O 保持基本不变。

从上述调整过程可以看出，该电路是依靠电压负反馈来稳定输出电压的。

在图 5-4-3 串联型稳压电路的基础上，增加一些过流保护等环节，并对电路加以集成化，即为使用较为广泛的固定输出三端集成稳压器。它具有体积小、使用方便、工作可靠等特点。图 5-4-4 示出 W78×× 和 W79×× 系列额定输出电流为 1A 的稳压器的外形和管脚排列，W78×× 系类输出正电压有 5V、6V、8V、9V、10V、12V、15V、18V、24V 等多种，若要获得负输出电压选 W79×× 系列即可。

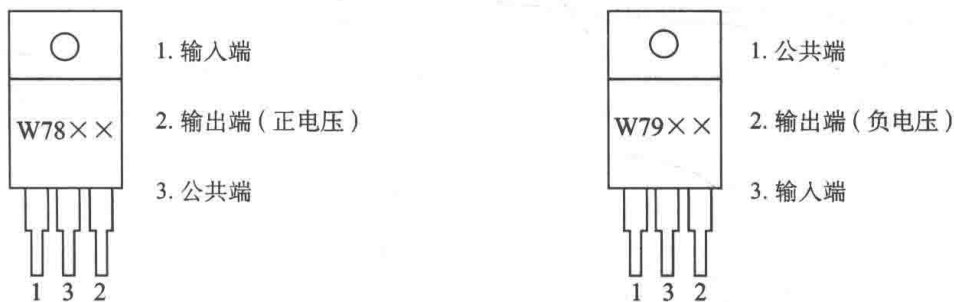


图 5-4-4 三端集成稳压器

例如，W7805 输出 +5V 电压，W7905 则输出 -5V 电压。这类三端稳压器在加装散热器的情况下，输出电流可达 1.5~2.2A，最高输入电压为 35V，最小输入电压与输出电压的差值应不小于 2~3V，输出电压变化率为 0.1%~0.2%。

下面介绍几种应用电路。

(1) 基本电路。图 5-4-5 为 W78×× 系列和 W79×× 系列三端稳压器基本接线图。

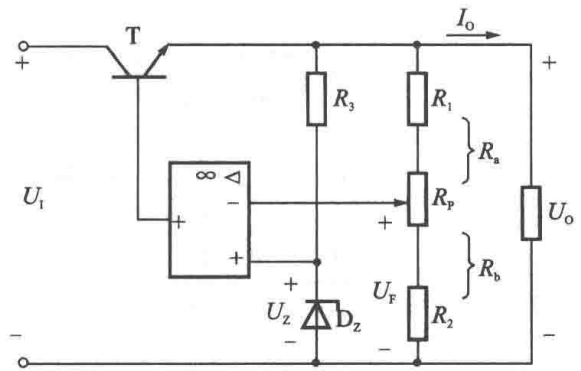


图 5-4-3 串联型线性稳压电路

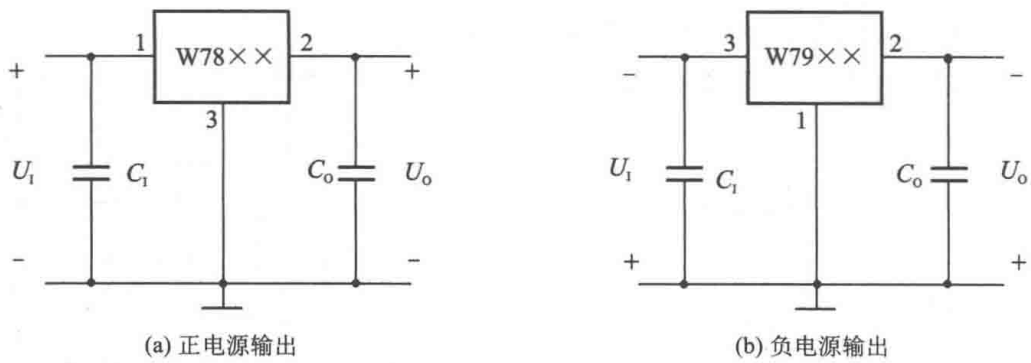


图 5-4-5 三端稳压器的用法

(2) 提高输出电压的电路。图 5-4-6 所示电路输出电压 U_O 高于 W78 $\times\times$ 的固定输出电压 U_{XX} ，显然， $U_O = U_{XX} + U_Z$ 。

(3) 扩大输出电流的电路。当稳压电路所需输出电流大于 2A 时，可通过外接功率三极管的方法来扩大输出电流，如图 5-4-7 所示。图中 I_3 为稳压器公共端电流，其值很小，可以忽略不计，所以 $I_1 \approx I_2$ ，则可得

$$I_O = I_C + I_2 = I_2 + \beta I_B = I_2 + \beta(I_1 - I_R) = (1 + \beta)I_2 + \beta \frac{U_{BE}}{R}$$

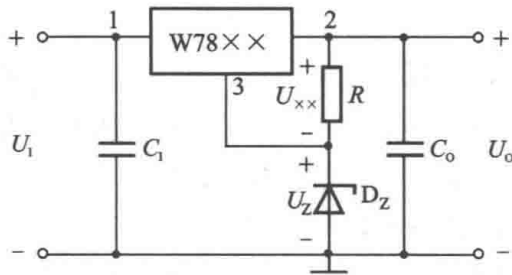


图 5-4-6 提高输出电压电路

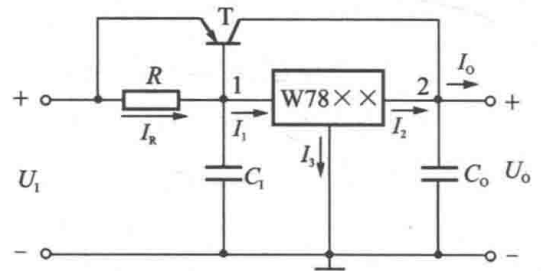


图 5-4-7 扩大输出电流电路

例如，功率管 $\beta=10$ ， $U_{BE}=-0.3V$ ，电阻 $R=0.5V$ ， $I_2=1A$ ，则可计算出 $I_O=5A$ ，可见 I_O 比 I_2 扩大了。

电阻 R 的作用是使功率管在输出电流较大时才能导通。

(4) 输出正、负电压的电路：将 W78 $\times\times$ 系列、W79 $\times\times$ 系列稳压器组成如图 5-4-8 所示的电路，可输出正、负电压。

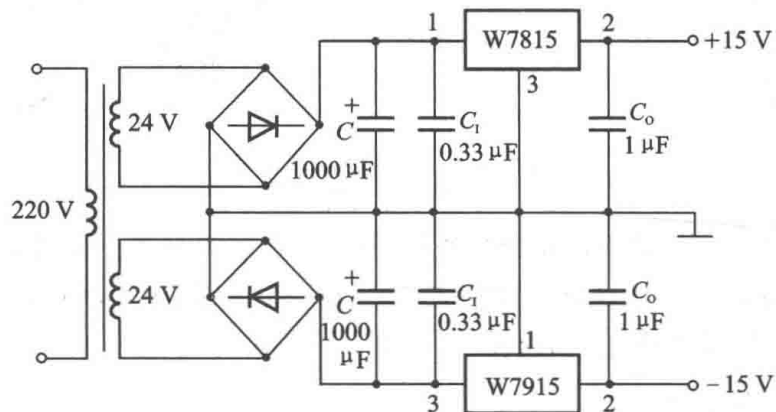


图 5-4-8 输出正、负电压电路

(5)输出电压可调的电路：由于 W78××、W79××系列稳压器某个型号只对应某一固定电压输出，而在有些场合，既希望稳压，又需要输出电压能够调节，如图 5-4-9 所示就是一个很好的解决办法。图中集成运放工作在线性区，所以 $U_+ \approx U_-$ 。

$$U_+ = \frac{R_2}{R_1 + R_2} U_O$$

$$U_- = U_O - \frac{R_3}{R_3 + R_4} U_{xx}$$

由 $U_+ \approx U_-$ 可得

$$U_O = \left(1 + \frac{R_2}{R_1}\right) \frac{R_3}{R_3 + R_4} U_{xx}$$

改变 R_1 和 R_2 的比值即可调节输出电压。

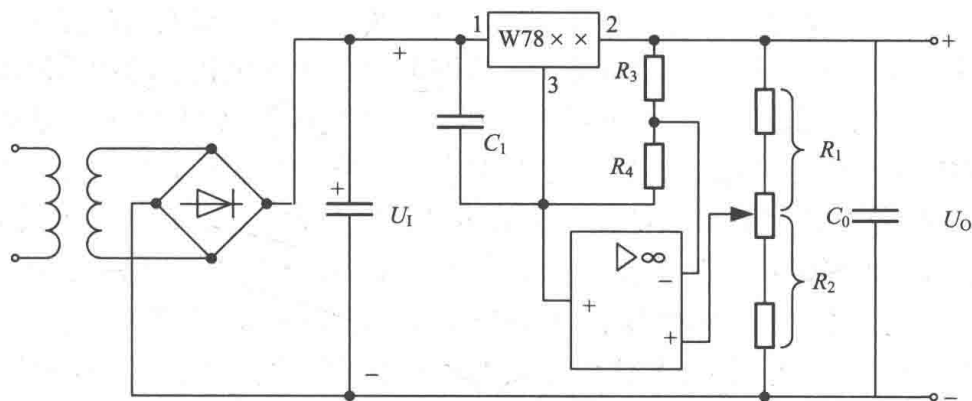


图 5-4-9 输出电压可调电路

5.4.3 开关稳压电源[△]

在串联型线性稳压电源中，其调整管工作在线性放大状态，其特点是电路结构简单，但因调整管功耗大，电源的效率较低。如使调整管工作在开关（饱和或截止）状态，截止期间调整管中无电流流过，不消耗功率，饱和导通时，功耗近似地为饱和压降乘以负载电流，电源功耗很小，效率明显高于串联稳压电源，通常可达 90% 左右。

将直流电压通过半导体开关器件（调整管）转换为高频脉冲电压，经滤波得到纹波很小的直流输出电压，这种装置称为开关电源或直流斩波器。由于调整管工作在高频开关状态，其滤波元件及变压器等均可小型化。另外，由于开关电源的输出电压是由脉冲波形的占空比来调节的，受输入电压幅度变化的影响较小，所以它的稳压范围很宽，并容许电网电压有较大的变化。因此开关电源具有功耗小、效率高、体积小等特点，在电子设备中得到广泛的应用。开关电源的电路结构较多，本节仅对串联降压型作简要的介绍。

1. 串联降压型开关稳压电源

串联降压型开关稳压电源的结构框图如图 5-4-10 所示，它由开关调整管、滤波器、比较放大和脉宽调制器等环节组成。

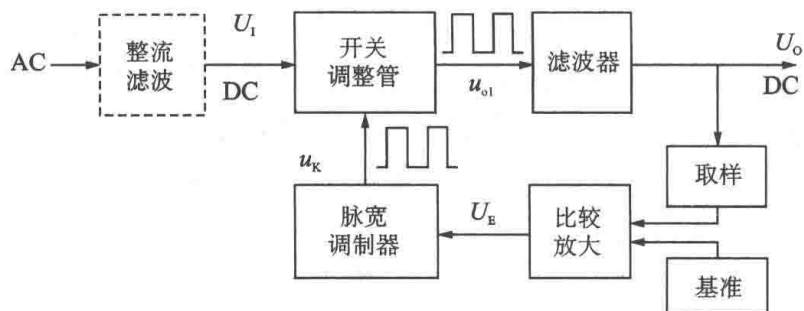


图 5-4-10 开关电源的结构框图

开关调整管是一个由脉冲 u_k 控制的电子开关,如图 5-4-11 (a) 所示。当控制脉冲 u_k 为高电平时,电子开关闭合, $u_{o1} = U_1$; 当 u_k 为低电平时,电子开关断开, $u_{o1} = 0$ 。开关的开通时间 T_{on} 与开关周期 T 之比称为脉冲电压 u_k 的占空比 δ 。因此,电路的输出电压 u_{o1} 的波形是一个幅值为 U_1 、工作频率为 f 及脉宽 $t_p = T_{on}$ 的矩形脉冲电压。为了在输出端得到一个纹波很小的直流输出电压 U_o , 则需在图 5-4-11 (a) 所示电路的开关管和负载之间增加滤波电路, 如图 5-4-11 (b) 所示。图中滤波器由 L 、 C 和续流二极管 D 组成, 当晶体管 T 导通时, 输入电源 U_1 向负载 R_L 供电, 同时也向电感 L 和电容 C 充电, 当控制信号使 T 截止时, 电感 L 储存的能量通过续流二极管 D 向负载释放能量, 电容也同时向负载放电, 以实现滤波的作用。

图 5-4-11 (b) 为串联降压型开关稳压电源的原理图, 晶体管 T 为开关调整管, 稳压管 D_Z 的稳定电压 U_Z 作为基准电压, 电位器 R_p 对输出电压 U_o 取样 U_F , 并将 U_F 送入比较放大环节 (又称误差放大器) 与基准电压 U_Z 相比较并放大, 其误差输出信号 U_E 作为脉宽调制器 (简称 PWM) 的输入信号。脉宽调制器是一个基准电压为锯齿波的电压比较器, 输出脉冲电压 u_k 的脉宽由 U_E 控制, 而频率与锯齿波相同。

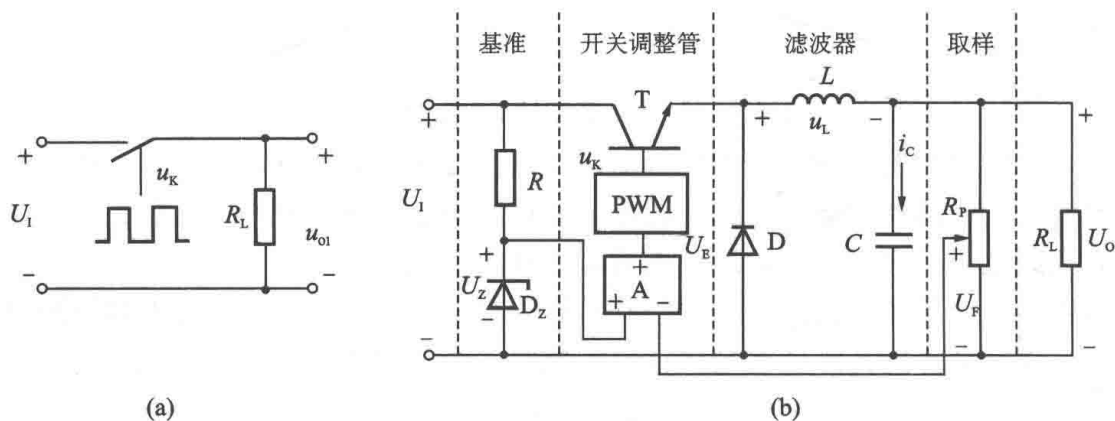


图 5-4-11 串联降压型开关稳压电源原理图

其工作原理如下:

当输入电压 U_1 和负载都处于稳定状态时, 输出电压也稳定不变。设对应的误差输出信号 U_E 和控制脉冲 u_k 的波形如图 5-4-12 (a) 所示。如果输出电压 U_o 发生波动, 例如, U_1 上升会导致 U_o 上升, 则比较放大电路使 U_E 下降, 脉宽调制器的输出信号 u_k 的脉宽变窄, 如图 5-4-12 (b) 所示, 开关调整管的开通时间减小, 使 U_o 下降。通过上述调整过程, 使输出电压 U_o 基本保持不变。

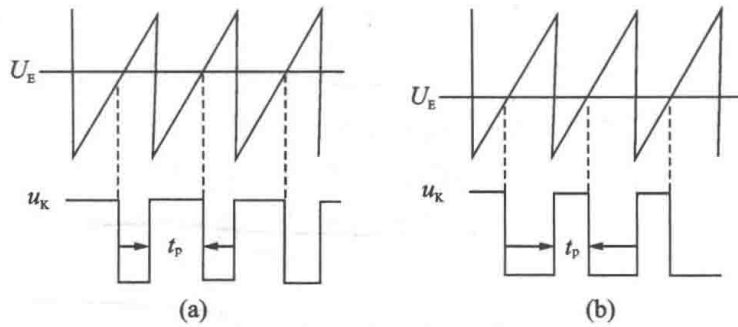


图 5-4-12 脉宽调制原理

输出电压 U_O 的稳定过程为

$$U_O \uparrow \rightarrow U_E \downarrow \rightarrow t_p \downarrow \rightarrow U_O \downarrow$$

这种保持固定开关频率，其脉宽可调的控制方法称为脉冲宽度调制 (PWM) 法。

由于有滤波器的影响，该电路输出电压平均值 U_O 必然大于 δU_1 而小于 U_1 ，因此称为降压型开关电路。通过适当改变电路的结构就可以得到升压型开关电路。

近年来，开关稳压电源专用集成电路发展很快，品种不断增多，常见的有：MC34063、LM2757、TL494 和 CW3842 等。这些芯片将开关电源的 PWM 控制电路、开关管驱动电路和保护电路集成在一起，具有可靠性高、使用方便等特点。

2. 功率开关器件

在开关电源中，要完成电能输出的控制，就需要大功率开关器件，在电力电子电路中应用的大功率开关器件有大功率晶体管 (GTR)、功率场效应晶体管 (P-MOSFET)、绝缘栅双极型晶体管 (IGBT) 以及晶闸管等，由于篇幅的限制，本节仅简要介绍目前使用较为广泛的绝缘栅双极型晶体管 (IGBT)。

绝缘栅双极型晶体管是一种新型复合器件，它的符号如图 5-4-13 (a) 所示。图 5-4-13 (b) 示出它的等效电路，从该等效电路可以清楚地看出，IGBT 是用三极管和 MOS 管组成的复合器件，因此 IGBT 的输入特性和 N 沟道增强型 MOS 管的转移特性相似，输出特性和三极管的输出特性相似。不同的是，IGBT 的集电极电流 I_C 是受栅-射极间电压 U_{GE} 的控制。IGBT 是一种电压控制器件 (又称为场控器件)，它的驱动原理和 MOS 管很相似。它的开通和关断

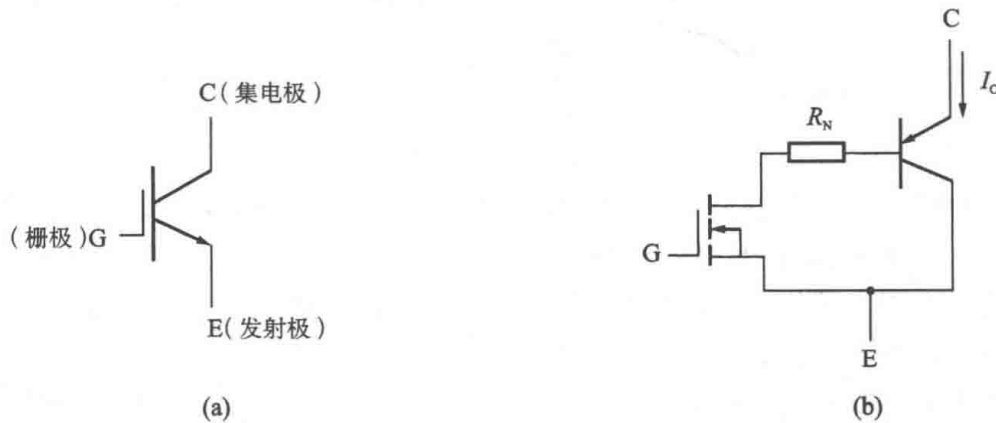


图 5-4-13 IGBT 的表示符号及等效电路

由栅-射极间电压 U_{GE} 决定，当 U_{GE} 为正，且大于开启电压 $U_{GE(th)}$ 时，MOS 管内形成导电沟道，并为 PNP 三极管提供基极电流，进而使 IGBT 导通。当栅-射极间开路或加反向电压时，MOS 管内导电沟道消失，三极管的基极电流被切断，IGBT 即关断。

为了便于散热和安装，大于 50A 的 IGBT 一般做成模块式，目前已有将驱动电路、保护电路与 IGBT 集成在一个模块中的产品，称为智能功率模块 (IPM)。

5.5 工程应用

5.5.1 串联型线性稳压源实用设计

由于开关稳压电源的出现，线性稳压电源的应用大为减少。但是，在许多小功率电子设备中仍大有市场。线性稳压器的突出特点是几乎没有噪声，稳定性好，容易制造。在 5.4 节已经介绍了线性稳压源的基本结构和工作原理，本节将就其在实际工程应用设计时需要考虑的实际问题及解决办法进行讨论。

1. 振荡的产生及消除

工程中，通常用电压增益来反映运算放大器的电压放大能力，电压增益 A 定义为

$$A = 20 \lg \frac{U_o}{U_i} \quad (5-5-1)$$

一般，普通运算放大器的电压增益为 70~90dB，以 80dB 为例，由式 (5-5-1) 可得运放的电压放大倍数约为 10000 倍，这意味着利用反馈可以将 10V 的电压变化抑制到 1mV。也就是说，运放的增益越大，输出电压的稳定性越好。另外，运放不仅可以放大直流，而且在数兆赫的频域范围内其增益也非常大，这就容易引发振荡现象。一旦发生振荡，在振荡频率分量的作用下，本应作为直流输出的电源将产生很大的振荡，同时还会引起晶体管的异常损耗，甚至损坏元器件。

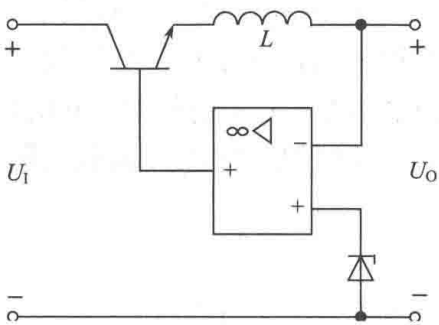


图 5-5-1 相位延迟

由于稳压电源采用负反馈控制，理论上放大器输入与输出之间保持 180° 的相位差，这种情况下通常不会发生振荡。但是，如图 5-5-1 所示，若考虑实际电路中的一些寄生参数，而这些寄生参数在高频域内对电路的影响不可忽略。例如，在反馈环路内连接线、元器件引线上存在的寄生电感 L ，会导致相位的进一步延迟。同时考虑到由相位延迟引起的时间延迟，当负反馈系数固定时，时间延迟也是一定的，与频率无关。假设延迟时间为 $1\mu\text{s}$ ，对于频率为 250kHz 的信号，将产生 90° 的相位延迟，而对于 500kHz 的信号将产生 180° 的相位延迟。

这样，由负反馈引起的 180° 的相位延迟加上寄生参数导致的 180° 相位延迟，共为 360° ，那么反馈极性就变为了正的，此时如果运放在某频率段中增益大于 1，满足了起振条件，那么该频率下信号就被慢慢放大直至振荡发生。

因此，要防止电路振荡，只要在寄生参数导致的 180° 相位延迟所对应的频率下，使放大器的增益小于 1 即可。如图 5-5-2 所示，给运放加上由 R_f 和 C_f 构成的交流负反馈支路即可，

称为相位补偿。合理选择 R_f 和 C_f 的数值, 使运放在高频区域的增益被降低, 起到了防止振荡的作用。

此时运放的增益为

$$A = 20 \lg \frac{Z_f}{Z_i}$$

式中, Z_i 为输出电压的分压阻抗, Z_f 为相位补偿元件的阻抗。由于电容 C_f 的存在使 Z_f 随频率上升而下降, 因而增益减小, 保证电路在高频范围也能稳定地工作。

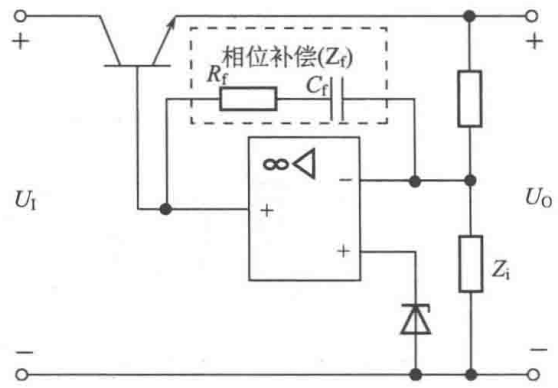


图 5-5-2 振荡消除电路

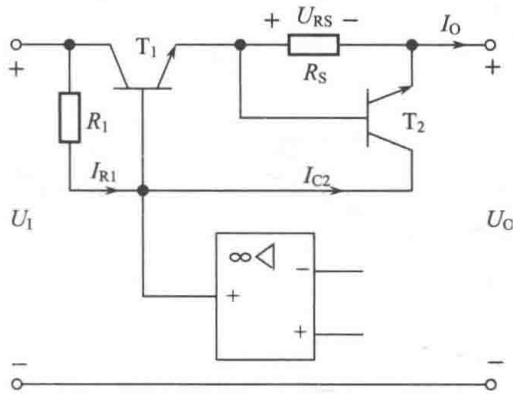


图 5-5-3 过电流保护电路

2. 过电流保护电路

当电源输出不小心短路时, 可能会产生的大电流将造成元器件的损坏。因此必须在电源电路中增加过电流保护电路。通常, 串联型线性稳压电源采用图 5-5-3 所示的过电流保护电路。

保护电路中, R_S 为电流检测电阻, 其上流过稳压电源的输出电流 I_O , 产生的电压降为 $U_{RS} = I_O \cdot R_S$, 若

$$U_{RS} \geq U_{BE2}$$

则三极管 T_2 导通。此时, 流过 R_1 的偏压电流 I_{R1} 被 I_{C2} 分流, 则 T_1 管的基极电流减小, 保证 T_1 管集-射极之间不致电流过大而烧坏。也就是说, 通过 $I_O \cdot R_S = U_{BE2}$ 起到了过流限值作用。

3. 散热问题

数百毫伏以下的小容量电源不存在散热问题, 但是如果电源功率超过 1W, 就必须考虑散热, 否则将影响电源的可靠性。电源电路允许的发热温度通常被限定在用手触摸电源发热体是能够忍受的程度。如果烫得手都无法触摸, 那么说明该元件已处于危险的工作状态。

由于电源电路是处理功率的装置, 它的内部元器件, 如晶体管、二极管、IC 等, 虽然都是小型元器件, 但功率损耗大。因此必须采取一定的措施来改善散热条件。

所有的功率器件都应当采用金属封装, 以便于安装散热器。大多数的金属封装在电气上就是一个电极(如功率晶体管, 外壳通常都与集电极相连)。只要选用足够大的散热器, 可以保证晶体管结温低于器件正常工作温度的最大允许值。

5.5.2 电饭煲的电源供电电路

如图 5-5-4 所示, 电饭煲电源供电电路由交流输入电路、变压器、整流滤波和稳压电路等部分构成。220V 交流电经过变压器降压后, 输出 12V 交流低压, 再经过桥式整流电路和滤波电容器整流滤波后, 变为直流低压。为了满足电饭煲中不同电路供电电压的不同需求, 将经过平滑滤波的一部分直流电压送入稳压电路后输出 +5V 的电压, 为电饭煲微电脑控制电路提供工作电压。

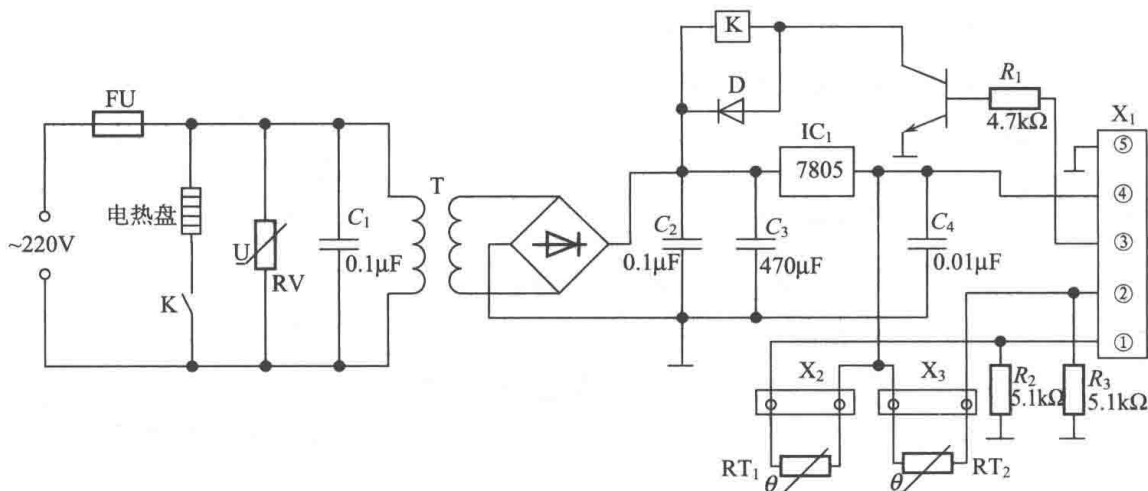
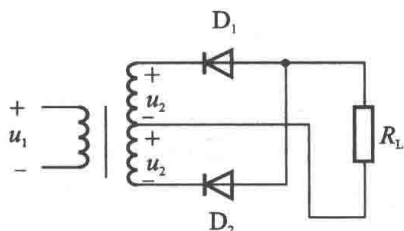


图 5-5-4 电饭煲的电源供电电路

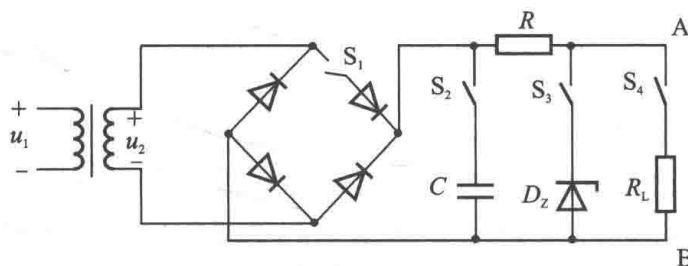
电路中熔断器 FU 起保护作用，当电饭煲中的电流过大或电饭煲中温度过高时，熔断器熔断，从而切断电饭煲的供电。压敏电阻 RV 可以抑制电路中出现的异常过电压，保护电饭煲电路免受过电压的损害。

习 题

5.1 图示电路为单相全波整流电路。已知 $U_2=10V$, $R_L=100\Omega$, (1) 求负载电阻 R_L 上的电压平均值 U_O 与电流平均值 I_O , 在图中标出 u_o 、 i_o 的实际方向; (2) 如果 D_2 脱焊, U_O 、 I_O 各为多少? (3) 如果 D_2 接反, 会出现什么情况?



题 5.1 图



题 5.2 图

5.2 图示桥式整流电路, 已知 $R=1k\Omega$, $R_L=2k\Omega$, 稳压管的稳压值 $U_Z=6V$, $u_2 = 20\sqrt{2} \sin \omega t V$, 试画出下列情况下 u_{AB} 的波形。(1) S_1 、 S_2 、 S_3 打开, S_4 闭合; (2) S_1 、 S_2 闭合, S_3 、 S_4 打开; (3) S_1 、 S_4 闭合, S_2 、 S_3 打开; (4) S_1 、 S_2 、 S_4 闭合, S_3 打开; (5) S_1 、 S_2 、 S_3 、 S_4 全部闭合; (6) S_1 、 S_3 、 S_4 闭合, S_2 打开。

5.3 在表 5-2-1 中, 试证明单相半波整流时变压器副边电流的有效值 $I=1.57I_O$ 。如果带电容滤波器后, 是否仍有上述关系?

5.4 今要求负载电压 $U_O=30V$, 负载电流 $I_O=150mA$ 。采用单相桥式整流电路, 带电容滤波器。已知交流频率为 50Hz, 试选用管子型号和滤波电容器, 并与带电容滤波器的单相半波整流电路比较, 管子承受的最高反向电压是否相同?

5.5 电路如图 5-4-3 所示, 已知 $U_Z=3V$, $R_1=R_2=3k\Omega$, 电位器 $R_p=10k\Omega$, 试求输出电压 U_O 的最大值、最小值各为多少?

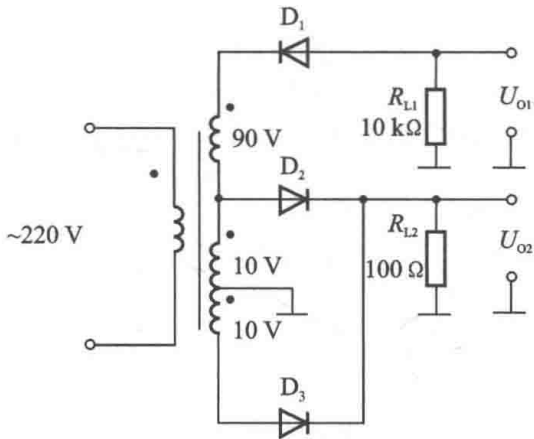
5.6 试设计一台直流稳压电源, 其输入为 220V、50Hz 交流电源, 输出电压为 +12V, 最大输出电流为 500mA, 试采用桥式整流电路和三端集成稳压器构成, 并加有电容滤波电路(设三端稳压器的压差为 5V),

要求：(1)画出电路图；(2)确定电源变压器的变比，整流二极管、滤波电容器的参数，三端稳压器的型号。

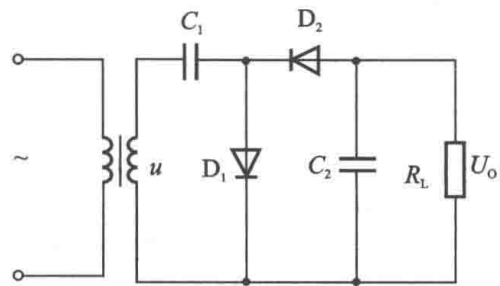
5.7 有一整流电路如图所示，(1)试求负载电阻 R_{L1} 和 R_{L2} 上整流电压的平均值 U_{O1} 和 U_{O2} ，并标出极性；(2)试求二极管 D_1 、 D_2 、 D_3 中的平均电流 I_{D1} 、 I_{D2} 、 I_{D3} 以及各管所承受的最高反向电压。

5.8 图示二倍压整流电路中，设电路的时间常数很大，变压器副边电压的有效值为 U_0 ，试分析 $U_O \approx 2\sqrt{2}U$ ，并标出 U_O 的极性。

5.9 有一电解电源，采用三相桥式整流，若要求负载直流电压 $U_O=20V$ ，负载电流 $I_O=200A$ ，(1)试求变压器容量；(2)选用整流元件。考虑到变压器副绕组及管子上的压降，变压器的副边电压要加大 10%。



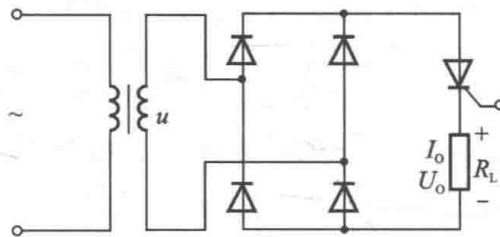
题 5.7 图



题 5.8 图

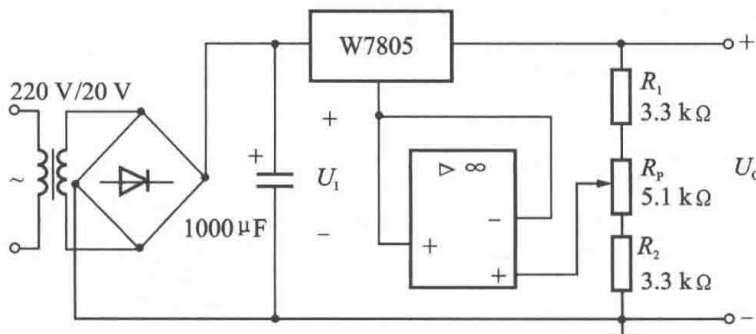
5.10 某单相半波可控整流电路，负载电阻 $R_L=20\Omega$ ，直接由 220V 电网供电，控制角 $\alpha=45^\circ$ 。试计算整流电压的平均值、整流电流的平均值和电流的有效值，并选用晶闸管。

5.11 试分析图示可控整流电路的工作情况。若将图中的负载电阻 R_L 用含有内阻 R 的电感性负载替代，试分析电路的工作情况，并定性画出输出电压 u_O 的工作波形。



题 5.11 图

5.12 图示电路中，试求输出电压 U_O 的可调范围是多少？



题 5.12 图

第 6 章 门电路和组合逻辑电路

内容概要: 基本门电路的符号、逻辑表达式、逻辑状态表; 逻辑代数的基本运算法则及化简方法; 组合逻辑电路的分析与设计方法; 几种集成组合逻辑电路: 加法器、编码器、译码器、数据选择器、比较器等。

重点要求: 掌握基本门电路的逻辑符号、逻辑功能、逻辑表达式和逻辑状态表; 了解 TTL 门电路、CMOS 门电路的特点; 会用逻辑代数的基本运算法则化简逻辑函数; 会分析和设计简单的组合逻辑电路; 理解加法器、编码器、译码器等常用组合逻辑; 学会数字集成电路的使用方法。

6.1 发展历史

电子电路分为模拟电路和数字电路两类。模拟电路处理的是随时间连续变化的信号, 如正弦信号, 而数字电路处理的是数字信号, 是在时间上不连续的脉冲信号。由于数字信号所反映的信息是通过脉冲的有无、个数、宽度或频率来体现, 而不是脉冲的幅度, 因此数字电路的抗干扰能力很强, 准确度高。

数字电子技术是当今发展最快的学科之一。随着电子技术的发展, 数字电路也在不断发展。20 世纪初, 电子管得到了广泛的应用, 引发了通信技术的革命, 产生了无线通信和早期的无线电广播和电视, 这就是“电子管时代”。1947 年晶体管诞生, 因为其具有体积小、重量轻、功耗低、寿命长等优点, 因此逐步取代了电子管。1960 年又诞生了新型的场效应管(MOS 管), 为后来大规模集成电路的研究奠定了基础。这一时期称为“晶体管时代”。1959 年, 美国得克萨斯仪器公司研制成功了半导体集成电路, 大大减小了电子电路的体积, 提高了电路的可靠性, 实现了电子电路的微型化, 至此进入了“集成电路时代”。由于集成电路的发展非常迅速, 很快占有主导地位, 所以目前数字电路的主流形式是数字集成电路。从 20 世纪 60 年代开始, 数字集成器件主要是用双极型工艺制成了小规模集成逻辑器件, 随后发展到中、大规模集成器件; 20 世纪 70 年代末, 超大规模集成电路——微处理器的出现, 使数字集成电路的性能产生了质的飞跃。近十年来, PLD(Programmable Logic Device, 可编程逻辑器件)特别是 FPGA(Field Programmable Gate Array, 现场可编程门阵列)的飞速发展, 为数字电子技术开创了新局面, 这些数字集成电路不仅规模大, 而且将硬件与软件结合, 使数字集成电路功能更加强大, 使用更加灵活。

数字电路的分类方法有很多, 列举如下。

- (1) 按电路结构的不同, 数字电路可分为分立元件电路和集成电路两类。
- (2) 按使用器件制作工艺不同, 数字电路可分为双极型(TTL)和单极性(MOS)两类。
- (3) 按电路结构和工作原理的不同, 数字电路可分为组合逻辑电路和时序逻辑电路两类。组合逻辑电路没有记忆功能, 其输出信号只与当时的输入信号有关, 而与电路以前的状态无关。时序逻辑电路具有记忆功能, 其输出信号不仅和当时的输入信号有关, 而且与电路

原来的状态有关。

(4) 按照集成度的不同, 数字集成电路可分为小规模、中规模、大规模和超大规模共四类数字集成电路。所谓集成度有两种分类方法, 其中一种是指每一块数字芯片所包含的晶体管的个数, 另一种是指每一块数字芯片所包含的门电路的个数。表 6-1-1 列出了四类数字集成电路的规模和分类依据。

表 6-1-1 数字集成电路分类

集成电路分类	集成度	电路规模与范围
小规模集成电路 SSI	1~10 门/片 或者 10~100 个元件/片	逻辑单元电路 包括: 逻辑门电路、集成触发器等
中规模集成电路 MSI	10~100 门/片 或者 100~1000 个元件/片	逻辑部件 包括: 计数器、译码器、编码器、数据选择器、寄存器、运算器、比较器等
大规模集成电路 LSI	100~1000 门/片 或者 1000~100000 个元件/片	数字逻辑系统 包括: 中央控制器、存储器、各种接口电路等
超大规模集成电路 VLSI	大于 1000 门/片 或者大于 100000 个元件/片	高集成度的数字逻辑系统 例如: 各种型号的单片机, 即在一块硅片上集成一个完整的微型计算机

自 20 世纪 70 年代以来, 数字集成电路的发展基本遵循着摩尔定律, 即每一年半左右集成电路的综合性能提高一倍, 每三年左右集成电路的集成度提高一倍, 每两年左右集成电路的价格下降一半。目前集成电路的制造工艺可达到 45nm, 可将上亿个晶体管集成在一片硅片上。电子技术正在向着高频化、低能耗化、数字化、微电子化、复杂化、智能化发展。电子技术一直在突破瓶颈和极限, 向着更高层次发展。

由于数字电路具有高稳定性、高可靠性、可编程性、易于设计、经济性等众多优点, 其应用越来越广泛。现代电子工程中越来越多的模拟信息已被数字信号所取代。例如, 视频图像、声音由原来的模拟磁带存储变成现在的光盘存储; 交通灯控制器、汽车化油器控制装置由以前的机电控制变成了现在的微处理器控制。所有的数字计算机、先进的通信系统、工业控制系统、交通控制系统以及航天飞机、制导导弹等, 无一不在设计过程中用到电子技术。可以说, 数字电路改变了人类的生产生活方式, 人类已经进入数字化时代。

6.2 数字电路基础

6.2.1 数字电路的工作信号

在数字电路中, 工作信号通常都是持续时间短暂的脉冲信号。脉冲信号的波形有很多种, 如矩形脉冲、尖脉冲、锯齿波脉冲、三角波脉冲等, 其中矩形脉冲最为常见, 如图 6-2-1 所示。其主要参数如下。

- (1) 脉冲幅度 A : 脉冲信号变化的最大值。
- (2) 脉冲上升沿 t_r : 从 $0.1A$ 上升到 $0.9A$ 所需的时间。

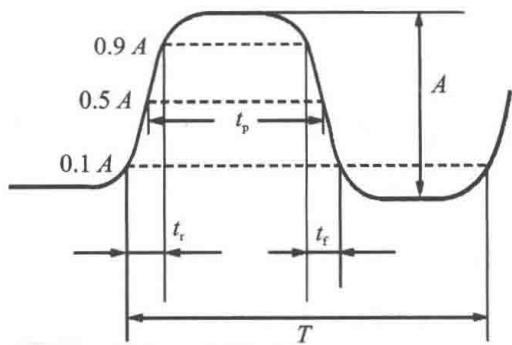


图 6-2-1 实际矩形波

- (3) 脉冲下降沿 t_f : 从 $0.9A$ 下降到 $0.1A$ 所需的时间。
- (4) 脉冲宽度 t_p : $0.5A$ 处前沿至后沿的时间间隔。
- (5) 脉冲周期 T : 周期性脉冲信号相邻两个上升沿(或下降沿)在 $0.1A$ 处的时间间隔。
- (6) 脉冲频率 f : 单位时间的脉冲数, $f = 1/T$ 。

脉冲信号也有正负之分。如果脉冲跃变后的值比初始值高,称为正脉冲,反之为负脉冲。如图 6-2-2(a)、(b)所示。



图 6-2-2 正、负脉冲

6.2.2 晶体管的开关作用

在数字电路中,晶体管一般都工作在开和关的状态,因此数字电路又称为开关电路。图 6-2-3(b)把晶体管的输出特性曲线划分为三个区域,对应于晶体的三种工作状态。

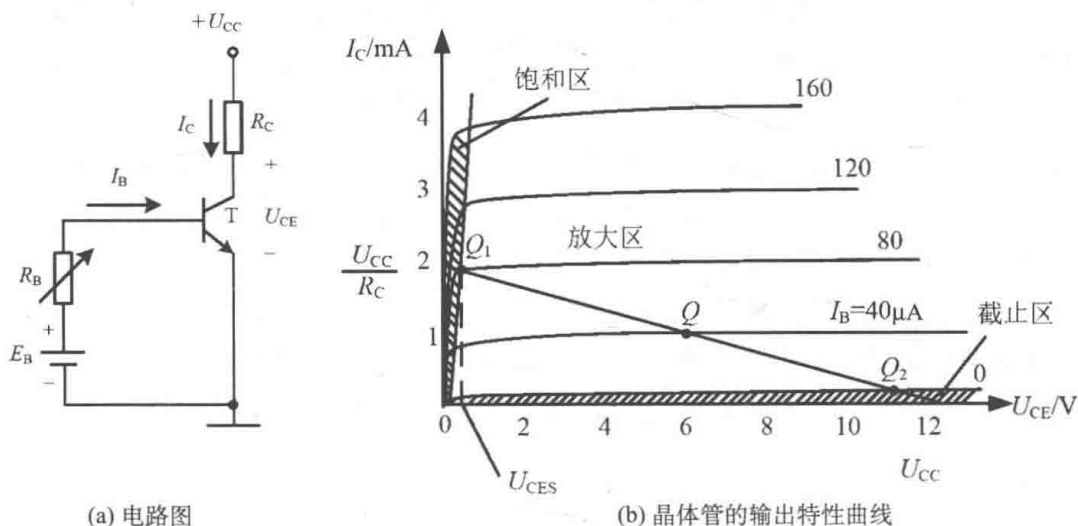


图 6-2-3 晶体管的三种工作状态

(1) 截止区。 $I_B=0$ 的曲线以下的区域称为截止区。对硅管而言,当 $U_{BE} < 0.5V$ 时已经开始截止。为了保证晶体管可靠截止,常使发射结反偏,即 $U_{BE} < 0V$ 。

(2) 放大区。特性曲线的平坦接近于水平线的区域称为放大区。在此区域内, I_C 与 I_B 近似成正比的关系,即 $I_C = \beta I_B$ 。在前述的模拟电路中,晶体管大都工作在这个区域。

(3) 饱和区。特性曲线靠近纵轴的区域是饱和区。在输出特性曲线上,我们根据 U_{CC} 和 R_C 做出了图 6-2-3(a)的直流负载线,当 I_B 变化时,静态工作点也随之变化。现在增加 I_B ,当

$I_B=80\mu\text{A}$ 时, 工作点 Q 开始进入饱和区, 继续增加 I_B 到 $120\mu\text{A}$ 、 $160\mu\text{A}$, 晶体管的饱和程度加深, 可以看到, 随着 I_B 的增加, I_C 已经增加得很少, 即 I_C 已经不再受 I_B 的控制, 两者不再符合 $I_C=\beta I_B$ 的关系, 晶体管失去电流放大作用。

当晶体管工作在饱和状态时, U_{CE} 非常小, 对 NPN 型硅管而言, $U_{CE}=U_{CES}\approx 0.3\text{V}$, 比 U_{BE} (约为 0.7V) 还要小。这意味着此时集电极的电位比基极的电位低, 即集电结已经变为正向偏置。

由上可见, 当晶体管饱和时, U_{CES} 非常小, 近似为零 $U_{CES}\approx 0$, 发射极与集电极之间如同一个开关的接通; 当晶体管截止时, $I_C\approx 0$, 发射极与集电极之间如同一个开关的断开。这就是晶体管的开关作用。

数字电路就是利用晶体管的开关作用进行工作的。晶体管时而从截止跃变到饱和, 时而从饱和跃变到截止; 不是工作在饱和状态, 就是工作在截止状态, 只是在饱和和截止两种工作状态转换瞬间经过放大状态。

例 6.2.1 图 6-2-4 所示 NPN 型硅管共射基本放大电路中, $U_{CC}=6\text{V}$, $R_C=3\text{k}\Omega$, $R_B=10\text{k}\Omega$, $\beta=25$, $U_{BE}=0.6\text{V}$, 当输入电压 U_I 分别为 3V 、 1V 、 -1V 时, 试判断晶体管的工作状态及输出电压 U_O 是多少?

解 对 NPN 硅管而言, 当发射结正偏且 $U_{BE}\geq 0.6\text{V}$ 时, 晶体管导通, 需要进一步判断晶体管处于放大状态还是饱和状态。 I_{CS} 表示工作在饱和区时三极管的集电极电流, 在图示电路中

$$I_{CS} = \frac{U_{CC} - U_{CES}}{R_C} \approx \frac{U_{CC}}{R_C}$$

而工作在饱和区时三极管的基极电流 I_{BS} 至少应为

$$I_{BS} = \frac{I_{CS}}{\beta}$$

I_{BS} 称为临界饱和基极电流。要保证三极管工作在饱和状态, 其条件是 $I_B > I_{BS}$ 。若 $I_B \leq I_{BS}$ 则工作在放大状态。

(1) 当 $U_I=3\text{V}$ 时

$$I_B = \frac{U_I - U_{BE}}{R_B} = \frac{3 - 0.6}{10 \times 10^3} = 0.24(\text{mA})$$

$$I_{BS} = \frac{I_{CS}}{\beta} \approx \frac{U_{CC}}{\beta R_C} = \frac{6}{25 \times 3 \times 10^3} = 0.08(\text{mA})$$

因为 $I_B > I_{BS}$, 三极管处于饱和状态, 输出电压

$$U_O = U_{CES} \approx 0\text{V}$$

(2) 当 $U_I=1\text{V}$ 时

$$I_B = \frac{U_I - U_{BE}}{R_B} = \frac{1 - 0.6}{10 \times 10^3} = 0.04(\text{mA})$$

因为 $0 < I_B < I_{BS}$, 三极管处于放大状态, 输出电压

$$U_O = U_{CC} - I_C R_C = U_{CC} - \beta I_B R_C = 6 - 25 \times 0.04 \times 10^{-3} \times 3 \times 10^3 = 3(\text{V})$$

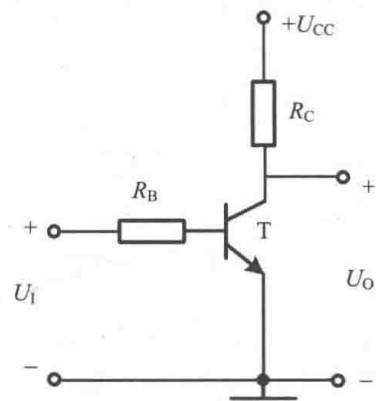


图 6-2-4 例 6.2.1 图

(3) 当 $U_i = -1\text{V}$ 时, 发射结反偏, 三极管截止, $I_C \approx 0$, $U_O = U_{CC} = 6\text{V}$ 。

6.3 分立元件门电路

分析数字电路的数学工具是逻辑代数, 也叫布尔代数。在逻辑代数中, 变量的取值只有两个: 1 和 0。与普通代数不同, 逻辑代数中的 1 和 0 并不代表数字的大小, 而是表示两种不同的逻辑状态。例如, 用 1 和 0 分别表示某事件的是和非、真和假、有和无等, 也可以表示电路的导通和断开, 电灯的亮和灭等。

在逻辑代数中, 基本的逻辑运算有三种, 即: 与运算、或运算和非运算。所有逻辑运算都可以用这三种基本运算构成。

所谓的“门”电路就是实现各种逻辑关系的电路, 是组成数字电路的基本单元, 和基本的逻辑关系相对应, 最基本的逻辑门是与门、或门和非门。

在逻辑电路中, 输入、输出信号通常用电平的高低来描述, 高电平和低电平就是指高电位和低电位。电平的高和低是相对的, 是一种相对概念。通常用 0 和 1 表示低电平和高电平这两个相互对应的逻辑状态。但究竟用 0 还是 1 表示高电平或低电平是任意的。于是就有两种逻辑体制, 正逻辑(用 1 表示高电平, 0 表示低电平)和负逻辑(0 表示高电平, 1 表示低电平)。本书采用正逻辑。

6.3.1 二极管与门电路

首先用图 6-3-1 说明与逻辑的意义。开关 A 与 B 串联, 经分析可知, 灯亮需要 A 闭合与 B 闭合两个条件, 只有当这两个条件全部具备时, 才能产生灯亮的结果。这种“当决定一事件的各种条件全部具备后这事件才能发生”的逻辑关系称“与逻辑”。与的条件并不限于两个, 可以是多个。

能实现与逻辑关系的电路称为与门电路。图 6-3-2 (a)、(b) 是二极管与门电路及其图形符号。

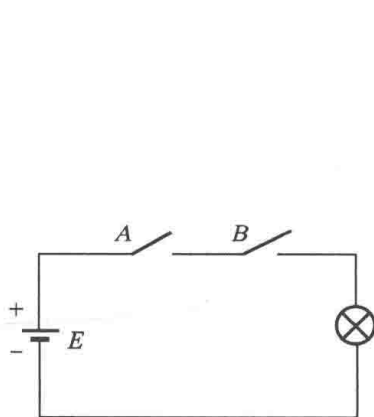


图 6-3-1 与逻辑

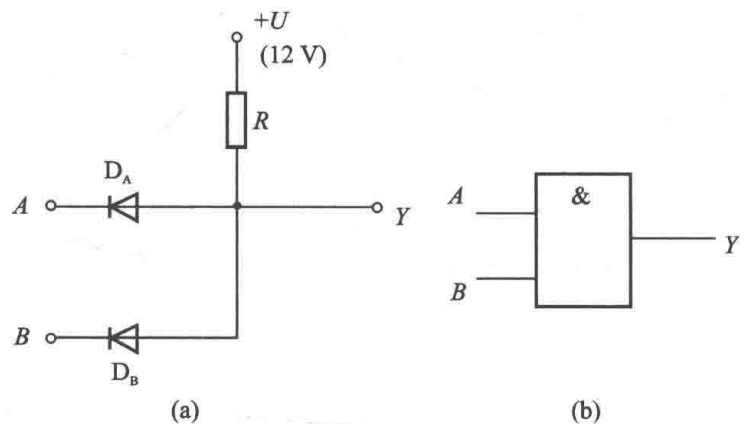


图 6-3-2 二极管与门电路及其图形符号

下面对此二极管与门电路的工作原理及逻辑功能进行分析。分析时忽略二极管的正向导通压降。

(1) 当输入端 A 、 B 均为低电平，即 $V_A=V_B=0.3\text{V}$ 时，二极管 D_A 、 D_B 都处于正向偏置而导通，输出端 $V_Y=0.3\text{V}$ ，即输出端 Y 为低电平。

(2) 当输入端 A 为低电平， B 为高电平，即 $V_A=0.3\text{V}$ ， $V_B=3\text{V}$ 时， D_A 优先导通，使 $V_Y=0.3\text{V}$ ， D_B 处于反向偏置而截止，输出端 Y 为低电平。

(3) 当输入端 A 为高电平， B 为低电平，即 $V_A=3\text{V}$ ， $V_B=0.3\text{V}$ 时，二极管 D_A 、 D_B 的工作情况与(2)相反， D_B 优先导通，使 $V_Y=0.3\text{V}$ ， D_A 处于反向偏置而截止，输出端 Y 仍然是低电平。

(4) 当输入端 A 、 B 均为高电平，即 $V_A=3\text{V}$ ， $V_B=3\text{V}$ 时，二极管 D_A 、 D_B 都处于正向偏置而导通，输出端 $V_Y=3\text{V}$ ，即输出端 Y 为高电平。

输入与输出之间的电位关系列于表 6-3-1 中。只有当所有输入端都是高电平时，输出端才是高电平，可见该电路对输出高电平而言是与逻辑关系，为与门电路。我们用 1 表示高电平 3V，用 0 表示低电平 0.3V，则表 6-3-2 表示了输入和输出之间的逻辑关系。这种能完整表达输入与输出之间所有可能的逻辑关系的表格称为逻辑状态表或真值表。两个输入端有 $2^2=4$ 种组合，若有 n 个输入端，则有 2^n 种组合。

表 6-3-1 A 、 B 和 Y 的电位关系

A/V	B/V	Y/V
0.3	0.3	0.3
0.3	3	0.3
3	0.3	0.3
3	3	3

表 6-3-2 A 、 B 和 Y 的与逻辑关系(与逻辑状态表)

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

与逻辑关系可以用逻辑式表示为

$$Y = A \cdot B$$

式中，“ \cdot ”表示逻辑与， $A \cdot B$ 读作“ A 与 B ”，为书写方便，在不引起混淆的情况下，“ \cdot ”可以省略。逻辑与也称为逻辑乘，其运算规则为

$$0 \cdot 0 = 0 \quad 0 \cdot 1 = 0 \quad 1 \cdot 0 = 0 \quad 1 \cdot 1 = 1$$

在多变量的情况下，与逻辑关系的表示方法相同，不再讨论。

6.3.2 二极管或门电路

图 6-3-3 中，开关 A 与 B 并联，只要在 A 闭合和 B 闭合的两个条件中具备一个(当然，具备两个也行)灯亮这一结果就能产生。这种“在决定一事件的几个条件中，只要一个(或几个)具备，事件就会发生”的逻辑关系称“或”逻辑。或逻辑的条件并不限于两个，可以是多个。

能实现或逻辑关系的电路称为或门电路。图 6-3-4(a)、(b)是二极管或门电路及其图形符号。

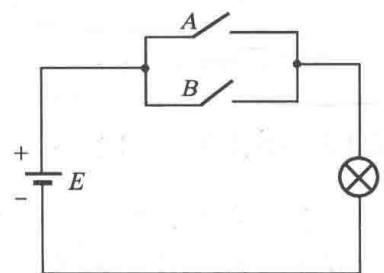


图 6-3-3 或逻辑

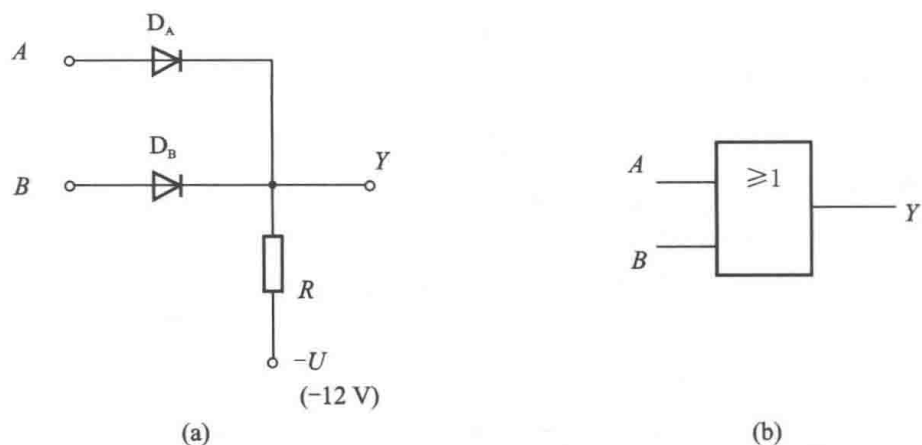


图 6-3-4 二极管或门电路及其图形符号

电路分析如下(忽略二极管正向导通压降):

(1) 当输入端 A 、 B 均为低电平, 即 $V_A=V_B=0.3\text{V}$ 时, 二极管 D_A 、 D_B 均导通, 输出端 $V_Y=0.3\text{V}$, 即输出端 Y 为低电平。

(2) 当输入端 A 为低电平, B 为高电平, 即 $V_A=0.3\text{V}$, $V_B=3\text{V}$ 时, D_B 导通, D_A 截止, 使 $V_Y=3\text{V}$, 输出端 Y 为高电平。

(3) 当输入端 A 为高电平, B 为低电平, 即 $V_A=3\text{V}$, $V_B=0.3\text{V}$ 时, 二极管 D_A 、 D_B 的工作情况与(2)相反, 使 $V_Y=3\text{V}$, 输出端 Y 仍然是高电平。

(4) 当输入端 A 、 B 均为高电平, 即 $V_A=3\text{V}$, $V_B=3\text{V}$ 时, 二极管 D_A 、 D_B 都处于正向偏置而导通, 输出端 $V_Y=3\text{V}$, 即输出端 Y 为高电平。

只要输入中有一个(或一个以上)是高电平时, 输出就是高电平, 可见该电路对输出高电平而言是或逻辑关系, 为或门电路。其逻辑状态表见表 6-3-3。其逻辑式为

$$Y = A + B$$

式中, “+”表示逻辑或, 也称逻辑加, $A+B$ 读作“ A 或 B ”, 其运算规则为

$$0+0=0 \quad 0+1=1 \quad 1+0=1 \quad 1+1=1$$

在多变量的情况下, 或逻辑关系的表示方法相同, 不再讨论。

表 6-3-3 或逻辑状态表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

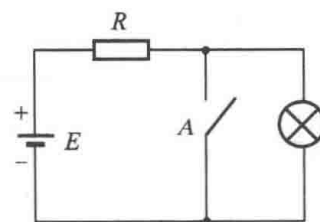


图 6-3-5 非逻辑

6.3.3 晶体管非门电路

在图 6-3-5 中, 当开关 A 断开时灯亮, 当开关 A 闭合时灯不亮, 也就是说灯亮这一结果与开关 A 闭合这个条件是相反的。这种“结果和条件处于相反状态”的逻辑关系称为“非”逻辑。实现非逻辑关系的电路称为非门电路。图 6-3-6(a)、(b)所示的是晶体管非门电路及其逻辑符号。

电路工作情况如下：

(1) 输入 A 为高电平，即 $V_A=3V$ 时，适当选择 R_{B1} 、 R_{B2} 大小，可使晶体管饱和导通， $V_Y=U_{CES}=0.3V$ ，即输出 Y 为低电平。

(2) 输入 A 为低电平，即 $V_A=0.3V$ 时，晶体管截止， $V_Y=5V$ ，即输出 Y 为高电平。

该电路当输入为高电平时输出为低电平，输入为低电平时输出为高电平，实现了非的逻辑关系。其逻辑状态表见表 6-3-4，逻辑式为

$$Y = \bar{A}$$

式中， A 上横线表示逻辑非， \bar{A} 读作 A 非或 A 反。逻辑非运算规则为

$$\bar{0}=1 \quad \bar{1}=0$$

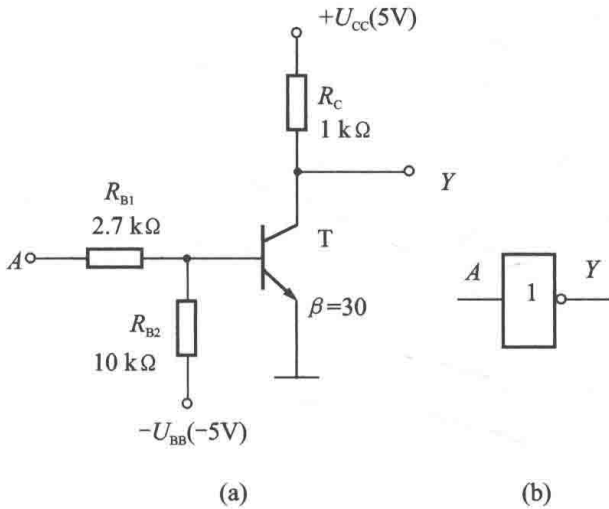


表 6-3-4 非逻辑状态表

A	Y
0	1
1	0

图 6-3-6 晶体管非门电路及其逻辑符号

6.3.4 复合门电路

以上介绍的与、或、非门是三种基本的逻辑门，用这三种基本的逻辑门可以组成各种复合门，如“与门”和“非门”连接可构成“与非门”，“或门”和“非门”连接可构成“或非门”。此外还有更复杂一些的异或门等。

表 6-3-5、表 6-3-6 分别为与非门和或非门的逻辑状态表。

表 6-3-5 与非门逻辑状态表

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

表 6-3-6 或非门逻辑状态表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

与非门的逻辑规则为“有 0 出 1，全 1 出 0”，其逻辑表达式为

$$Y = \overline{A \cdot B}$$

或非门的逻辑规则为“有 1 出 0，全 0 出 1”。其逻辑表达式为

$$Y = \overline{A + B}$$

两输入与非门、或非门的逻辑符号如图 6-3-7(a)、(b) 所示。

此外还有更复杂一些的门电路，如异或门。表 6-3-7 为异或门的逻辑状态表。

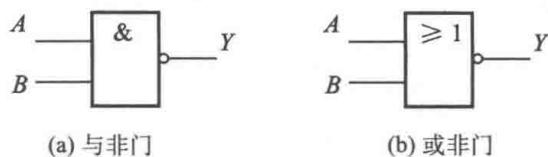


图 6-3-7 逻辑符号

表 6-3-7 异或门逻辑状态表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

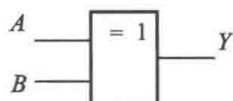


图 6-3-8 异或门逻辑符号

异或门的逻辑规则为“ A 、 B 相同时输出为 0，不同时输出为 1”，故称其为异或。其逻辑表达式为

$$Y = \overline{A}B + A\overline{B}$$

异或门的逻辑符号如图 6-3-8 所示。

分立元件门电路存在许多缺点，如体积大、可靠性差等。因此在实际应用中，大部分的分立元件门电路已被集成门电路所取代，下面将对集成门电路加以介绍。

6.4 TTL 集成门电路

集成门电路与分立元件门电路相比，除了体积小、可靠性高等优点外，更主要的优点是转换速度快，输入与输出的高低电平取值相同，便于多级连接。

集成门电路按其内部电路使用的电子器件类型的不同可分为多种，如二极管-晶体管集成逻辑门电路(DTL)、晶体管-晶体管集成逻辑门电路(TTL)以及金属氧化物半导体场效应管集成逻辑门电路(MOS)等。

这里我们以 TTL 与非门为例来介绍 TTL 集成门电路的基本特性和主要参数。

6.4.1 TTL 与非门电路

1. 电路组成和工作原理

图 6-4-1(a)、(b)是 TTL 与非门电路及其图形符号。电路由三部分组成：多发射极晶体管 T_1 和 R_1 组成输入级； T_2 、 R_2 、 R_3 组成中间级； T_3 、 T_4 、 T_5 和 R_4 、 R_5 组成输出级。

T_1 是多发射极晶体管，它有一个基极和一个集电极，但却有不止一个发射极。

当电路输入全部为高电平(约 3.6V)时的工作情况如图 6-4-2(a)所示。此时，如果不考虑 T_2 的存在， T_1 的基极电位则应有 $V_{B1}=3.6+0.7=4.3$ (V)。显然，在存在 T_2 和 T_5 的情况下， T_2 和 T_5 的发射结必然同时导通。而一旦 T_2 和 T_5 导通之后， V_{B1} 便被箝在了 2.1V，所以， V_{B1} 在实际上不可能等于 4.3V，只能是 2.1V 左右。 T_2 饱和导通使 V_{C2} 降低(约为 1V)而 V_{E2} 升高(约为 0.7V)，导致 T_3 导通、 T_4 截止、 T_5 饱和导通。电路输出为低电平， $V_Y=U_{CES}\approx 0.3V$ 。

当电路输入中至少有一个为低电平(约 0.3V)时的工作情况如图 6-4-2(b)所示。此时， T_1 的发射结必然导通，导通后 T_1 的基极电位被箝在 $V_{B1}=0.3+0.7=1$ (V)，因此， T_2 的发射结不会导通。由于 T_1 的集电极回路电阻是 R_2 和 T_2 的 b-c 结反向电阻之和，阻值非常大，因而 T_1

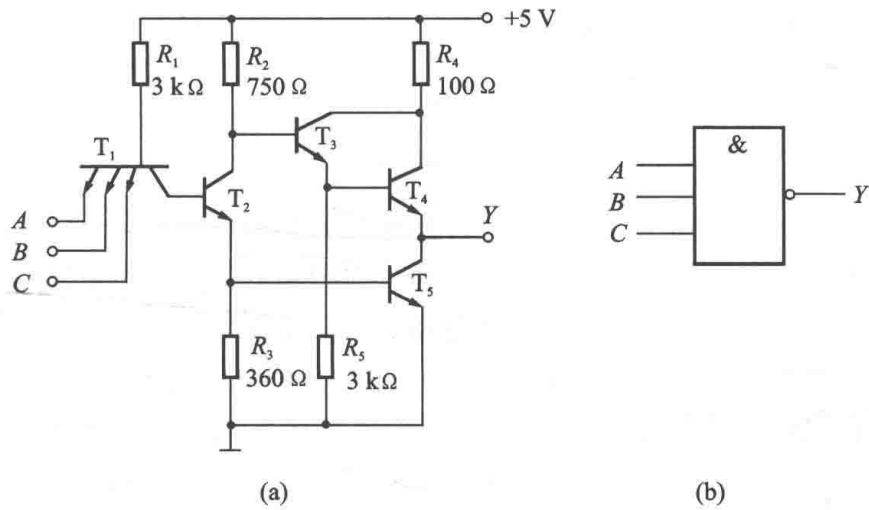


图 6-4-1 TTL 与非门及其图形符号

工作在深度饱和状态 (V_{C1} 约为 $0.4V$)。 T_2 截止使 V_{C2} 升高 (约为 $5V$)，而 V_{E2} 降低 (约为 $0V$)，导致 T_3 、 T_4 导通， T_5 截止，电路输出为高电平， $V_Y = 5 - I_{B3}R_2 - U_{BE3} - U_{BE4}$ 。因为 I_{B3} (T_3 基极电流) 很小，可以忽略不计，因此 $V_Y \approx 5 - 0.7 - 0.7 = 3.6(V)$ 。

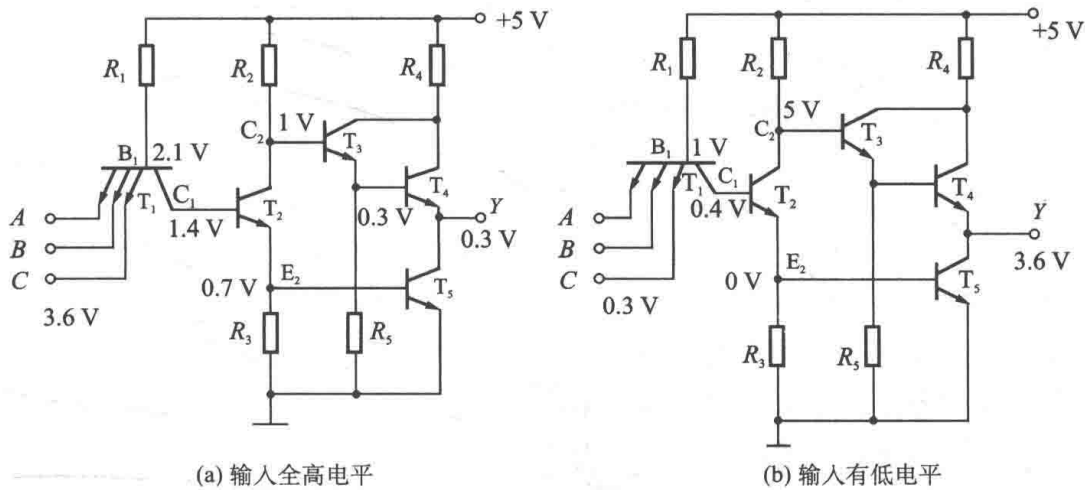


图 6-4-2 TTL 与非门电路工作情况

根据上述电路的工作情况，可列出图 6-4-1(a) 电路的逻辑状态表，见表 6-4-1，其逻辑式为 $Y = \overline{ABC}$ ，电路实现“与非”功能。

表 6-4-1 与非门的逻辑状态表

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

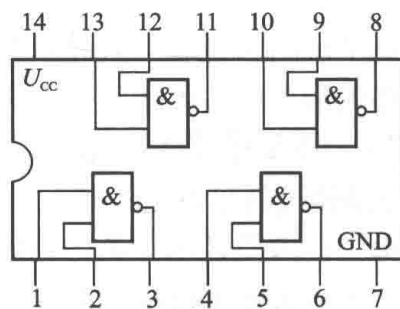


图 6-4-3 74LS00 (2 输入 4 与非门)

图 6-4-3 是 TTL 与非门的外引线排列图。一片集成电路内的各逻辑门互相独立，可单独使用，但共用一根电源线和一根地线。

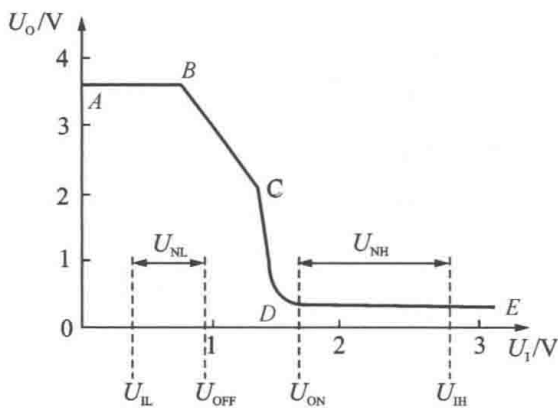


图 6-4-4 TTL 与非门的电压传输特性

当 $U_i < 0.7V$ 时，输出电压 $U_o \approx 3.6V$ (图中 AB 段)。当 U_i 在 $0.7 \sim 1.3V$ 时， U_o 随 U_i 的增大而线性地减小 (BC 段)。当 U_i 增至 $1.4V$ 左右时， T_5 开始导通，输出迅速转为低电平 (CD 段)。当 $U_i > 1.4V$ 时，保持输出低电平， $U_o \approx 0.3V$ (DE 段)。 T_5 由截止转为导通，即输出高电平转为低电平时，所对应的输入电压称为阈值电压或门槛电压，用 U_T 表示 (约为 $1.4V$)。

由电压传输特性可以读出与非门输出的高电平电压 U_{OH} (对应于 AB 段) 和低电平电压 U_{OL} (对应 DE 段) 的值，它是在额定负载下测出的。对通用 TTL 与非门， $U_{OH} \geq 2.4V$ ， $U_{OL} \leq 0.4V$ 。其标准高低电平分别为 $U_{SH} = 2.4V$ ， $U_{SL} = 0.4V$ 。另外，还可以求出关门电平、开门电平和噪声容限。

(1) 关门电平 U_{OFF} 和开门电平 U_{ON} 。

U_{OFF} 是保证输出高电平不低于标准高电平 U_{SH} 时，所容许输入低电平的上线值。

U_{ON} 是保证输出为标准低电平 U_{SL} 时，所容许输入高电平的下线值。

显然，要确保输入为低电平，必须使 $U_i \leq U_{OFF}$ ；要确保输入为高电平，必须使 $U_i \geq U_{ON}$ 。

(2) 低电平噪声容限 U_{NL} 和高电平噪声容限 U_{NH} 。

U_{NL} 是输入低电平时所容许叠加在输入上的最大噪声电压， $U_{NL} = U_{OFF} - U_{IL}$ 。当 $U_{OFF} = 0.8V$ 、 $U_{IL} = 0.3V$ 时， $U_{NL} = 0.5V$ 。

U_{NH} 是输入高电平时所容许叠加在输入上的最大噪声电压， $U_{NH} = U_{IH} - U_{ON}$ 。当 $U_{ON} = 1.8V$ 、 $U_{IH} = 3V$ 时， $U_{NH} = 1.2V$ 。

噪声容限电压反映了门电路的抗干扰能力，其值越大，抗干扰能力就越强。

2) 输入负载特性

由电压传输特性知，当 $U_i \geq U_{ON}$ 时，输入为高电平，与非门输出为低电平； $U_i \leq U_{OFF}$ 时，输入为低电平，与非门输出为高电平。即电路的输出状态由输入电压决定。若与非门的输入端不接输入电压 U_i ，而是通过电阻接地 (图 6-4-5)，可以发现， R 的阻值不同，电路输出的状态也不同。当 R 小于某一数值 ($0.7k\Omega$) 时，输出为高电平；而当 R 大于某一数值 ($2k\Omega$) 时，输出则变为低电平。可见，当输入端不接输入电压，电路的输出状态将由输入端所接电阻的阻值决定。

(1) 关门电阻 R_{OFF} ：是保证输出高电平不低于标准高电平

2. 工作特性

1) 电压传输特性

将 TTL 与非门某一输入端的输入电压 U_i 由零逐渐增大，而将其他输入端接电源正极保持恒定高电平，由此测得的 TTL 与非门输出电压 U_o 与输入电压 U_i 之间的关系曲线即为电压传输特性，如图 6-4-4 所示。当 $U_i < 0.7V$ 时，输出电压 $U_o \approx 3.6V$ (图中 AB 段)。当 U_i 在 $0.7 \sim 1.3V$ 时， U_o 随 U_i 的增大而线性地减小 (BC 段)。当 U_i 增至 $1.4V$ 左右时， T_5

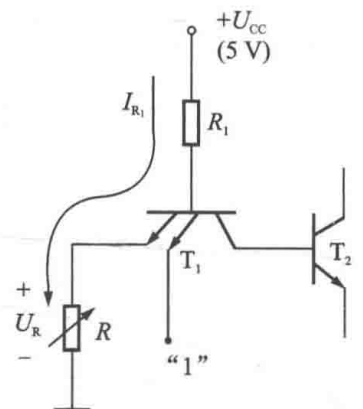


图 6-4-5 输入端接电阻 R

U_{SH} 时, 所容许接入的最大电阻值。

当接入的电阻 $R \leq R_{OFF}$ 时, 电阻 R 上电压 $U_R \leq U_{OFF}$, 即输入为低电平, 与非门输出高电平。根据下式可求出 R_{OFF} 的值。

$$U_R = \frac{U_{CC} - U_{BE}}{R_1 + R_{OFF}} \times R_{OFF} = U_{OFF}$$

(2) 开门电阻 R_{ON} : 是保证输出为标准低电平 U_{SL} 时所容许接入的最小电阻值。

当接入的电阻 $R \geq R_{ON}$ 时, 相当于输入高电平, 则与非门输出低电平。因此在 TTL 门中, 若输入端悬空 ($R = \infty$), 相当于输入高电平。对于图 6-4-1(a) 所示 TTL 与非门中的典型电路, $R_{OFF} \approx 0.7k\Omega$, $R_{ON} \approx 2k\Omega$ 。

3) 输出负载特性

若把 TTL 与非门的输出端接上负载 (图 6-4-6), 可以测得输出负载特性, 见图 6-4-7(a)、(b)。当 TTL 与非门输出高电平时, 图 6-4-6 中负载电流 I_L 由与非门输出流向负载, 电流方向如图中实线所示, 形成拉电流负载。由图 6-4-7(a) 可见, 随着负载加大, 即 I_L 的增加, 输出的高电平将逐渐下降, 以至无法保证正常的高电平输出。而当 TTL 与非门输出低电平时, 图 6-4-6 中, I_L 则由负载流入与非门, 电流方向如图中虚线所示, 形成灌电流负载。由图 6-4-7(b) 可见, 随着 I_L 的增加, 输出的低电平将逐渐上升, 也无法保证正常低电平的输出。由此可见, 要保证正常高、低电平的输出, 与非门所能提供的负载电流是有限的, 即其带负载能力是有限的。超出了其能力范围, 将造成逻辑功能的混乱。通常把一个门最多可以驱动几个同类门的数目称为门电路的扇出系数 (N_O), 以此来衡量其带负载的能力。显然, N_O 越大, 驱动同类门的数目越多, 所允许提供的负载电流也越大, 则带负载能力就越强。

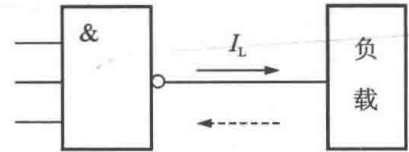


图 6-4-6 TTL 与非门接负载

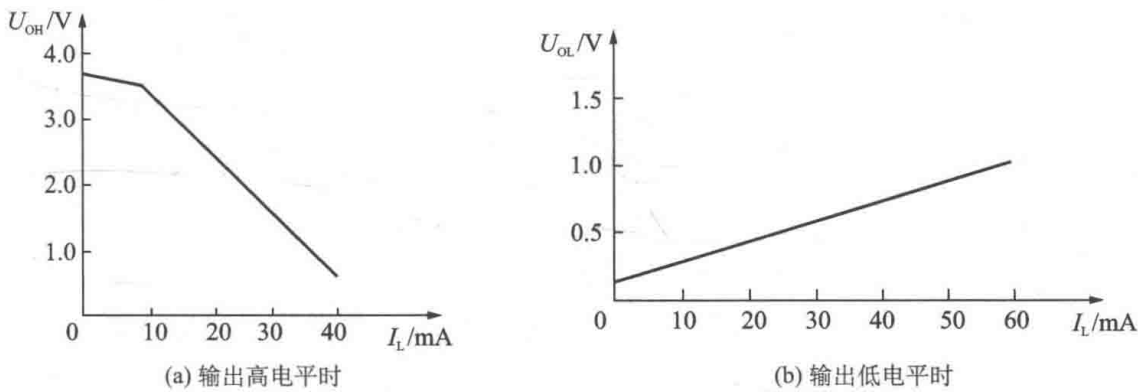


图 6-4-7 TTL 与非门的负载特性

3. 主要参数

1) 输出高电平电压 (U_{OH})

U_{OH} 是与非门输入中有至少一个低电平时的输出高电平值。典型值为 3.6V, 产品规范值 $U_{OH} \geq 2.4V$, 标准高电平 $U_{SH} = 2.4V$ 。

2) 输出低电平电压 (U_{OL})

U_{OL} 是与非门输入全为高电平时的输出低电平值。典型值为 0.3V, 产品规范值

$U_{OL} \leq 0.4V$ ，标准低电平 $U_{SL} = 0.4V$ 。

3) 输入短路电流 (I_{IL})

当某一输入端接地，其余输入端悬空时，流出这个输入端的电流为 I_{IL} 。典型值为 1.4mA。

4) 输入漏电流 (I_{IH})

当一个输入端接高电平，其余输入端接地时，流入这个输入端的电流为 I_{IH} 。典型值为 10 μ A。

5) 平均传输延迟时间 (t_{pd})

t_{pd} 是指一个脉冲信号从输入端输入，经过门电路再从输出端输出所延迟的时间，它反映了电路传输信号的速度，技术指标规定 $t_{pd} \leq 30ns$ 。

t_{pd} 为上升延迟时间 t_{PHL} 与下降延迟时间 t_{PLH} 的平均值，即

$$t_{pd} = \frac{t_{PHL} + t_{PLH}}{2}$$

式中， t_{PHL} 为从输入脉冲上升沿的 50% 处起到输出脉冲下降沿的 50% 处的时间； t_{PLH} 为从输入脉冲下降沿的 50% 处到输出脉冲上升沿的 50% 处的时间。如图 6-4-8 所示。

另外，关于开门电平、关门电平、噪声容限电压、扇出系数这些参数，前面已介绍过，此处不再赘述。

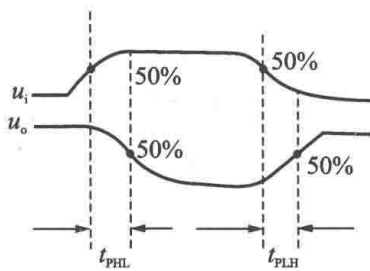


图 6-4-8 TTL 与非门的传输延迟时间

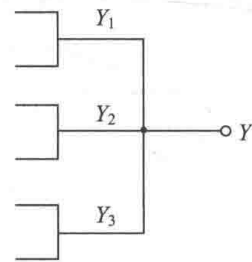


图 6-4-9 门输出的并联

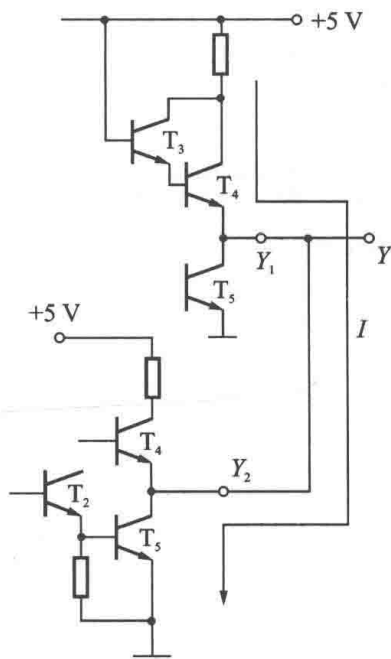


图 6-4-10 两个普通 TTL 门并联

6.4.2 集电极开路与非门*

在实际应用中，人们常常需要把几个门的输出端直接并联在一起，如图 6-4-9 所示。目的是使其完成与的逻辑功能，即在输出端 Y_1 、 Y_2 、 Y_3 中，只要有低电平， Y 就被箝位在低电平上，只有当 Y_1 、 Y_2 、 Y_3 均为高电平时， Y 才为高电平。这种无需与门而直接利用连线完成与逻辑功能的方法被称为“线与”。然而，令人遗憾的是，利用普通的 TTL 与非门是无法实现线与的，原因是其输出电路结构不能适应这种连接。图 6-4-10 是两个普通 TTL 门输出端直接并联的情况。当 Y_1 为高电平 (上部的 T_5 管截止)， Y_2 为低电平 (下部的 T_5 管饱和) 时，将会有很大电流 I 灌入下部饱和的 T_5 管，此电流可能会使下部 T_5 管脱离饱和，使输出的低电平抬高到不可允许的程度，同时还可能因电流过大而损坏与非门。因此，为了实现线与需要引入一种特殊结构的门电路——集电极开路门 (OC 门)。

集电极开路与非门的电路和图形符号见图 6-4-11(a)、(b)。在集电极开路与非门中，三极管 T_5 的集电极是呈开路悬空状的。符号中“◇”代表该门电路的输出级是集电极开路结构。

要使集电极开路门电路正常工作，其输出端必须外接上拉电阻 R_L 和电源电压 U ，如图 6-4-12(a) 所示。由图 6-4-11(a) 和图 6-4-12(a) 可见，当 A 、 B 输入均为高电平时， T_5 管饱和，输出为低电平， $V_Y = U_{CES} \approx 0.3V$ ；当 A 、 B 中有低电平输入时， T_5 管截止，输出为高电平 $V_Y \approx U$ 。显然，选择不同的外接电源电压 U ，将得到不同的高电平输出值。这为人们在实现不同的输出电平提供了方便。一般的 TTL 门电路输出的高电平约为 3.6V，若要把输出高电平变换成更高，如 8V，就可使用 OC 门电路，只需选择外接电源 U 为 8V，可满足要求(关于上拉电阻 R_L 的选取，此处不作介绍)。

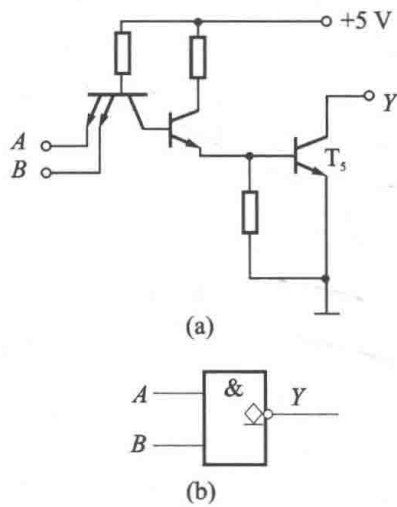


图 6-4-11 集电极开路与非门

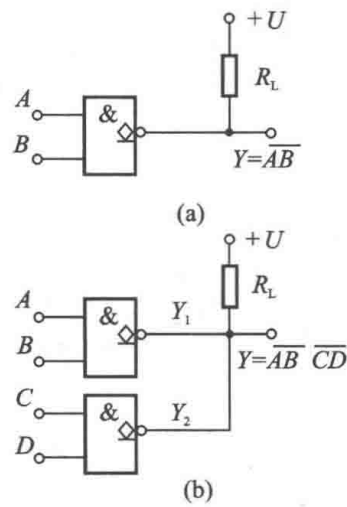


图 6-4-12 OC 门的正确使用

当几个 OC 门线与输出时，可以共用一个 R_L 和 U ，图 6-4-12(b) 所表示的是两个集电极开路与非门线与的电路，其逻辑式为

$$Y = Y_1 \cdot Y_2 = \overline{AB} \cdot \overline{CD} = \overline{AB + CD} \quad (\text{利用 6.7.1 节中摩根定律变换})$$

对于 A 、 B 、 C 、 D 来说，电路实现了与或非逻辑功能，因此该电路为与或非门电路。与或非门的图形符号见图 6-4-13。

由于 OC 门中 R_L 是外接的，因此合理地选择 R_L 值，可避免普通 TTL 门线与出现的问题。

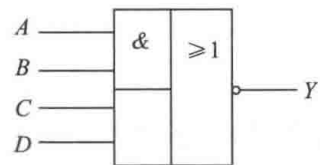


图 6-4-13 与或非门的图形符号

6.4.3 三态输出与非门*

三态输出门(TS 门)和一般的门电路不同，它的输出端除了可以出现高、低电平之外，还可以出现第三种状态——高阻状态。

图 6-4-14(a) 是一个三态输出与非门的电路。电路由一个两输入的普通与非门加上一个二极管 D 和非门构成。当控制端 \overline{EN} 为低电平时，经非门反相， P 点为高电平，此时 D 截止，电路与普通 TTL 与非门相同，因此 $Y = \overline{AB}$ 。

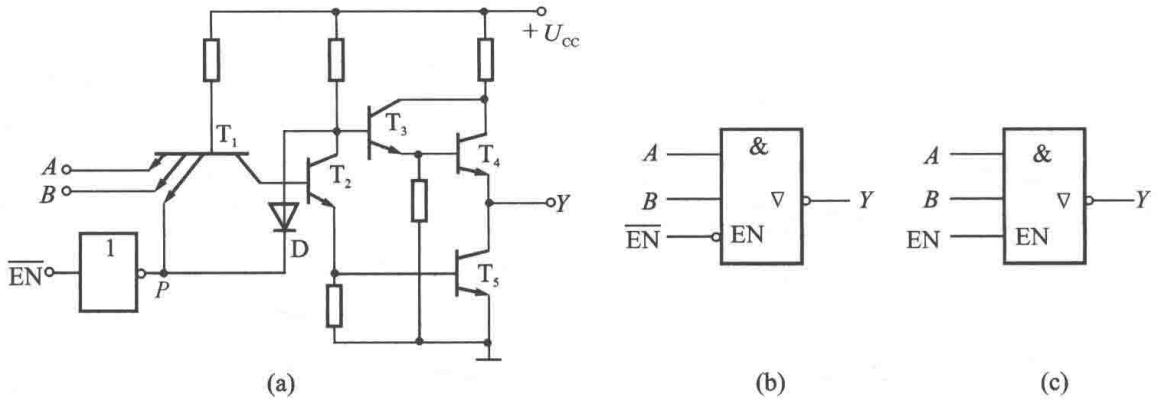


图 6-4-14 三态输出与非门

当 \overline{EN} 为高电平时, P 点为低电平, 它一方面作用于多发射极管 T_1 , 使 T_1 饱和, T_2 、 T_5 截止; 另一方面, 通过 D 的导通, 迫使 T_2 的集电极箝位于低电平, 使 T_4 也截止。由于 T_4 、 T_5 的同时截止, 输出端 Y 便为悬空, 处于既非高电平又非低电平的高阻状态。图 6-4-14(b) 为上述三态输出与非门的图形符号, 其中“ ∇ ”代表三态输出, \overline{EN} 为控制端, 或称使能端。

这种三态输出与非门在 \overline{EN} 高电平时, Y 为高阻, 在 \overline{EN} 低电平时, $Y = \overline{AB}$, 为控制端 \overline{EN} 低电平时有效。注意图形符号中控制端处的小圆圈。另有一类三态输出与非门为控制端 EN 高电平时有效, 其图形符号见图 6-4-14(c)。即 EN 低电平时, Y 为高阻, EN 高电平时, $Y = \overline{AB}$ 。

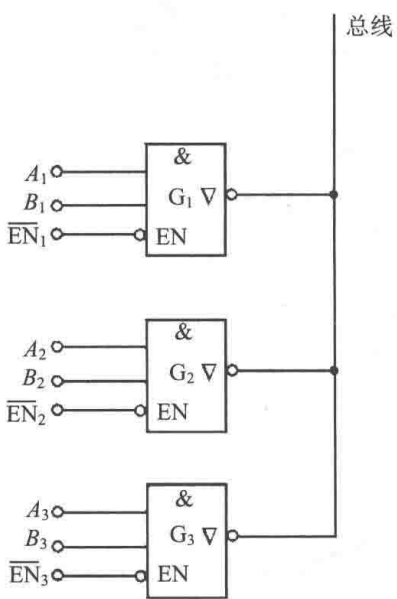


图 6-4-15 总线分时传输数据

三态输出门除了三态输出与非门之外, 还有三态输出非门、三态输出缓冲门等。三态输出门最重要的一个用途, 是可以通过一条总线传送多组数据。如图 6-4-15 所示, 假设 \overline{EN}_1 、 \overline{EN}_2 、 \overline{EN}_3 轮流地接低电平控制信号, 那么三个门输出的三组数据, 就会轮流地送到总线上。这种利用总线分时传送数据的方法, 在计算机中得到极为广泛的应用。

6.5 MOS 集成门电路[△]

由绝缘栅场效应管(MOS)构成的门电路称为 MOS 集成逻辑门。

在 MOS 集成门电路中, 有由 N 沟道 MOS 管构成的 NMOS 门电路, 有由 P 沟道 MOS 管构成的 PMOS 门电路, 还有另一种既有 NMOS 管又有 PMOS 管构成的 CMOS 门电路。由于 CMOS 门电路具有电路简单、输入电阻高、功耗小、带负载能力强、抗干扰能力强、允许电源波动大、工作速度与 TTL 门相接近等优点, 因而获得了广泛运用。下面介绍几种 CMOS 门电路。

6.5.1 CMOS 非门

CMOS 非门电路如图 6-5-1 所示。电路中 T_1 管采用增强型 NMOS 管, T_2 管采用增强型 PMOS 管。当输入 A 为高电平(约为 U_{DD})时, T_1 管的栅-源电压大于开启电压, 处于导通状

态；而 T_2 管的栅-源电压小于开启电压的绝对值，处于截止状态。故输出 Y 为低电平(约为 $0V$)。当输入 A 为低电平(约为 $0V$)时， T_1 管截止，而 T_2 管导通。故输出 Y 为高电平(约为 U_{DD})。

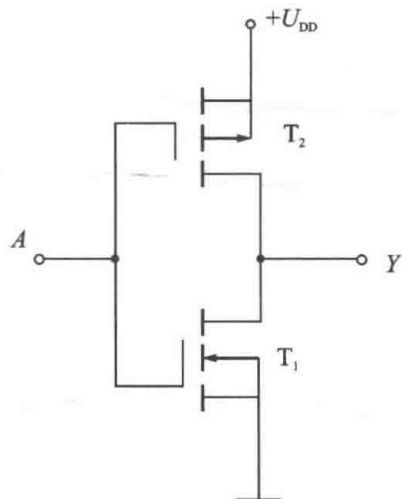


图 6-5-1 CMOS 非门电路

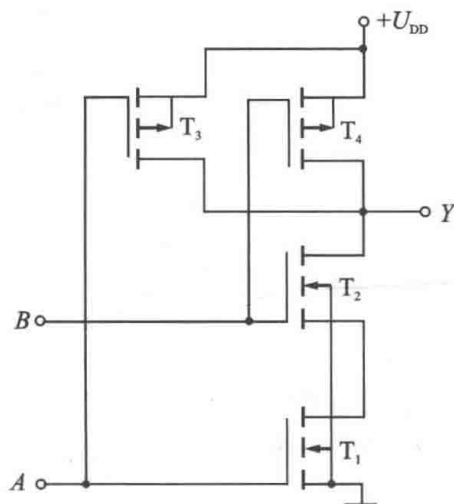


图 6-5-2 CMOS 与非门电路

6.5.2 CMOS 与非门

CMOS 与非门电路如图 6-5-2 所示。电路中两个增强型 NMOS 管 T_1 和 T_2 串联，两个增强型 PMOS 管 T_3 和 T_4 并联。当 A 、 B 输入均为高电平时， T_1 管和 T_2 管均导通，而 T_3 管和 T_4 管均处于截止状态。这时输出 Y 为低电平。当输入中至少有一个为低电平时，则串联的 T_1 管和 T_2 管中至少有一管截止，而并联的 T_3 管和 T_4 管中至少有一管导通，故输出 Y 为高电平。

6.5.3 CMOS 或非门

CMOS 或非门电路如图 6-5-3 所示。电路中两个增强型 NMOS 管 T_1 和 T_2 并联，两个增强型 PMOS 管 T_3 和 T_4 串联。当输入 A 、 B 中至少有一个高电平时，则并联的 T_1 管和 T_2 管中至少有一管导通，串联的 T_3 管和 T_4 管中至少有一管截止，故输出 Y 为低电平。当输入均为低电平时， T_1 管和 T_2 管均截止， T_3 管和 T_4 管均导通，输出 Y 为高电平。

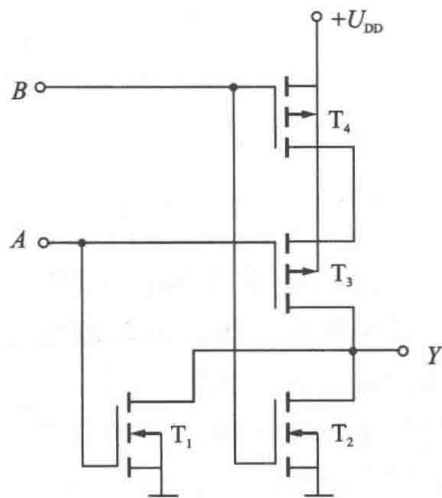


图 6-5-3 CMOS 或非门电路

6.5.4 CMOS 传输门

CMOS 传输门电路如图 6-5-4(a) 所示。它是由 NMOS 管 T_1 和 PMOS 管 T_2 并联而成。两管源极相连作为输入端，两管的漏极相连作为输出端(输入输出可互换)，两管的栅极作为控制极，加入互补的控制电压 C 和 \bar{C} 。

设两管 $|U_{GS(th)}| = 3V$ 。如在 T_1 管的栅极加 $+10V$ ，在 T_2 管的栅极加 $0V$ ，当输入 u_1 在 $0 \sim 10V$ 范围内连续变化时，传输门开通， u_1 可传输到输出端，即 $u_o = u_1$ 。因为当 u_1 在 $0 \sim 7V$ 范围内变化时， T_1 管导通；当 u_1 在 $3 \sim 10V$ 范围内变化时， T_2 管导通。可见 u_1 在 $0 \sim 10V$ 范围内变化时，至少有一个管导通。

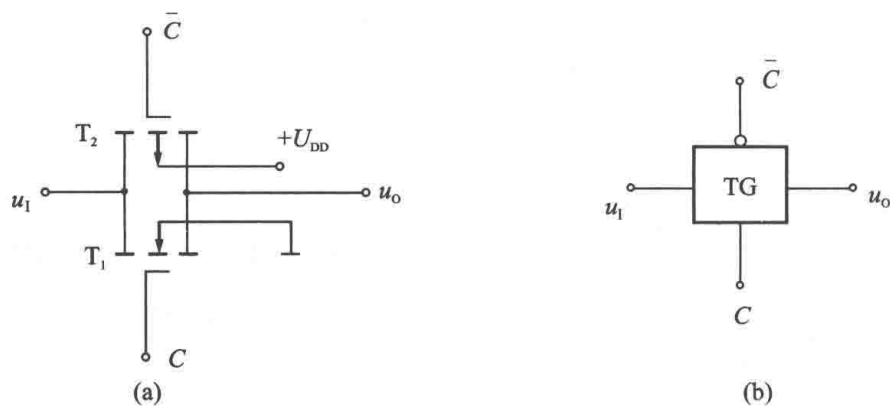


图 6-5-4 CMOS 传输门及其图形符号

如果在 T_1 管的栅极加 $0V$ ，在 T_2 管的栅极加 $10V$ ，当 u_1 在 $0 \sim 10V$ 范围内变化时，两管均截止，传输门关断， u_1 不能传输到输出端。

综上所述，当 C 为高电平 (\bar{C} 为低电平) 时，传输门开通， $u_o = u_1$ ；当 C 为低电平 (\bar{C} 为高电平) 时，传输门关断。图 6-5-4(b) 是传输门的图形符号。

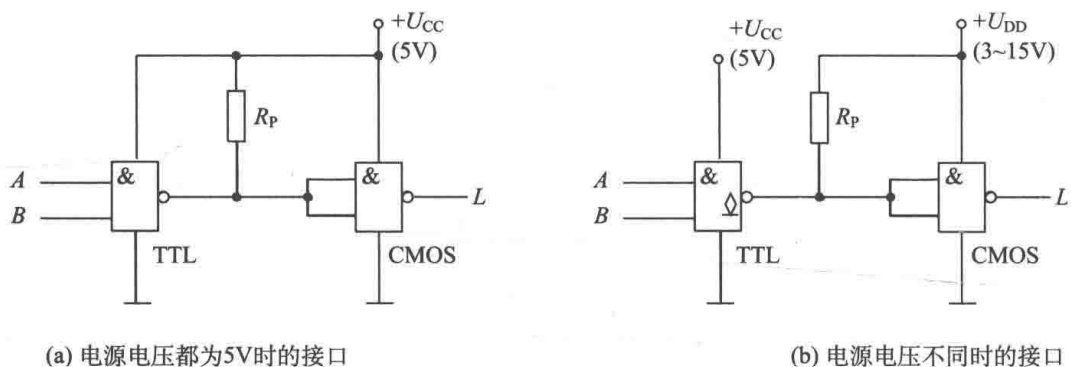
6.6 集成门电路使用注意事项

6.6.1 CMOS 门和 TTL 门的接口[△]

在数字电路或系统的设计中，往往由于工作速度或者功耗指标等要求，需要采用多种逻辑门电路混合使用，例如，TTL 和 CMOS 电路同时使用。当各器件的逻辑电平互不一致、不能正确接收和传送信息时，就要考虑它们之间的连接问题，应使用必要的接口电路。

1. TTL 门驱动 CMOS 门

若 CMOS 门电路与 TTL 门电路电源电压相同，都为 $5V$ 时，由于 TTL 门电路输出高电平最小值为 $2.4V$ ，而 CMOS 电路的输入高电平要求高于 $3.5V$ ，为解决此矛盾，可在 TTL 电路的输出端和电源之间接一上拉电阻 R_P ，如图 6-6-1(a) 所示， R_P 的阻值取决于负载器件的数目及 TTL 和 CMOS 器件的电流参数，一般在几百到几千欧。如果 TTL 和 CMOS 器件采用的电源电压不同，则应使用 OC 门，同时使用上拉电阻 R_P ，如图 6-6-1(b) 所示。



(a) 电源电压都为 $5V$ 时的接口

(b) 电源电压不同时的接口

图 6-6-1 TTL 门驱动 CMOS 门电路

2. CMOS 门驱动 TTL 门

当用 CMOS 电路去驱动 TTL 电路时, CMOS 的输出电平可以满足 TTL 的电平要求, 但带负载能力却有限。要提高 CMOS 门的驱动能力, 可将同一芯片上的多个门并联使用, 如图 6-6-2(a) 所示。也可在 CMOS 门的输出端与 TTL 门的输入端之间加一 CMOS 驱动器, 如图 6-6-2(b) 所示。

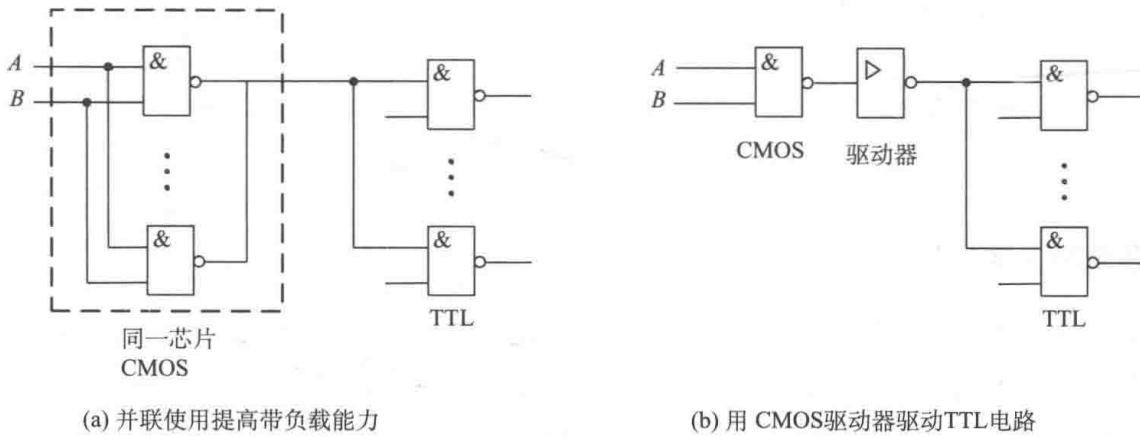


图 6-6-2 CMOS 门驱动 TTL 门电路

要注意的是, CMOS 电路中的 74HCT 系列与 TTL 器件是兼容的, 因此两者可以直接相连, 不需外加其他器件。

6.6.2 TTL 和 CMOS 电路带负载时的接口问题

在工程实践中, 常常需要用 TTL 或 CMOS 电路去驱动指示灯、发光二极管(LED)、继电器等负载。对于电流较小、电平能够匹配的负载可以直接驱动, 图 6-6-3(a) 所示为用 TTL 门电路驱动发光二极管(LED), 这时只要在电路中串接一个约几百欧的限流电阻即可。图 6-6-3(b) 所示为用 TTL 门电路驱动 5V 低电流继电器, 其中二极管 D 起保护作用, 用以防止过电压。

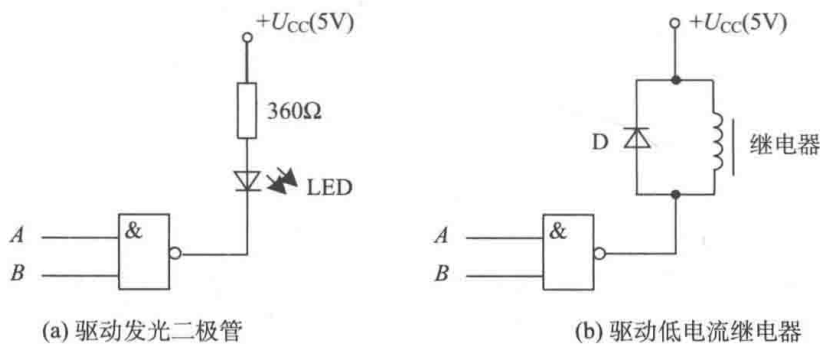


图 6-6-3 门电路带小电流负载

如果负载电流较大, 可将同一芯片上的多个门并联作为驱动器, 如图 6-6-4(a) 所示。也可在门电路输出端接三极管, 以提高负载能力, 如图 6-6-4(b) 所示。

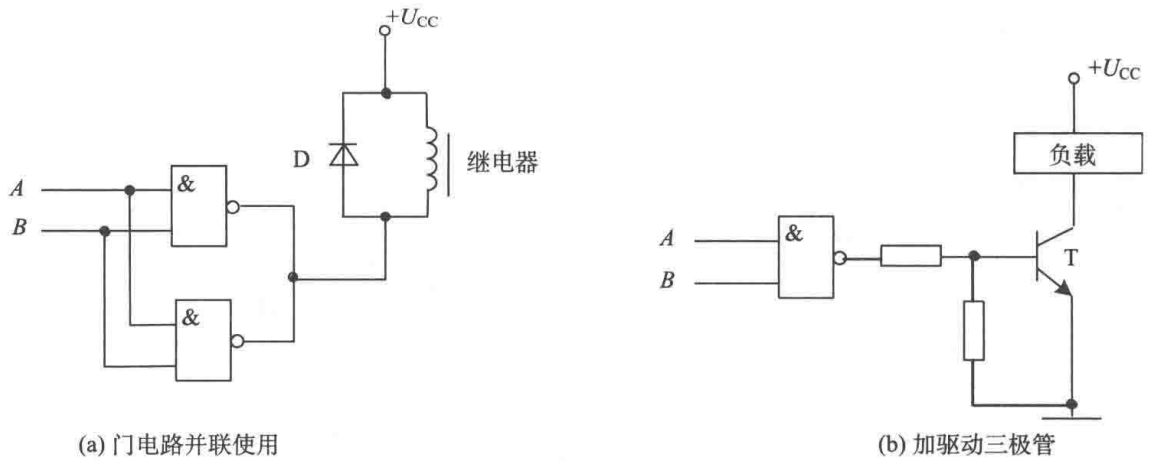


图 6-6-4 门电路带大电流负载

6.6.3 多余输入端的处理

在实际使用集成门电路时，时常会有多余的输入端。例如，用与非门完成逻辑非功能时，这时只需一个输入端，其余输入端都是多余的。处理多余输入端的方法如下：

(1) 将不用的输入端按不影响逻辑功能为原则接电源或接地，如图 6-6-5(a)、(b)所示。

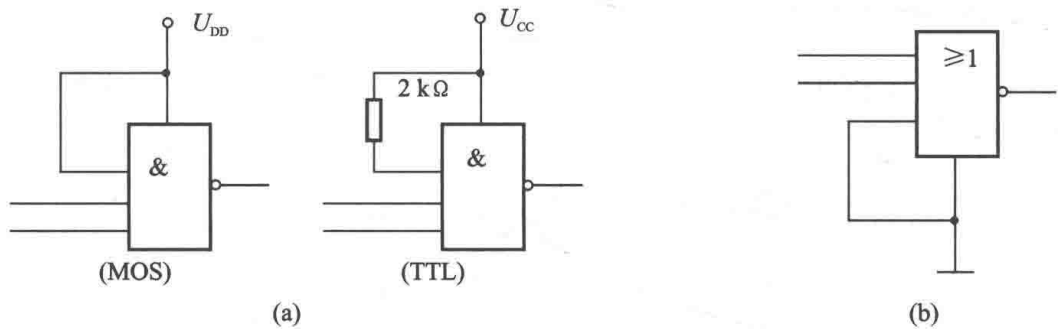


图 6-6-5 多余输入端处理之一

(2) 与其他输入端并联使用，如图 6-6-6(a)、(b)所示。

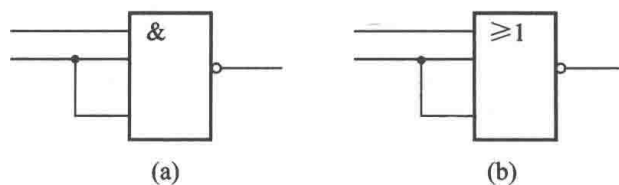


图 6-6-6 多余输入端处理之二

需要提醒的是多余输入端不要悬空。理论上讲 TTL 门输入端悬空相当于高电平输入，但悬空易受干扰。而 MOS 门电路的输入端若悬空，电路将不能正常工作。

6.7 逻辑代数

6.7.1 逻辑代数运算法则

逻辑代数是分析和设计数字电路的数学工具。与普通代数相似，逻辑代数也采用字母表

示变量。但是，这些变量是二值的，它的取值只有 0 和 1 两种。并且，0 和 1 并不代表变量的大小，而是代表两种相反的逻辑状态。这和普通代数有着本质的区别。

在 6.3 节中，已介绍过有关逻辑乘、逻辑加和逻辑非三种基本逻辑运算的法则。根据这些法则可以推导出其他运算法则。具体介绍如下。

1. 变量和常量的关系

$$A \cdot 1 = A$$

$$A \cdot 0 = 0$$

$$A + 1 = 1$$

$$A + 0 = A$$

2. 变量与变量的关系

$$A \cdot \bar{A} = 0$$

$$A \cdot A = A$$

$$A + \bar{A} = 1$$

$$A + A = A$$

$$\overline{\overline{A}} = A$$

3. 与普通代数相似的定理

交换律

$$A \cdot B = B \cdot A$$

$$A + B = B + A$$

结合律

$$(A \cdot B) \cdot C = A \cdot (B \cdot C)$$

$$(A + B) + C = A + (B + C)$$

分配律

$$A \cdot (B + C) = A \cdot B + A \cdot C$$

4. 逻辑代数的一些特殊定理

吸收律

$$A + AB = A$$

证明： $A + AB = A(1 + B) = A \cdot 1 = A$

$$A + \bar{A}B = A + B$$

证明： $A + \bar{A}B = A + AB + \bar{A}B = A + B(A + \bar{A}) = A + B \cdot 1 = A + B$

反演律(摩根定律)

$$\overline{AB} = \bar{A} + \bar{B}$$

$$\overline{A + B} = \bar{A}\bar{B}$$

证明：

A	B	\bar{A}	\bar{B}	\overline{AB}	$\overline{A + B}$	$\overline{A + B}$	\overline{AB}
0	0	1	1	1	1	1	1
0	1	1	0	1	1	0	0
1	0	0	1	1	1	0	0
1	1	0	0	0	0	0	0

6.7.2 逻辑函数的表示方法

在逻辑电路中，输出变量和输入变量之间存在着一定的对应关系，我们称输出变量是输入变量的逻辑函数。

逻辑函数的表示方法通常有四种：逻辑状态表、逻辑式、逻辑图和卡诺图。它们各有特点，可以互相转换。

表 6-7-1 三人表决电路逻辑状态表

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

1. 逻辑状态表

逻辑状态表前已提到。它的特点是直观、明了。当把一个实际逻辑问题抽象为数学问题时，使用逻辑状态表最为方便。例如，三人(A、B、C)表决电路，多数赞成即可通过(Y)。设赞成用1表示，不赞成用0表示，通过用1表示，不通过用0表示，按上述逻辑要求，可列出逻辑状态表 6-7-1。

输入变量有各种组合：二变量有四种，三变量有八种， n 输入变量则有 2^n 种组合。列逻辑状态表时，通常应完整地表达。

2. 逻辑式

逻辑式是用与、或、非等运算来表示逻辑函数的表达式。其特点是书写简洁、方便。

1) 由逻辑状态表写出逻辑式

首先介绍最小项的概念。在表 6-7-1 所示函数Y与变量A、B、C的逻辑状态表中，三个变量有八种取值组合：000、001、010、011、100、101、110、111，则相应的乘积项也有八个： $\overline{A}\overline{B}\overline{C}$ 、 $\overline{A}\overline{B}C$ 、 $\overline{A}B\overline{C}$ 、 $\overline{A}BC$ 、 $A\overline{B}\overline{C}$ 、 $A\overline{B}C$ 、 $AB\overline{C}$ 、 ABC 。这八个乘积项都具有一个共同的特点，那就是都含有三个变量，且每个变量以原变量(A、B、C)或反变量(\overline{A} 、 \overline{B} 、 \overline{C})的形式仅出现一次。我们把这八个乘积项称为输入A、B、C的最小项(n 个输入变量有 2^n 个最小项)。

在逻辑状态表中，挑出那些使函数值为1(或为0)的变量取值组合所对应的最小项相加，即可得到函数Y(或 \overline{Y})的逻辑式。例如，由表 6-7-1 写出的逻辑式为

$$Y = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$$

它表示四个乘积项中，只要一项有1，则函数值就是1，这和逻辑状态表是一致的。这种逻辑式称为与或式。由逻辑状态表写出的与或式是由最小项构成的。

2) 由逻辑式列出逻辑状态表

把输入的各种取值组合代入逻辑式中进行运算，求出相应的函数值，即可列出逻辑状态表。例如： $Y = AB + C(A + B)$ 。列出逻辑状态表如表 6-7-2 所示。

表 6-7-2 $Y=AB+C(A+B)$ 的逻辑状态表

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

不难发现表 6-7-1 和表 6-7-2 完全相同。可见，同一逻辑函数可以采用不同的逻辑式来表达，但逻辑状态表却是唯一的，而由逻辑状态表写出的用最小项组成的逻辑式也是唯一的。

3. 逻辑图

逻辑图是采用规定的图形符号来表达逻辑函数的逻辑电路图。一般图形符号都有相应的电路器件，因此它比较接近工程实际。

由逻辑式画逻辑图时，只要把式中的逻辑运算用相应的图形符号代替即可。例如， $Y = AB + C(A + B)$ 的逻辑图如图 6-7-1 所示。

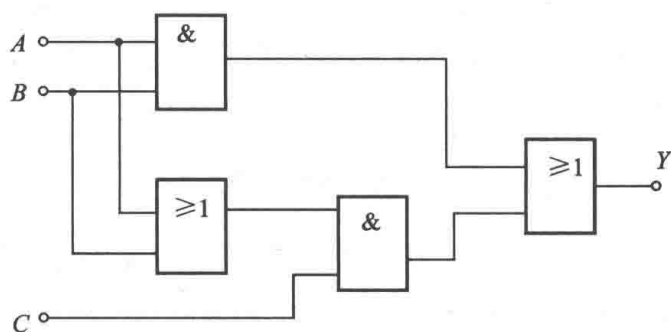


图 6-7-1 $Y = AB + C(A + B)$ 的逻辑图

因为逻辑式不是唯一的，故逻辑图也不是唯一的。熟悉了图形符号，由逻辑图还可以写出逻辑式，此处不再举例说明。

关于卡诺图，将在 6.7.3 节讨论。

6.7.3 逻辑函数的化简

逻辑式可有多种形式。对逻辑式进行化简，求得最简逻辑式，可使实现逻辑式的逻辑图简化，从而达到节省元件，提高电路可靠性的目的。

1. 利用逻辑代数公式化简

1) 并项法

利用 $A + \bar{A} = 1$ ，将两项合并，消去一个变量。如：

$$\begin{aligned} Y &= ABC + A\bar{B}\bar{C} + AB\bar{C} + A\bar{B}C \\ &= AB(C + \bar{C}) + A\bar{B}(C + \bar{C}) \\ &= AB + A\bar{B} = A(B + \bar{B}) = A \end{aligned}$$

2) 吸收法

利用 $A + AB = A$ 和 $A + \bar{A}B = A + B$ 消去多余项和多余因子。如：

$$(1) Y = \bar{A}\bar{B} + \bar{A}BCD(E + F) = \bar{A}\bar{B}$$

$$(2) Y = \bar{A} + AC + \bar{B}\bar{C}D = \bar{A} + C + \bar{B}\bar{C}D = \bar{A} + C + BD$$

3) 配项法

当不能直接选用基本定律时，有时可将某一乘积项乘以 $(A + \bar{A})$ ，或在式中加入 $A \cdot \bar{A}$ ，

或加上相同乘积项作为配项，以便消去更多的项。如：

$$(1) Y = AB + \overline{AC} + \overline{BC} = AB + \overline{AC} + \overline{BC}(A + \overline{A})$$

$$= AB + \overline{AC} + \overline{ABC} + \overline{A\overline{BC}} = AB + \overline{AC}$$

$$(2) Y = \overline{ABC} + \overline{ABC} \cdot \overline{AB} = \overline{ABC} + \overline{ABC} \cdot \overline{AB} + \overline{AB} \cdot \overline{AB}$$

$$= \overline{AB}(\overline{C} + \overline{AB}) + \overline{ABC} \cdot \overline{AB} = \overline{AB} \cdot \overline{ABC} + \overline{ABC} \cdot \overline{AB} = \overline{ABC} = \overline{A} + \overline{B} + \overline{C}$$

$$(3) Y = \overline{ABC} + \overline{ABC} + \overline{ABC} = \overline{ABC} + \overline{ABC} + \overline{ABC} + \overline{ABC}$$

$$= \overline{AC}(B + \overline{B}) + \overline{BC}(A + \overline{A}) = \overline{AC} + \overline{BC}$$

实际中，往往需要综合运用各公式，才能得到最简的结果(最简与或式)。如：

$$Y = \overline{ABC} + \overline{ABD} + \overline{ABC} + \overline{CD} + \overline{BD} = \overline{ABC} + \overline{ABC} + \overline{CD} + \overline{B}(\overline{D} + \overline{DA})$$

$$= \overline{ABC} + \overline{ABC} + \overline{CD} + \overline{BD} + \overline{AB} = \overline{ABC} + \overline{CD} + \overline{BD} + \overline{AB}$$

$$= \overline{B}(A + \overline{AC}) + \overline{CD} + \overline{BD} = \overline{AB} + \overline{BC} + \overline{CD} + \overline{BD}$$

$$= \overline{AB} + \overline{B}(\overline{C} + \overline{D}) + \overline{CD} = \overline{AB} + \overline{BCD} + \overline{CD}$$

$$= \overline{AB} + \overline{B} + \overline{CD} = \overline{B} + \overline{CD}$$

2. 利用卡诺图化简*

1) 卡诺图

将逻辑状态表变形就可得到相应的卡诺图。例如，将表 6-7-1 变形即可得到表达同一逻辑函数的卡诺图(三变量)，如图 6-7-2 所示(函数值为 0 处可以空着不填)。

如果已知逻辑式，也不难画出相应的卡诺图。例如： $Y = \overline{ABCD} + \overline{ABC\overline{D}} + \overline{ABCD} + \overline{ABC\overline{D}}$ ，其卡诺图(四变量)如图 6-7-3 所示。

		BC			
		00	01	11	10
A	0			1	
	1		1	1	1

图 6-7-2 与表 6-7-1 对应的卡诺图

		CD			
		00	01	11	10
AB	00	1			1
	01				
	11			1	1
	10				

图 6-7-3 $Y = \overline{ABCD} + \overline{ABC\overline{D}} + \overline{ABCD} + \overline{ABC\overline{D}}$ 的卡诺图

注意在卡诺图的行和列分别标出了变量及其状态。变量状态的次序是 00、01、11、10，而不是二进制递增的次序 00、01、10、11。这样排列的结果，将使卡诺图中任意两个紧挨着的方格中以及任意一行两头的两个方格中、任意一列两头的两个方格中只有一个变量互反，这被称作逻辑相邻。正是由于卡诺图具有这种逻辑相邻的特点，才使卡诺图成为逻辑函数化简的简便而又直观的工具。

2) 利用卡诺图化简

当卡诺图逻辑相邻的两个方格为 1，即两个最小项中只有一个变量互反时，可消去一个互反的变量，合并成一个乘积项。如图 6-7-3 中， \overline{ABCD} 和 $\overline{ABC\overline{D}}$ 相邻，可消去互反变量 C，

合并成 \overline{ABD} ; $ABCD$ 和 $\overline{ABC\overline{D}}$ 相邻, 可消去 D , 合并成 ABC 。通常用画圈表示合并, 见图 6-7-4。将合并的结果相加, 即为所求的最简逻辑式(最简与或式)。由图 6-7-4 可得 $Y = \overline{ABD} + ABC$ 。相邻的两项可合并为一项, 并消去一个因子; 相邻的四项可合并为一项, 并消去两个因子; 类推, 相邻的 2^n 项可合并为一项, 并消去 n 个因子。

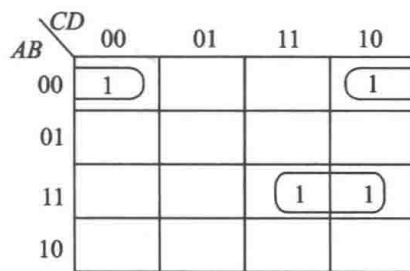


图 6-7-4 $Y = \overline{ABCD} + \overline{ABC\overline{D}} + ABCD + ABC\overline{D}$ 的化简

利用卡诺图化简时, 应注意以下几点。

(1) 圈的个数应最少, 圈内的方格数应尽可能多, 且满足 2^n ($n=0, 1, \dots$)。

例 6.7.1 利用卡诺图化简

$$Y = \overline{ABCD} + \overline{ABC\overline{D}} + \overline{AB\overline{C}D} + \overline{ABC\overline{D}} + \overline{AB\overline{C}D} + ABCD + \overline{ABC\overline{D}} + \overline{ABC\overline{D}}$$

解 卡诺图如图 6-7-5 所示。将四个角的 1 圈在一起, 将中间四个 1 圈在一起, 消去互反变量, 直接写出最简逻辑式

$$Y = \overline{BD} + BD$$

若每圈只圈两个 1, 共可画出四个圈, 不能直接得到最简式。

(2) 每个为 1 的方格可被圈多次, 但不能遗漏。

例 6.7.2 将图 6-7-2 卡诺图化简。

解 如图 6-7-6 所示。将相邻的两个 1 圈在一起, 共可画出三个圈, 根据图中三个圈得出

$$Y = AB + BC + AC$$

图中有一个 1 被圈三次。

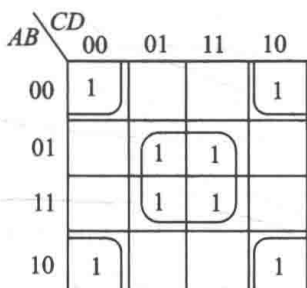


图 6-7-5 例 6.7.1 的卡诺图

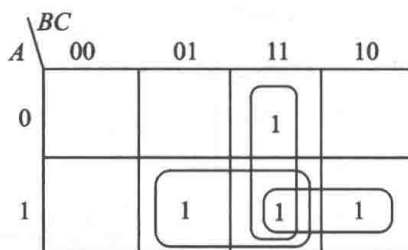


图 6-7-6 例 6.7.2 的卡诺图

(3) 每画一个圈时, 必须包含至少一个在已圈过的圈中未出现过的最小项, 否则重复而得不到最简式。

例 6.7.3 利用卡诺图化简 $Y = \overline{ABC} + \overline{ABC} + \overline{ABC} + \overline{ABC}$ 。

解 卡诺图如图 6-7-7 所示。根据图中两个圈可得

$$Y = \overline{AC} + \overline{BC}$$

但若在图中加个虚线图, 将得到

$$Y = \overline{AC} + \overline{BC} + \overline{AB}$$

显然这不是最简式, 因为

$$\begin{aligned} Y &= \overline{AC} + \overline{BC} + \overline{AB} = \overline{AC} + \overline{BC} + \overline{AB}(C + \overline{C}) \\ &= \overline{AC} + \overline{BC} + \overline{ABC} + \overline{ABC} = \overline{AC} + \overline{BC} \end{aligned}$$

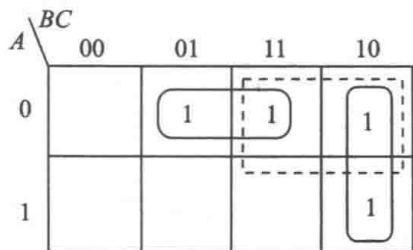


图 6-7-7 例 6.7.3 的卡诺图

原因是由于画虚线框时，没有包含已圈过的圈中未出现过的最小项。

(4) 当逻辑式不为最小项逻辑式时，可直接填写卡诺图。

例 6.7.4 利用卡诺图化简 $Y = \bar{A} + \bar{A}\bar{B} + B\bar{C}\bar{D} + B\bar{D}$ 。

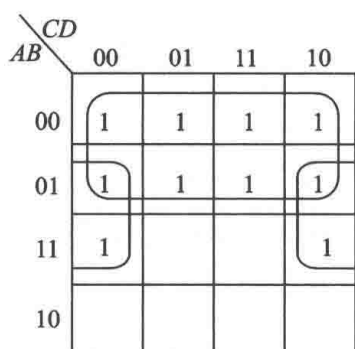


图 6-7-8 例 6.7.4 的卡诺图

解 由于本例中的逻辑式不是由最小项构成，因此画此函数的卡诺图时，应首先确定变量个数，本例是四个。画出四变量的卡诺图(图 6-7-8)。然后，根据逻辑式填入 1，如 \bar{A} 项，应在含有 \bar{A} 的所有方格内填 1(与其他变量为何值无关)，即图中上面八个方格。含有 $\bar{A}\bar{B}$ 的方格有最上面四个，已含在 \bar{A} 项内。同理，可在 $B\bar{C}\bar{D}$ 和 $B\bar{D}$ 所对应的方格内也填入 1。而后圈成两个圈，得到

$$Y = \bar{A} + B\bar{D}$$

(5) 如果卡诺图中 0 的方格较 1 的方格少得多时，则圈 0 更为简单。圈 0 得到的是 \bar{Y} 的最简式。

3. 具有约束的逻辑函数的化简

在逻辑函数中，有时会遇到不会出现或不允许出现的变量取值组合，如表 6-7-3 中的 $\bar{A}BC$ 、 $\bar{A}\bar{B}C$ 被称为约束项。在逻辑状态表中，约束项处用“×”表示。

对含约束项的逻辑函数用逻辑式表达时，应附加约束条件。由表 6-7-3 写出逻辑式应为

$$\begin{cases} Y = ABC \\ \bar{A}BC + \bar{A}\bar{B}C = 0(\text{约束条件}) \end{cases} \quad (6-7-1)$$

或

$$\begin{cases} Y = BC \\ \bar{A}C = 0(\text{约束条件}) \end{cases}$$

表 6-7-3 含约束项的逻辑状态表

A	B	C	Y
0	0	0	0
0	0	1	×
0	1	0	0
0	1	1	×
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

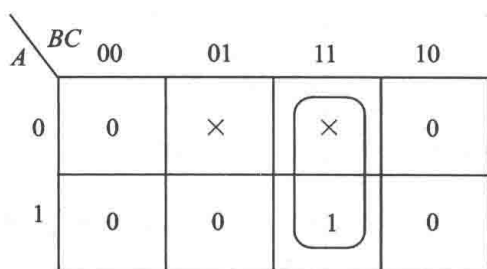


图 6-7-9 表 6-7-3 的卡诺图

在对具有约束的逻辑函数进行化简时，由于约束项是不可能出现的项，因此在化简中，根据需要，将其可任意视作 0 或 1，从而得到最简式。如表 6-7-3 所表示的逻辑函数的最简式可由以下得到。

1) 卡诺图化简

画出图 6-7-9 卡诺图，而后画出一个圈。可见和 1 圈在一起的约束项被视作了 1，而没被圈的约束项则被视作 0，由此得最简式

$$\begin{cases} Y = BC \\ \bar{A}C = 0(\text{约束条件}) \end{cases}$$

2) 公式化简

由式 (6-7-1)，可将约束项 $\bar{A}BC$ 作为配项加入 Y 式中，得

$$\begin{cases} Y = ABC + \bar{A}BC = BC \\ \bar{A}C = 0(\text{约束条件}) \end{cases}$$

6.8 组合逻辑电路的分析和设计

组合逻辑电路的主要特点是：电路在任何时刻的输出状态，仅取决于该时刻输入状态的组合，而与电路原先的状态无关。它是由门电路组成，并且门电路之间没有反馈。

6.8.1 组合逻辑电路的分析方法

组合逻辑电路的分析是指：已知逻辑图，确定其逻辑功能。其分析过程大致如下：

逻辑图→写逻辑式→列逻辑状态表→分析逻辑功能

例 6.8.1 分析图 6-8-1 的逻辑图。

解 由逻辑图写出逻辑式

$$Y = \overline{ABC} \cdot A + \overline{ABC} \cdot B + \overline{ABC} \cdot C$$

为列出逻辑状态表可将上式变换为

$$Y = \overline{ABC}(A+B+C) = \overline{ABC} \cdot \overline{\overline{ABC}} = \overline{ABC} + \overline{ABC}$$

由逻辑式列出逻辑状态表(表 6-8-1)。根据状态表分析逻辑功能：只有当 A 、 B 、 C 全为 0 或全为 1 时，输出 Y 才为 1，否则为 0。故该电路为“判一致电路”，可用于判断三个输入是否一致。

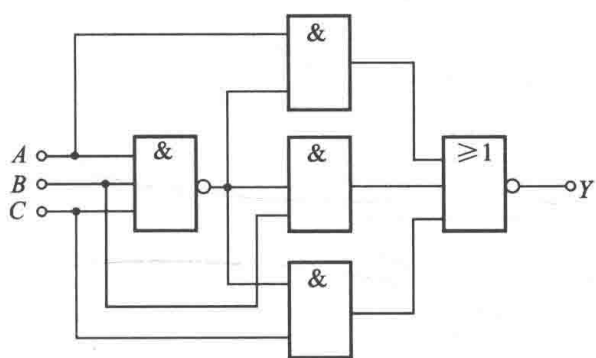


图 6-8-1 例 6.8.1 的逻辑图

表 6-8-1 例 6.8.1 的逻辑状态表

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

例 6.8.2 逻辑电路如图 6-8-2 所示，试分析其逻辑功能。

解 这是一个多输出的组合逻辑电路。

由逻辑图可写出下列逻辑式

$$L = A \cdot \overline{AB} = \overline{AB}$$

$$G = \overline{AAB} + \overline{BAB} = \overline{A \oplus B} = \overline{AB} + AB$$

$$M = \overline{BAB} = \overline{AB}$$

由逻辑式可列出逻辑状态表(表 6-8-2)。由状态表分析逻辑功能。

该电路为一位二进制数码比较电路。当 $A < B$ 时， M 输出 1；当 $A > B$ 时， L 输出 1；当 $A = B$ 时， G 输出 1。

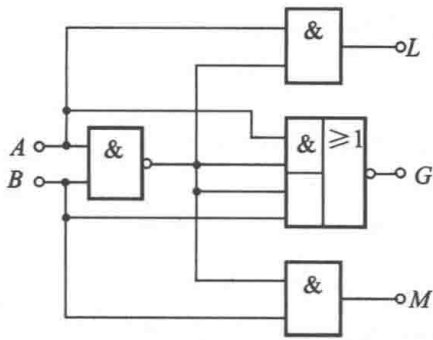


图 6-8-2 例 6.8.2 的逻辑图

表 6-8-2 例 6.8.2 的逻辑状态表

A	B	M	G	L
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

6.8.2 组合逻辑电路的设计方法

组合逻辑电路的设计，就是根据已给定的实际逻辑要求，设计出具体逻辑图。设计是分析的逆过程。其步骤大致如下：

逻辑要求 → 列逻辑状态表 → 写逻辑式 → 化简 → 画逻辑图

例 6.8.3 在举重比赛中，有甲、乙、丙三名裁判，其中甲为主裁判，当两名或两名以上裁判(必须包括甲在内)认为运动员上举合格后，才可发出合格信号。试画出满足要求的逻辑图。

解 根据题意列出逻辑状态表(表 6-8-3)。

其中， A 表示主裁判，另两名裁判用 B 、 C 表示，裁判认为合格用 1 表示，认为不合格用 0 表示。 Y 表示发出的信号，1 为合格，0 为不合格。

由状态表写逻辑式，并化简为

$$Y = \overline{A}BC + A\overline{B}C + ABC = \overline{A}BC + AB = AC + AB$$

由逻辑式画逻辑图(图 6-8-3)。

表 6-8-3 例 6.8.3 的逻辑状态表

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

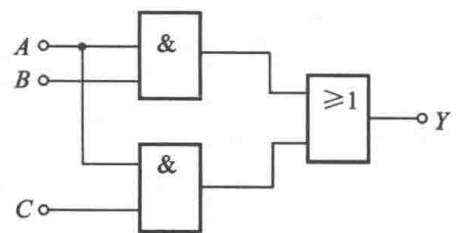


图 6-8-3 例 6.8.3 的逻辑图

例 6.8.4 有一大、一小两个教室供三个班级晚自习使用。当一个班自习时，开放小教室；两个班自习时，开放大教室；三个班自习时，大小教室同时开放。试设计满足上述要求的逻辑电路，并用与非门实现。

解 用 A 、 B 、 C 分别表示三个班级，上自习为 1，不上自习为 0；用 G_1 、 G_2 分别表示大小教室，教室开放为 1，不开为 0。

表 6-8-4 例 6.8.4 的逻辑状态表

A	B	C	G_1	G_2
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

由题意列出逻辑状态表(表 6-8-4)。

由逻辑状态表写出逻辑式并化简为

$$G_1 = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC = AB + BC + AC$$

$$G_2 = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$$

由于题目要求用与非门实现,故还需将上面的与或式利用逻辑代数的公式变换成与非式,如下所示:

$$G_1 = \overline{\overline{AB + BC + AC}} = \overline{\overline{AB} \cdot \overline{BC} \cdot \overline{AC}}$$

$$G_2 = \overline{\overline{\overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC}} = \overline{\overline{A}\overline{B}C \cdot \overline{A}B\overline{C} \cdot A\overline{B}\overline{C} \cdot ABC}$$

由与非式可画出用与非门实现的逻辑图(图 6-8-4)。

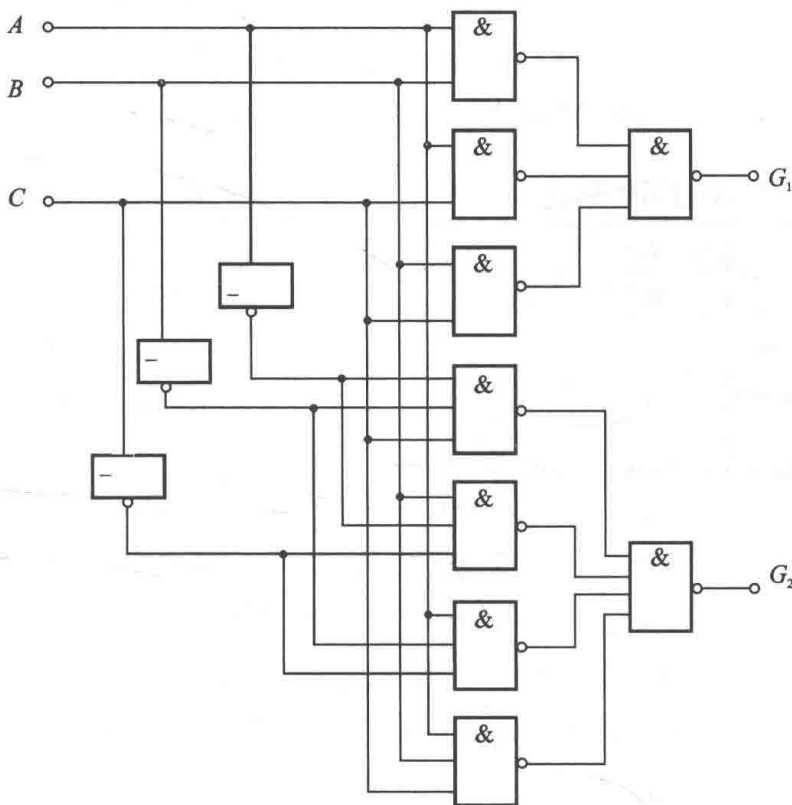


图 6-8-4 例 6.8.4 的逻辑图

6.9 加法器

在数字电子计算机和一些数字系统中,常进行加、减、乘、除等算术运算,而乘法、除法和减法运算都可变换为加法运算。故加法运算电路是数字系统的最基本部件之一。

6.9.1 半加器

半加器是不考虑低位进位,只求本位和的运算电路。

两个一位二进制数的加法规律是

0	+	0	=	0	
0	+	1	=	1	
1	+	0	=	1	
1	+	1	=	1	0
被加数		加数		进位数	和数

注意 $1+1=10$ (读作“壹零”，不是十进制中的“拾”)，这里进行的是两个二进制数的相加，是二进制加法运算，与前面所介绍的逻辑加法运算的含义是不同的。二进制加法中的 $1+1=10$ ，而逻辑加法中的 $1+1=1$ 。前者是数的运算，后者表示逻辑运算。

将被加数用 A 、加数用 B 、和数用 S 、进位数用 C 表示，则其关系可由表 6-9-1 所示的逻辑状态表表示。

由逻辑状态表可写出逻辑式

$$S = \bar{A}\bar{B} + \bar{A}B + A\bar{B} = A \oplus B$$

$$C = AB$$

由逻辑式就可画出逻辑图，如图 6-9-1(a) 所示，图 6-9-1(a) 是由一个异或门和一个与门组成。半加器的图形符号如图 6-9-1(b) 所示。

表 6-9-1 半加器的逻辑状态表

A	B	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

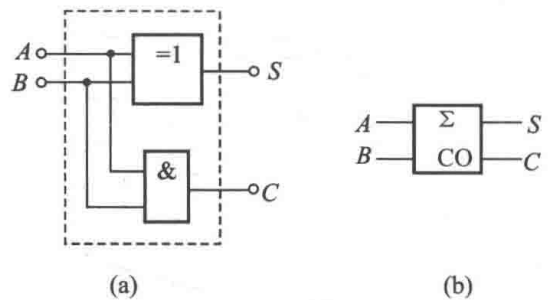


图 6-9-1 半加器逻辑图及其图形符号

6.9.2 全加器

半加器没有考虑到从低位来的进位，只能做到两个加数本身的求和运算。实际应用中的二进制加法运算，往往要同时考虑低位来的进位。例如，两个四位二进制数 $A=1011$ ， $B=1001$ ，

表 6-9-2 全加器的逻辑状态表

A_i	B_i	C_{i-1}	C_i	S_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

相加时，则有

$$\begin{array}{r}
 1011 \dots\dots A \\
 1001 \dots\dots B \\
 + 1011 \dots\dots \text{来自低位的进位} \\
 \hline
 10100
 \end{array}$$

由此可见，两个多位数相加时，除最低位是两个数相加外，其他位都是将本位的两个加数和来自低位的进位数三者相加。在求本位和时，考虑低位进位的加法运算电路被称为全加器。全加器的逻辑状态表如表 6-9-2 所示。其中， A_i 、 B_i 表

示本位的两个加数、 C_{i-1} 表示来自低位的进位数、 S_i 表示相加后的本位和、 C_i 表示向高位的进位数。由逻辑状态表可写出逻辑式，通过变换，为

$$S_i = \overline{A_i} \overline{B_i} C_{i-1} + \overline{A_i} B_i \overline{C_{i-1}} + A_i \overline{B_i} \overline{C_{i-1}} + A_i B_i C_{i-1} = A_i \oplus B_i \oplus C_{i-1}$$

$$C_i = \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i \overline{C_{i-1}} + A_i B_i C_{i-1} = C_{i-1} (A_i \oplus B_i) + A_i B_i$$

图 6-9-2 是全加器的逻辑图和图形符号。

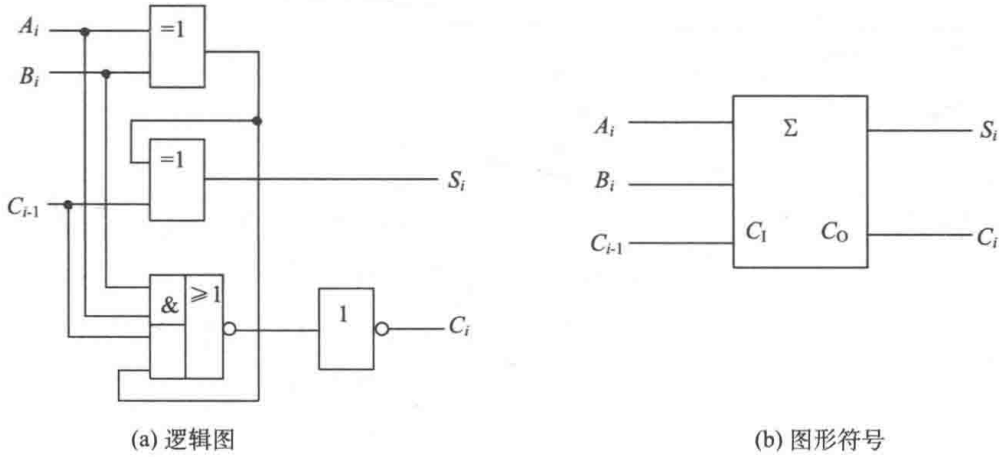


图 6-9-2 全加器逻辑图及其图形符号

利用全加器可实现多位数的相加，如图 6-9-3 为两个四位二进制数的加法电路。电路采用串行进位加，由低位到高位，逐位进行。其优点是电路简单，缺点是速度慢。T692 是根据此原理构成的四位集成加法器。为提高速度，还有采用超前进位的四位集成加法器，如 T693 等。

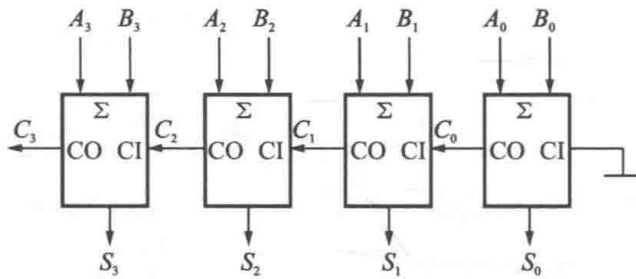


图 6-9-3 四位二进制法加法电路

6.10 编码器

编码就是用文字、符号或数码表示特定对象的过程。而数字电路中的编码则是用二进制代码去表示特定对象(如某些信号、数或字符)。实现编码操作的电路称编码器。

6.10.1 二进制编码器

一位二进制代码有 0、1 两种状态，可以表示两个信号；二位二进制代码有 00、01、10、11 四种状态，可以表示四个信号；以此类推， n 位二进制代码有 2^n 种状态，可以表示 2^n 个信号。

用 n 位二进制代码对 N 个 ($N = 2^n$) 一般信号进行编码的电路称二进制编码器。显然，在

二进制编码器中，其输入应为 N 个 ($N = 2^n$) 一般信号，即输入信号的个数应为 N ；输出应是 n 位二进制代码，即输出端的个数应是 n ($N = 2^n$)。

例 6.10.1 将 I_0 、 I_1 、 I_2 、 I_3 这四个一般信号编成二进制代码。

解 因为输入信号 $N = 4$ ，根据 $N = 2^n = 4$ 可知，输出 $n = 2$ ，用 Y_0 、 Y_1 表示。由此可列出编码表(表 6-10-1)。两位二进制代码表示四个信号的方案不止表 6-10-1 中所示的这一种，可人为选定。

由编码表可写出逻辑式

$$Y_1 = I_2 + I_3 = \overline{\overline{I_2 + I_3}} = \overline{\overline{I_2} \cdot \overline{I_3}}$$

$$Y_0 = I_1 + I_3 = \overline{\overline{I_1 + I_3}} = \overline{\overline{I_1} \cdot \overline{I_3}}$$

由逻辑式画出逻辑图(图 6-10-1)。由图可见，当 I_1 为 1，其余输入为 0 时， Y_1Y_0 输出 01；当 I_2 为 1，其余输入为 0 时，输出 10；当 I_3 为 1，其余输入为 0 时，输出为 11。二进制代码 01、10、11 分别表示输入信号 I_1 、 I_2 和 I_3 。当 I_1 、 I_2 、 I_3 均为 0 时，输出 00，表示 I_0 ，即 I_0 的编码是隐含着的。

表 6-10-1 例 6.10.1 的编码表

输入	输出	
	Y_1	Y_0
I_0	0	0
I_1	0	1
I_2	1	0
I_3	1	1

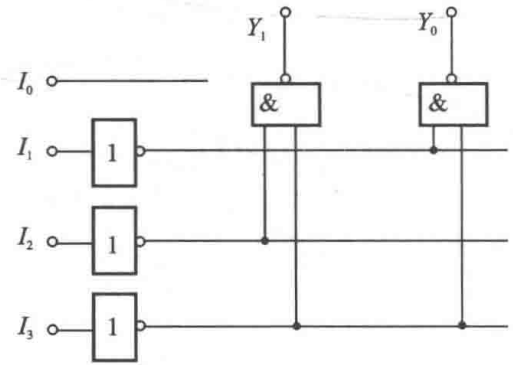


图 6-10-1 例 6.10.1 的逻辑图

6.10.2 二-十进制编码器(BCD 编码器)

二-十进制编码器是将十进制的十个数码 0、1、2、3、4、5、6、7、8、9 编成二进制代码的电路。在二-十进制编码器中，其输入应为 0~9 十个数码，即输入信号的个数应为十个；输出应是二进制代码。由于输入是十个数码，故输出应是四位 ($2^n > 10$, $n = 4$) 二进制代码，即输出端的个数应是四个。二-十进制编码器输出的二进制代码称二-十进制代码，简称 BCD 码。

四位二进制代码共有十六种状态，其中任何十种状态都可以表示 0~9 十个数码，方案很多。这里只介绍最常用的 8421BCD 码。这种二进制代码各位的 1 所代表的十进制数从高位到低位依次为 8、4、2、1，称之为权。把每个数码乘以各位的权相加，即得出该二进制代码所表示的一位十进制数。例如，1001 这个二进制代码就是表示

$$1 \times 8 + 0 \times 4 + 0 \times 2 + 1 \times 1 = 9$$

由此，可列出 8421BCD 码的编码表(表 6-10-2)，由表可得

表 6-10-2 8421BCD 码的编码表

输入	输出			
十进制数	Y_3	Y_2	Y_1	Y_0
0(I_0)	0	0	0	0
1(I_1)	0	0	0	1
2(I_2)	0	0	1	0
3(I_3)	0	0	1	1
4(I_4)	0	1	0	0
5(I_5)	0	1	0	1
6(I_6)	0	1	1	0
7(I_7)	0	1	1	1
8(I_8)	1	0	0	0
9(I_9)	1	0	0	1

$$Y_3 = I_8 + I_9 = \overline{I_8} \cdot \overline{I_9}$$

$$Y_2 = I_4 + I_5 + I_6 + I_7 = \overline{I_4} \cdot \overline{I_5} \cdot \overline{I_6} \cdot \overline{I_7}$$

$$Y_1 = I_2 + I_3 + I_6 + I_7 = \overline{I_2} \cdot \overline{I_3} \cdot \overline{I_6} \cdot \overline{I_7}$$

$$Y_0 = I_1 + I_3 + I_5 + I_7 + I_9 = \overline{I_1} \cdot \overline{I_3} \cdot \overline{I_5} \cdot \overline{I_9}$$

图 6-10-2 是具有十个按键的 8421BCD 编码器的逻辑图，常用作键盘输入电路。按下某个按键，则输入相应的一个十进制编码。例如，按下 S_6 键，输入 6，输出 0110。

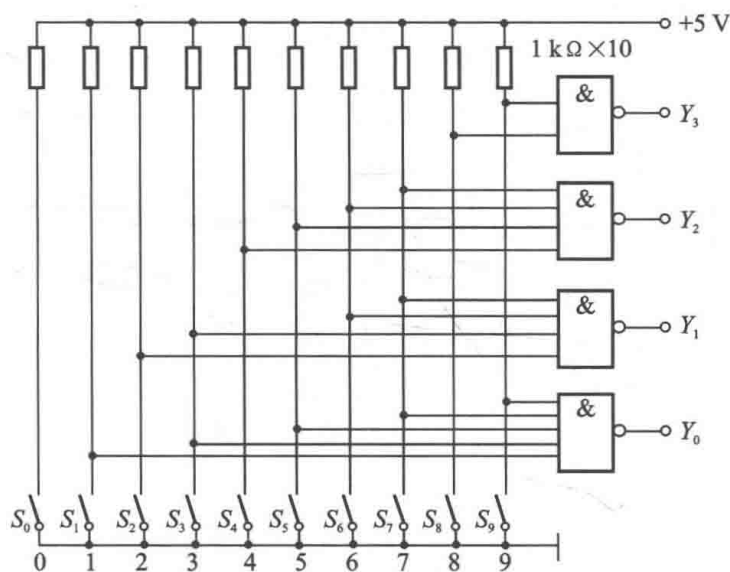


图 6-10-2 十键 8421BCD 编码器的逻辑图

6.10.3 优先编码器

在前面介绍的两种编码器中，只允许一个输入端有信号。如果两个或两个以上输入端同时有信号，其输出将发生混乱。但在数字系统中，特别是在计算机系统中，经常会出现同一时刻多个输入端同时有信号的情况。这就需要采用优先编码器。优先编码器允许多个输入端同时出现信号，但只对其中优先级别最高的输入信号进行编码。

例 6.10.2 将 I_0 、 I_1 、 I_2 、 I_3 编成二进制代码。其中， I_0 优先级别最高， I_1 次之， I_3 最低。
解 根据要求，可列出编码表(表 6-10-3)。

表 6-10-3 例 6.10.2 的编码表

输入				输出	
I_0	I_1	I_2	I_3	Y_1	Y_0
1	×	×	×	0	0
0	1	×	×	0	1
0	0	1	×	1	0
0	0	0	1	1	1

由编码表可写出逻辑式并变化为

$$Y_1 = \bar{I}_0 \cdot \bar{I}_1 \cdot I_2 + \bar{I}_0 \cdot \bar{I}_1 \cdot \bar{I}_2 \cdot I_3 = \bar{I}_0 \cdot \bar{I}_1 \cdot (I_2 + I_3)$$

$$Y_0 = \bar{I}_0 \cdot I_1 + \bar{I}_0 \cdot \bar{I}_1 \cdot \bar{I}_2 \cdot I_3 = \bar{I}_0 \cdot (I_1 + \bar{I}_2 \cdot I_3)$$

由逻辑式画出逻辑图(图 6-10-3)。

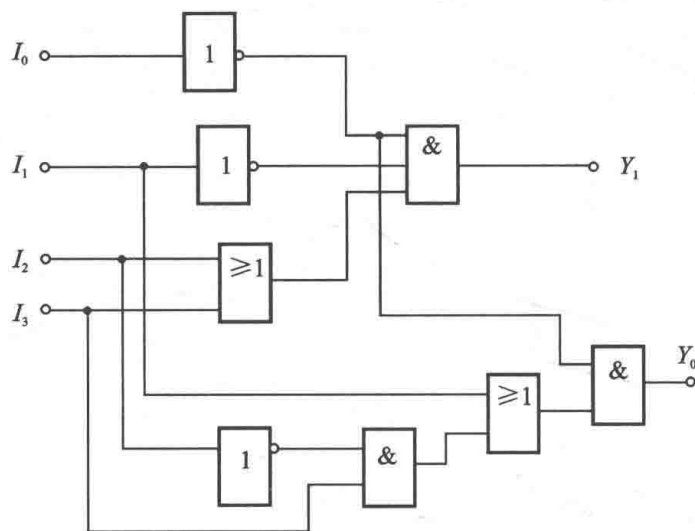


图 6-10-3 例 6.10.2 的逻辑图

由图可见，电路按照优先原则进行编码。当 I_0 输入为 1 时，无论其他输入为 1 或 0，只对 I_0 编码，输出 Y_1Y_0 为 00。当 I_0 为 0， $I_1=1$ 时，无论其他输入端为何值，只对 I_1 编码，输出为 01。其余依次类推。

常用的集成优先编码器有 8/3 线和 10/4 线两种，表 6-10-4 所示的是型号为 T147 的 10/4 线优先编码器的功能表。由功能表知其特点如下：

(1) 输入 $\bar{I}_1 \sim \bar{I}_9$ 和输出 $\bar{Y}_0 \sim \bar{Y}_3$ 都是反变量。输入的反变量表示输入为低电平时有效，即低电平(L)0 表示有信号，高电平(H)1 表示无信号。输出的反变量表示采用反码输出。例如，表中第三行，输出的不是与十进制数码 8 对应的 1000，而是反码 0111。

(2) $\bar{I}_1 \sim \bar{I}_9$ 中， \bar{I}_9 优先级别最高，其余依次降低。编码按优先原则进行。当所有输入端无信号时，才为优先级别最低的 \bar{I}_0 编码 1111(原码为 0000)。

表 6-10-4 T147 功能表

编码输入									编码输出			
\bar{I}_1	\bar{I}_2	\bar{I}_3	\bar{I}_4	\bar{I}_5	\bar{I}_6	\bar{I}_7	\bar{I}_8	\bar{I}_9	\bar{Y}_3	\bar{Y}_2	\bar{Y}_1	\bar{Y}_0
H	H	H	H	H	H	H	H	H	H	H	H	H
x	x	x	x	x	x	x	x	L	L	H	H	L
x	x	x	x	x	x	x	L	H	L	H	H	H
x	x	x	x	x	x	L	H	H	H	L	L	L
x	x	x	x	x	L	H	H	H	H	L	L	H
x	x	x	x	L	H	H	H	H	H	L	H	L
x	x	x	L	H	H	H	H	H	H	L	H	H
x	x	L	H	H	H	H	H	H	H	H	L	L
x	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

6.11 译 码 器

译码是将二进制代码译成一个输出信号，以表示原来的信号形式。因此，译码是编码的逆过程。常用的译码器有二进制译码器、二-十进制译码器和二-十进制显示译码器三种。

6.11.1 二进制译码器

在二进制编码器中，输入 N 个 ($N = 2^n$) 信号，输出为 n 位二进制代码。而在二进制译码器中，输入则应为 n 位二进制代码，输出是 N 个 ($N = 2^n$) 信号。

例 6.11.1 试画出二位二进制代码译码器的逻辑图。

解 因为输入 $n = 2$ ，根据 $N = 2^n$ 可知，输出应为四个信号。列出逻辑状态表(表 6-11-1)。

表 6-11-1 例 6.11.1 的逻辑状态表

输 入		输 出			
A_1	A_0	Y_0	Y_1	Y_2	Y_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

写出逻辑式

$$Y_0 = \bar{A}_1 \bar{A}_0, \quad Y_1 = \bar{A}_1 A_0, \quad Y_2 = A_1 \bar{A}_0, \quad Y_3 = A_1 A_0$$

每个逻辑式中都仅含有一个两变量 ($A_1 A_0$) 的最小项。画出逻辑图(图 6-11-1)。这种 2 位二进制译码器也称 2/4 线译码器。除此之外，常用的还有 3/8 线译码器和 4/16 线译码器。

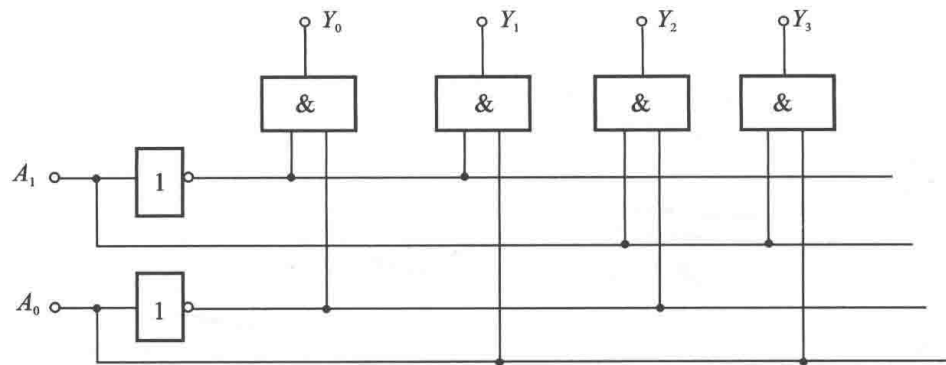


图 6-11-1 例 6.11.1 的逻辑图

表 6-11-2 是型号为 74LS138 的 3/8 线集成译码器的功能表。

表 6-11-2 74LS138 功能表

使能输入		译码输入			输出							
S_A	$\overline{S_B} \overline{S_C}$	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$
\times	H	\times	\times	\times	H	H	H	H	H	H	H	H
L	\times	\times	\times	\times	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

由功能表得到如下结论。

(1) 译码输出 $\overline{Y_0} \sim \overline{Y_7}$ 为低电平有效。即低电平 (L) 0 表示有信号。

(2) 三个使能输入 S_A (高电平有效)、 $\overline{S_B}$ (低电平有效)、 $\overline{S_C}$ (低电平有效) 必须分别为 H 、 L 、 L 时, 译码器才能正常译码。否则, 禁止译码, 输出 $\overline{Y_0} \sim \overline{Y_7}$ 均为高电平 1。

由功能表可写出逻辑式为 (当将 S_A 、 $\overline{S_B}$ 、 $\overline{S_C}$ 分别设置为 100 时)

$$\begin{aligned} \overline{Y_0} &= \overline{A_2 A_1 A_0}, & \overline{Y_1} &= \overline{A_2 A_1 A_0}, & \overline{Y_2} &= \overline{A_2 A_1 A_0}, & \overline{Y_3} &= \overline{A_2 A_1 A_0} \\ \overline{Y_4} &= \overline{A_2 A_1 A_0}, & \overline{Y_5} &= \overline{A_2 A_1 A_0}, & \overline{Y_6} &= \overline{A_2 A_1 A_0}, & \overline{Y_7} &= \overline{A_2 A_1 A_0} \end{aligned}$$

利用集成译码器可实现逻辑函数。

例 6.11.2 试用译码器实现逻辑式 $Y = AB + BC$ 。

解 将逻辑式变换为由最小项构成的表达式, 再继续变换成与非式。

$$\begin{aligned} Y &= AB + BC = AB(C + \overline{C}) + (A + \overline{A})BC \\ &= ABC + AB\overline{C} + ABC + \overline{A}BC = ABC + AB\overline{C} + \overline{A}BC \\ &= \overline{\overline{ABC} \cdot \overline{AB\overline{C}} \cdot \overline{\overline{A}BC}} \end{aligned}$$

由于有三个输入变量，故选用 3/8 线译码器 74LS138。将输入变量 A 、 B 、 C 分别接至译码输入端 A_2 、 A_1 、 A_0 ，且使 S_A 、 $\overline{S_B}$ 、 $\overline{S_C}$ 为 100，则由表 6-11-2 可得出

$$\overline{Y_7} = \overline{A_2 A_1 A_0} = \overline{ABC}, \quad \overline{Y_6} = \overline{A_2 A_1 A_0} = \overline{ABC},$$

$$\overline{Y_3} = \overline{A_2 A_1 A_0} = \overline{ABC}$$

因此得出

$$Y = \overline{\overline{ABC} \cdot \overline{ABC} \cdot \overline{ABC}} = \overline{\overline{Y_7} \cdot \overline{Y_6} \cdot \overline{Y_3}}$$

逻辑图如图 6-11-2 所示。

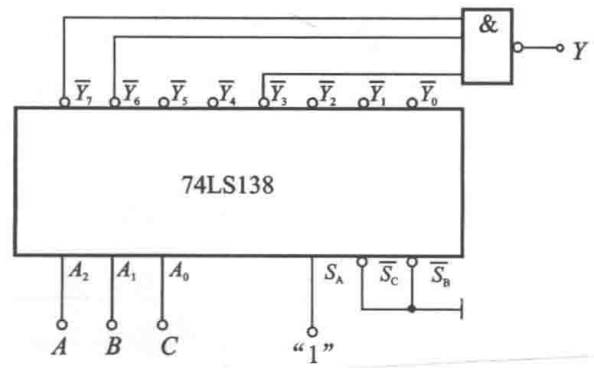


图 6-11-2 例 6.11.2 的逻辑图

6.11.2 二-十进制译码器

将十进制的二进制编码(BCD 码)翻译成对应的 10 个输出信号的电路称为二-十进制译码器，它有 4 个输入端和 10 个输出端，因此又称为 4/10 线译码器。常用的集成二-十进制译码器有 7442、74LS42、74HC42 等，74LS42 的逻辑状态见表 6-11-3。

表 6-11-3 74LS42 功能表

译码输入				输出									
A_3	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$	$\overline{Y_8}$	$\overline{Y_9}$
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0
1	0	1	0	1	1	1	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1
1	1	1	0	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1

由表可知，当输入的 BCD 代码为 0000~1001 时，输出端 $\overline{Y_0} \sim \overline{Y_9}$ 中有一个是低电平。当输入 BCD 代码为 1010~1111 时，输出端 $\overline{Y_0} \sim \overline{Y_9}$ 全部为高电平，即均为无效状态，所以把 BCD 代码 1010~1111 称为伪码。可见，74LS42 具有拒绝伪码的功能。

6.11.3 二-十进制显示译码器

在数字系统中，为了将测量结果和数据用字符直观地显示出来，更常用到的是二-十进制显示译码器。首先介绍显示器件。

1. 半导体数码管(LED 数码管)

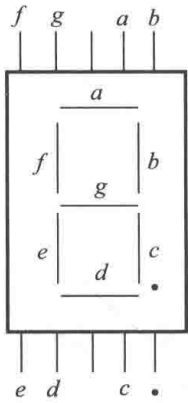


图 6-11-3 半导体数码管

利用磷砷化镓做成的 PN 结，当外加正向电压导通时，可将电能转换成光能，因此，单个 PN 结可以封装成发光二极管，多个 PN 结可以封装成半导体数码管。发光二极管的工作电压为 1.5~3V，工作电流为几毫安到十几毫安。调节工作电流的大小，可改变发光亮度。

半导体数码管有七个字段，如图 6-11-3 所示，每字段为一个发光二极管。控制不同字段发光，可显示不同的字符。例如，当 a 、 b 、 c 、 d 、 e 、 f 亮时，显示 0。 b 、 c 亮时，显示 1。半导体数码管中的七个发光二极管有共阴极和共阳极两种接法，如图 6-11-4(a)、(b) 所示。在图 6-11-3 所示的数码管中有两个空脚，为公共端。在共阴极接法的数码管中，公共端为七个发光二极管的阴极，如图 6-11-4(a) 所示，使用时，应将阴极公共端通过限流电阻 R (约为 300Ω) 接地，当 $a\sim g$ 端为高电平时各字段发光。同理，共阳极接法中，如图 6-11-4(b) 所示，七个发光二极管的阳极为公共端，公共端应通过限流电阻 R (约 300Ω) 接电源， $a\sim g$ 端为低电平时各字段发光。

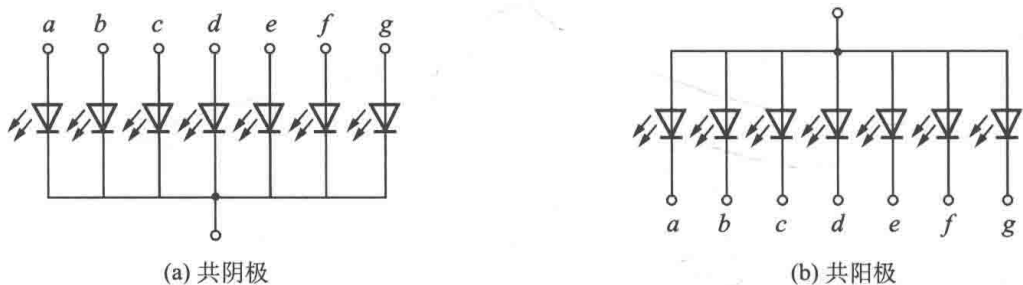


图 6-11-4 数码管两种接法

2. 二-十进制显示译码器

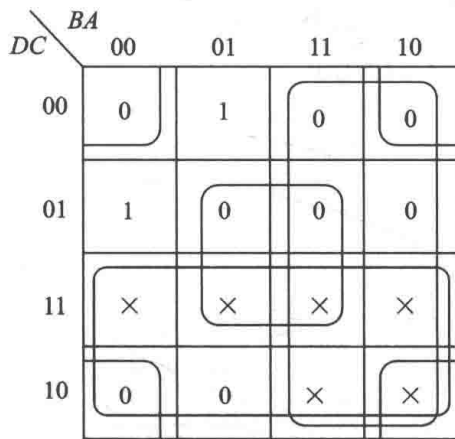
其功能是将 8421BCD 码译成驱动数码管显示字符的信号。显示译码器的输入应为四位 8421BCD 码，输出为驱动数码管的 $a\sim g$ 共七个信号，常称此为七段显示译码器。

例 6.11.3 设计一个驱动共阳极数码管的显示译码器。

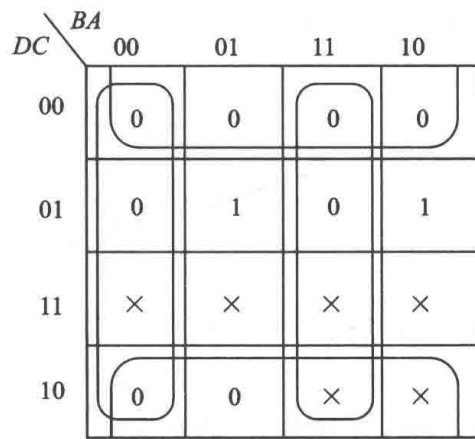
解 设 D 、 C 、 B 、 A 为输入的 8421BCD 码，其中 1010~1111 六种状态未用，是无效的，可作约束项处理。输出 $a\sim g$ 是驱动数码管相应字段的信号，根据题意，应为低电平有效。由此可列出逻辑状态表，如表 6-11-4 所示。表中略去了 1010~1111 六个无效状态。而后利用卡诺图进行化简，为节省篇幅，这里仅画出输出 a 和 b 的卡诺图(图 6-11-5)。为了便于用与非门实现，先求出反函数的最简与或式，然后再取反求出逻辑函数的最简与或非式。

表 6-11-4 例 6.11.3 的逻辑状态表

显示字形	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	0	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0



(a)



(b)

图 6-11-5 例 6.11.3 中 a、b 的卡诺图

$$\bar{a} = D + B + CA + \bar{C}\bar{A}$$

$$a = \overline{D + B + CA + \bar{C}\bar{A}}$$

$$\bar{b} = \bar{C} + BA + \bar{B}\bar{A}$$

$$b = \overline{\bar{C} + BA + \bar{B}\bar{A}}$$

$$\bar{C} = C + \bar{B} + A$$

$$C = \overline{C + \bar{B} + A}$$

$$\bar{d} = D + \bar{C}\bar{B} + \bar{B}\bar{A} + \bar{C}\bar{A} + \bar{C}\bar{B}\bar{A}$$

$$d = \overline{D + \bar{C}\bar{B} + \bar{B}\bar{A} + \bar{C}\bar{A} + \bar{C}\bar{B}\bar{A}}$$

$$\bar{e} = \bar{C}\bar{A} + \bar{B}\bar{A}$$

$$e = \overline{\bar{C}\bar{A} + \bar{B}\bar{A}}$$

$$\bar{f} = D + \bar{C}\bar{B} + \bar{C}\bar{A} + \bar{B}\bar{A}$$

$$f = \overline{D + \bar{C}\bar{B} + \bar{C}\bar{A} + \bar{B}\bar{A}}$$

$$\bar{g} = D + \bar{C}\bar{B} + \bar{C}B + B\bar{A}$$

$$g = \overline{D + \bar{C}\bar{B} + \bar{C}B + B\bar{A}}$$

根据逻辑式画出逻辑图 6-11-6。由图可知，当输入 $DCBA=1000$ ，将有 $abcdefg$ 七个输出全为 0，从而驱动共阳数码管显示 8 字；如果 $DCBA=0101$ ，则 $abcdefg=0100100$ ，显示 5 字。

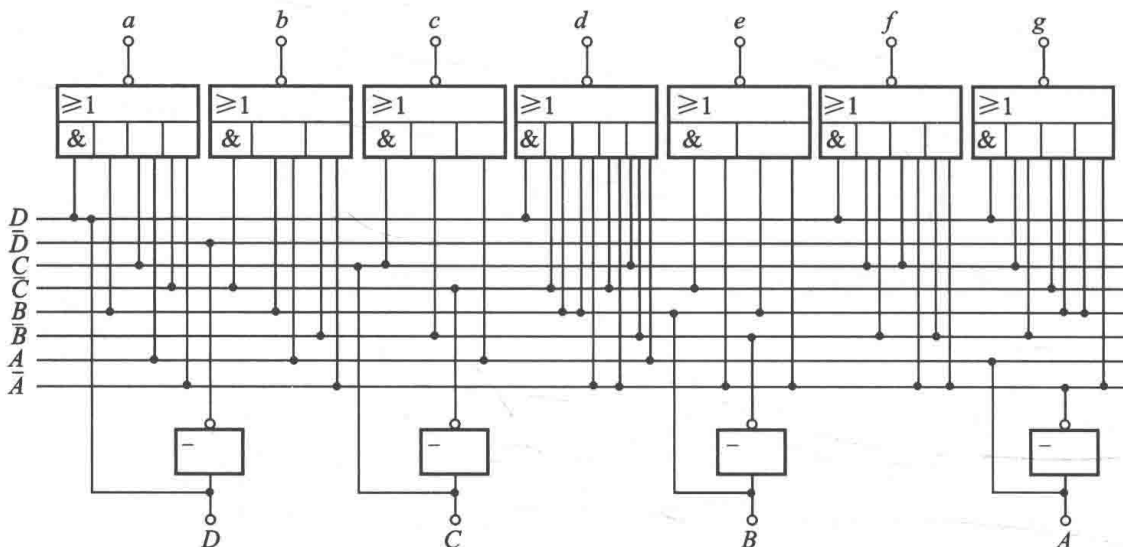


图 6-11-6 例 6.11.3 的逻辑图

常用的集成显示译码器有 74LS248 (配共阴极数码管) 和 74LS247 (配共阳极数码管)。在这两种显示译码器中，除了四个输入端和七个输出端之外，为实现其他功能，还设置了 \overline{LT} (试灯输入) 端、 \overline{BI} (灭灯输入) 端和 \overline{RBI} (灭 0 输入) 端。但在进行一般的显示译码时，只需将这三个端分别接高电平 (电源) 即可。

6.12 数据分配器和数据选择器*

6.12.1 数据分配器

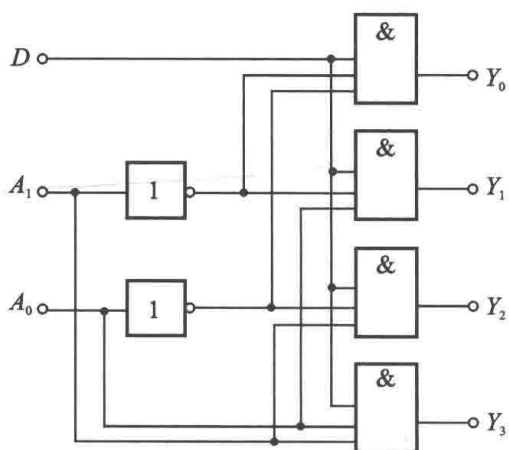


图 6-12-1 四路输出数据分配器的逻辑图

其功能是将一个输入数据分时送到各输出端，从而实现一路输入，多路输出。

图 6-12-1 是一个四路输出数据分配器的逻辑图。由逻辑图写出逻辑式：

$$Y_0 = \bar{A}_1 \bar{A}_0 D, \quad Y_1 = \bar{A}_1 A_0 D$$

$$Y_2 = A_1 \bar{A}_0 D, \quad Y_3 = A_1 A_0 D$$

列出分配器的逻辑状态表 6-12-1。由表可知，当控制 $A_1 A_0$ 为不同组合时，将使数据 D 分配到不同的输出端。这种用两个控制端把数据分配给四路输出的分配器称 2/4 线分配器。常用的还有 3/8 线分配器，它有三个控制端，一个数据输入端，八个输出端。

表 6-12-1 图 6-12-1 的逻辑状态表

控制		输出			
A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	D
0	1	0	0	D	01
1	0	0	D	0	0
1	1	D	0	0	0

6.12.2 数据选择器

数据选择器是数据分配器的反向应用。其功能是从多个输入数据中选择一个作为输出，从而实现多路输入，一路输出。

图 6-12-2 是 74LS153(双 4 选 1 数据选择器)的逻辑图。由逻辑图可写出逻辑式

$$Y = D_0 \overline{A_1} \overline{A_0} S + D_1 \overline{A_1} A_0 S + D_2 A_1 \overline{A_0} S + D_3 A_1 A_0 S$$

由逻辑式列出逻辑状态表 6-12-2。

表 6-12-2 74LS153 逻辑状态表

选择		选通	输出
A_1	A_0	\overline{S}	Y
×	×	1	0
0	0	0	D_0
0	1	0	D_1
1	0	0	D_2
1	1	0	D_3

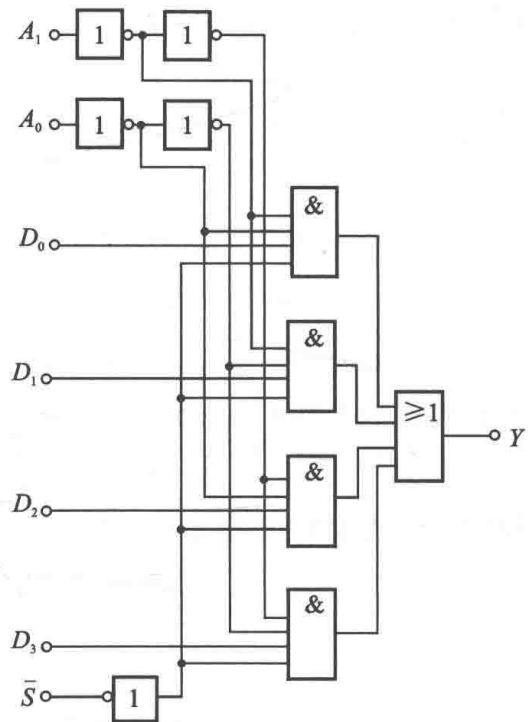


图 6-12-2 74LS153 逻辑图

当选通端 \overline{S} 为 1 时，输出端 Y 为 0，禁止选择；当 \overline{S} 为 0 时，根据选择端 $A_1 A_0$ 的不同组合，从四路输入数据中选出一路作为输出。如 $A_1 A_0$ 为 00 时，选 D_0 数据输出； $A_1 A_0$ 为 01 时，选 D_1 数据输出； $A_1 A_0$ 为 10 时，选 D_2 数据输出； $A_1 A_0$ 为 11 时，选 D_3 数据输出。

常用的集成数据选择器还有 8 选 1 和 16 选 1。表 6-12-3 为 74LS151(8 选 1)的功能表。由功能表可写出逻辑式(选通端 \overline{ST} 接低电平)

$$Y = \overline{A_2} \overline{A_1} \overline{A_0} D_0 + \overline{A_2} \overline{A_1} A_0 D_1 + \overline{A_2} A_1 \overline{A_0} D_2 + \overline{A_2} A_1 A_0 D_3 + A_2 \overline{A_1} \overline{A_0} D_4 + A_2 \overline{A_1} A_0 D_5 + A_2 A_1 \overline{A_0} D_6 + A_2 A_1 A_0 D_7$$

表 6-12-3 74LS151 功能表

输入				输出	
A_2	A_1	A_0	\overline{ST}	Y	\overline{Y}
\times	\times	\times	H	L	H
L	L	L	L	D_0	$\overline{D_0}$
L	L	H	L	D_1	$\overline{D_1}$
L	H	L	L	D_2	$\overline{D_2}$
L	H	H	L	D_3	$\overline{D_3}$
H	L	L	L	D_4	$\overline{D_4}$
H	L	H	L	D_5	$\overline{D_5}$
H	H	L	L	D_6	$\overline{D_6}$
H	H	H	L	D_7	$\overline{D_7}$

利用 8 选 1 的数据选择器可实现三变量的逻辑函数。

例 6.12.1 用 74LS151 实现逻辑式 $Y = AB + BC$ 。

解 将逻辑式变换成由最小项构成的表达式

$$Y = AB + BC = ABC + \overline{A}BC + \overline{A}BC$$

将输入变量 A 、 B 、 C 接到数据选择器的选择端 A_2 、 A_1 、 A_0 ，并将 \overline{ST} 接地。由表 6-11-3 可得

$$Y = \overline{A_2} \overline{A_1} \overline{A_0} D_0 + \overline{A_2} \overline{A_1} A_0 D_1 + \overline{A_2} A_1 \overline{A_0} D_2 + \overline{A_2} A_1 A_0 D_3 + A_2 \overline{A_1} \overline{A_0} D_4 + A_2 \overline{A_1} A_0 D_5 + A_2 A_1 \overline{A_0} D_6 + A_2 A_1 A_0 D_7$$

$$= \overline{A} \overline{B} \overline{C} D_0 + \overline{A} \overline{B} C D_1 + \overline{A} B \overline{C} D_2 + \overline{A} B C D_3 + A \overline{B} \overline{C} D_4 + A \overline{B} C D_5 + A B \overline{C} D_6 + A B C D_7$$

当将数据输入端 D_3 、 D_6 、 D_7 接高电平 1， D_0 、 D_1 、 D_2 、 D_4 、 D_5 接低电平 0，则

$$Y = \overline{A} \overline{B} C + A \overline{B} \overline{C} + A B C$$

即实现所要求的逻辑函数。如图 6-12-3 所示。

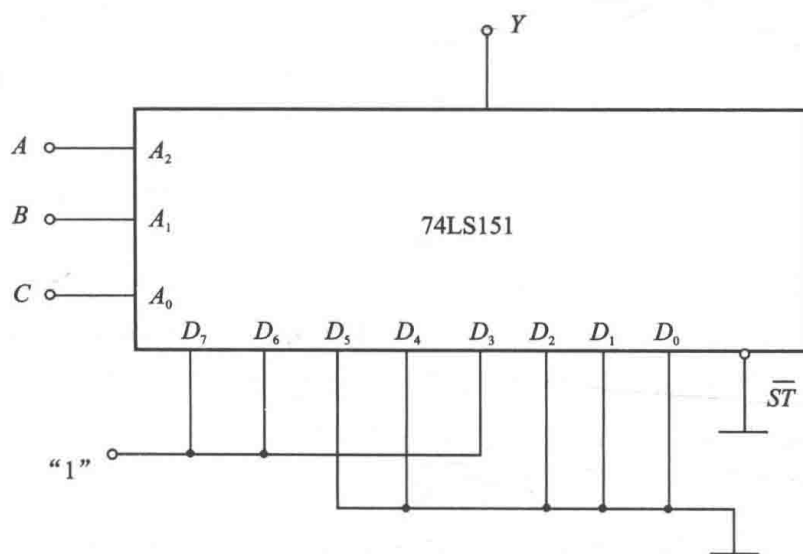


图 6-12-3 例 6.12.1 的逻辑图

6.13 比较器^Δ

比较器可用来比较两个二进制数的相对大小，以及是否相等。

两个一位二进制数的比较电路前面已介绍。对于多位数码的比较，应首先比较最高位。如果 A 数最高位大于 B 数最高位，则无论其他各位数码如何，定有 $A > B$ 。反之若 A 数最高位小于 B 数最高位，定有 $A < B$ 。若 A 、 B 最高位相等，则需比较两数的次高位，再决定其大小，依次类推。表 6-13-1 是集成四位数码比较器的功能表。

两个被比较的四位数码 A 和 B 可分别从比较器的输入端 A_3 、 A_2 、 A_1 、 A_0 和 B_3 、 B_2 、 B_1 、 B_0 输入，比较结果将从 $Q_{A>B}$ 、 $Q_{A=B}$ 和 $Q_{A<B}$ 三端输出。还有三个级联输入端 $I_{A>B}$ 、 $I_{A=B}$ 和 $I_{A<B}$ 是供扩展比较器位数时使用的。在实现两个四位数的比较时，应将 $I_{A>B}$ 和 $I_{A<B}$ 接低电平 0， $I_{A=B}$ 接高电平 1。

表 6-13-1 集成四位数码比较器的功能表

数码输入				级联输入			输出		
A_3B_3	A_2B_2	A_1B_1	A_0B_0	$I_{A>B}$	$I_{A=B}$	$I_{A<B}$	$Q_{A>B}$	$Q_{A=B}$	$Q_{A<B}$
$A_3 > B_3$	×	×	×	×	×	×	H	L	L
$A_3 < B_3$	×	×	×	×	×	×	L	L	H
$A_3 = B_3$	$A_2 > B_2$	×	×	×	×	×	H	L	L
$A_3 = B_3$	$A_2 < B_2$	×	×	×	×	×	L	L	H
$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	×	×	×	×	H	L	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 < B_1$	×	×	×	×	L	L	H
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	×	×	×	H	L	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	×	×	×	L	L	H
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	H	L	L	H	L	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	L	H	L	L	H	L
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	L	L	H	L	L	H

6.14 组合逻辑电路中的竞争冒险^Δ

前面讨论组合逻辑电路的工作时，都是在输入输出处于稳定的状态下进行的。实际上，由于信号传输的延迟，逻辑电路在信号变化的瞬间可能出现错误的逻辑输出，从而引起逻辑混乱。

在组合逻辑电路中，当输入信号改变状态时，输出端可能出现虚假信号——过渡干扰脉冲，这种现象叫作竞争冒险。了解这种现象的原因，并在电路的设计和调试中加以避免，对数字系统的设计者而言是非常必要的。

例如，在用与门实现逻辑 $Y = AB$ 时，若 A 、 B 取值由 0、1 变为 1、0， Y 的值应恒为 0。然而在这个过程中却有可能在输出端产生干扰脉冲。如图 6-14-1 所示。这是由于信号 A 、 B

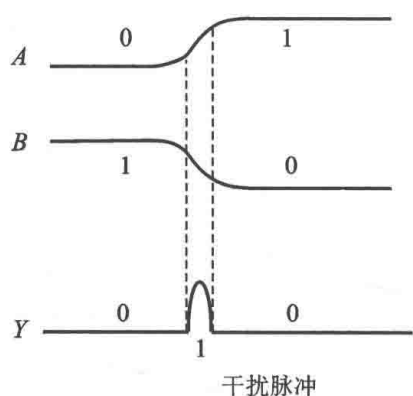


图 6-14-1 竞争冒险产生的干扰脉冲

不可能突变，并且 A 、 B 改变状态的时间不同（它们经过不同的传输路径），从而使 A 先达到关门电平 U_{OFF} ， B 后降到开门电平 U_{ON} ，使与门的输出 Y 产生了干扰脉冲。

在数字电路中，对于门电路，只要有两个输入信号同时向相反方向变化，其输出端就有可能产生干扰脉冲（注意：不是一定产生）。若后续电路是对脉冲信号敏感的电路（如触发器），将产生误会触发。因此，应采取措施消除竞争冒险。

消除的方法不止一种，这里只介绍一种最为简单、有效的方法：修改逻辑法。

例 6.14.1 $Y = AB + \bar{A}C$ 的逻辑图如图 6-14-2 所示（实线部分）。试利用修改逻辑法消除竞争冒险。

解

$$Y = AB + \bar{A}C$$

当 $B = C = 1$ 时，

$$Y = A + \bar{A}$$

若 A 从 1 变为 0（或从 0 变为 1）， Y 应恒等于 1，但 G_4 的输出端却有可能出现干扰脉冲。

如图 6-14-3 所示。现将逻辑式修改成

$$Y = AB + \bar{A}C = AB + \bar{A}C + BC$$

并在图 6-14-2 电路中增加门 G_5 （虚线部分）。则当 $B = C = 1$ ， A 状态变化时，由于门 G_5 输出的低电平封住了门 G_4 ，故不会发生竞争冒险。

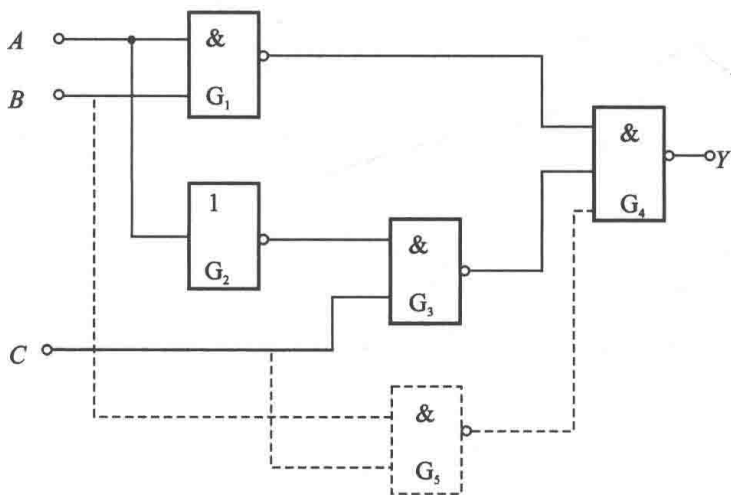


图 6-14-2 例 6.14.1 的逻辑图

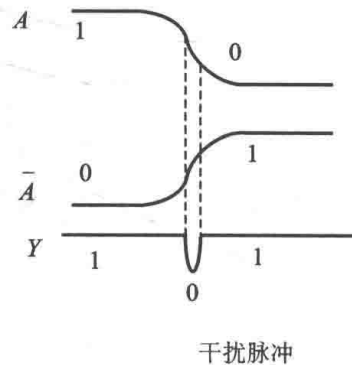


图 6-14-3 竞争冒险产生的干扰脉冲

6.15 工程应用

6.15.1 双控开关电路

楼道等处的照明灯，为了开关方便，往往在楼梯的上端和下端用两处开关进行控制。如果用 A 、 B 表示两个开关，开关接通用 1 表示，开关断开用 0 表示；用 Y 表示灯的亮灭，亮为 1，灭为 0。依此可以列出真值表 6-15-1。

表 6-15-1 双控开关逻辑状态表

开关		输出	照明灯
A	B	Y	
0	0	0	灭
0	1	1	亮
1	0	1	亮
1	1	0	灭

根据真值表可以写出输出的逻辑表达式

$$Y = \overline{A}B + A\overline{B} = \overline{\overline{\overline{A}B} \cdot \overline{A\overline{B}}}$$

根据逻辑式画出电路图，如图 6-15-1 所示。KA 为继电器。

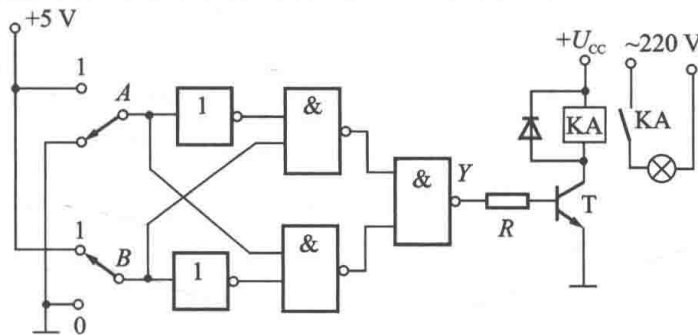


图 6-15-1 双控开关电路

6.15.2 动态显示电路

在计算机等数字系统中，经常要显示多位数字，如果按前述显示方法，需要多个七段译码器，每一个译码器驱动一位数码管，形成静态显示。为了节省资源，实际应用中往往将多个数码管共用一个译码器驱动，并使每位数字依次轮流显示，当变换周期大于 25 次/s 时，人眼的闪烁效应消失，感觉多位数字是同时显示的。

图 6-15-2 的动态显示电路包含 4 个数据选择器和 1 个译码电路，4 位数码管共用一个七段译码器，通过控制输入信号 A_1A_0 ，即可实现 4 位数据的分时传送和动态显示。例如，当需要显示数字“3079” (0011 0000 0111 1001) 时，个位(1001)送到各数据选择器的 D_0 位，十位(0111)送到各数据选择器的 D_1 位，百位(0000)送到各数据选择器的 D_2 位，千位(0011)送到各数据选择器的 D_3 位。当 $A_1A_0=00$ 时，选通各数据选择器输出 D_0 位，七段译码器的输入信号 $DCBA=1001$ ，同时译码器输出 $\overline{Y}_0=0$ ，选通“个位”数码管显示 9；当 $A_1A_0=01$ 时，选通各数据选择器输出 D_1 位，即 $DCBA=0111$ ，同时译码器输出 $\overline{Y}_1=0$ ，选通“十位”数码管显示 7；当 $A_1A_0=10$ 时，选通各数据选择器输出 D_2 位，即 $DCBA=0000$ ，同时译码器输出 $\overline{Y}_2=0$ ，选通“百位”数码管显示 0；当 $A_1A_0=11$ 时，选通各数据选择器输出 D_3 位，即 $DCBA=0011$ ，同时译码器输出 $\overline{Y}_3=0$ ，选通“千位”数码管显示 3。如此循环往复，当地址译码器变换周期大于 25 次/s 时，人眼就可以看到稳定的数字显示结果“3079”。

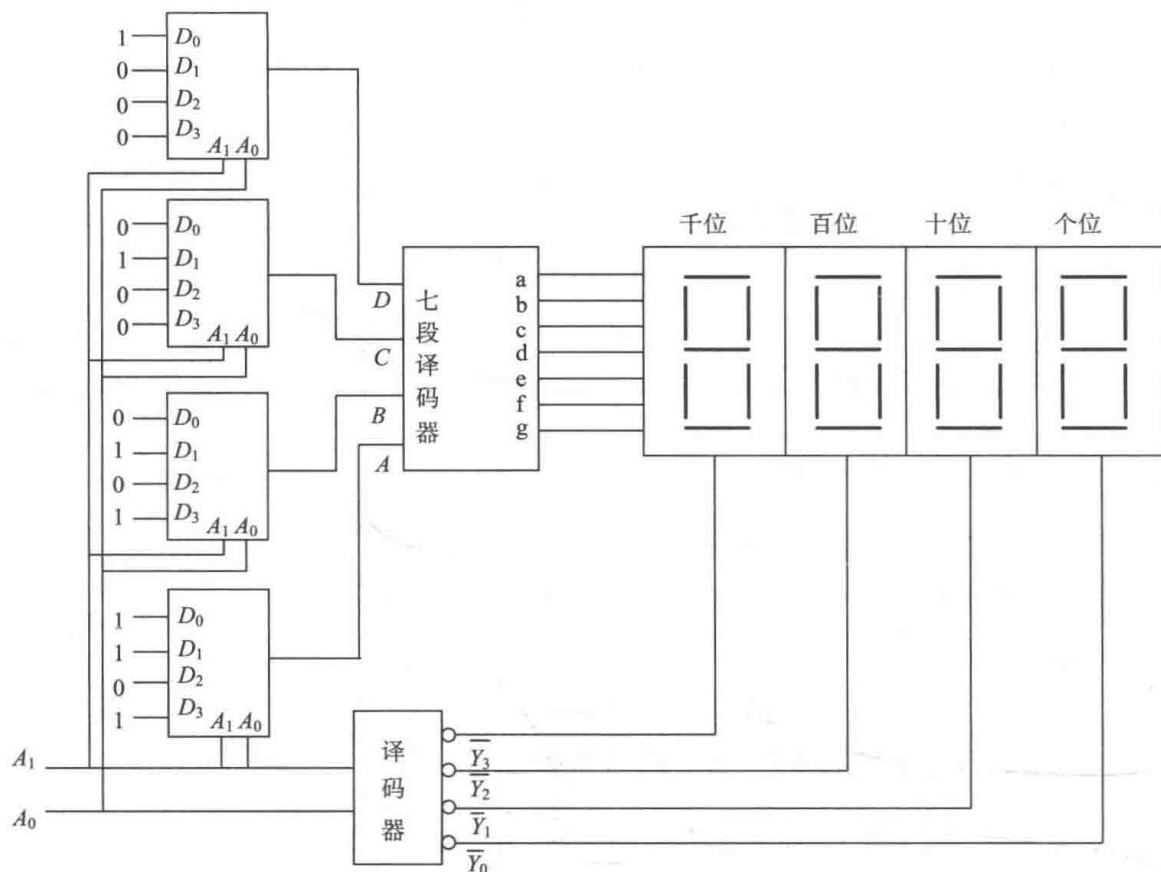


图 6-15-2 动态显示译码电路

6.15.3 水位检测电路

图 6-15-3 是用 CMOS 与非门组成的水位检测电路。当水箱无水时，检测杆上的铜箍 A~D 与 U 端(电源正极)之间断开，与非门 G₁~G₄ 的输入端均为低电平，输出端均为高电平。调整 3.3kΩ 电阻的阻值，使发光二极管处于微导通状态，微亮度适中。

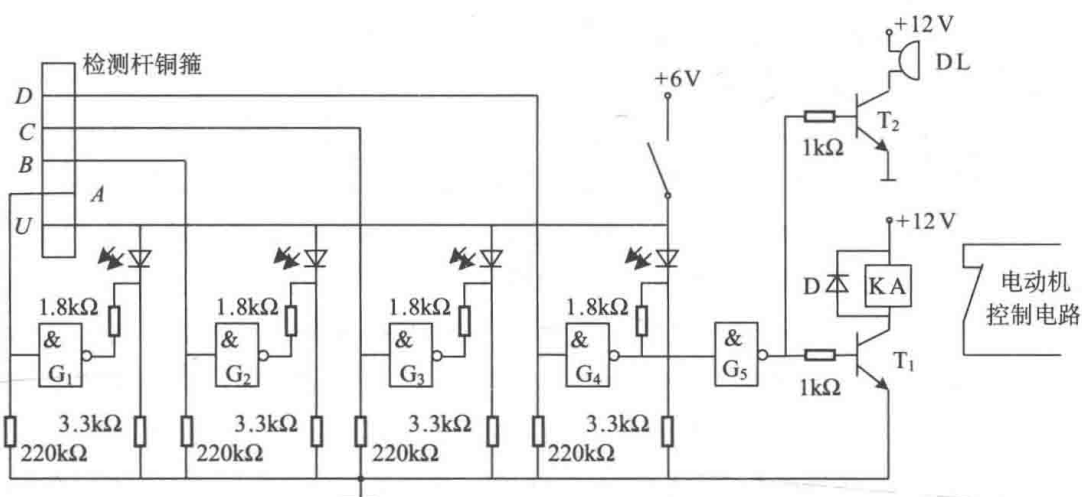


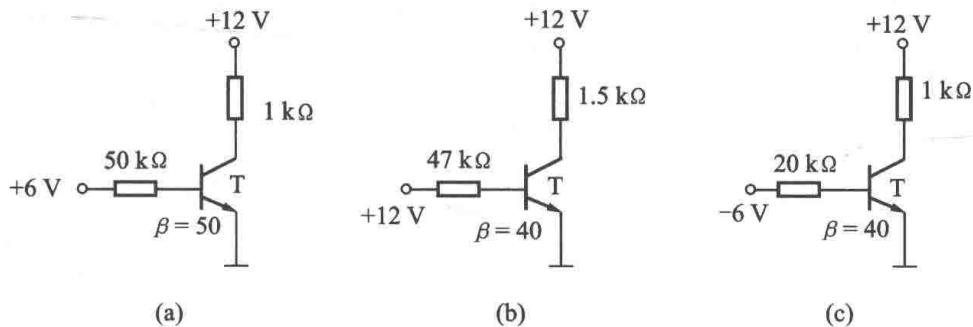
图 6-15-3 水位检测电路

当水箱注水时，先注到高度 A，U 与 A 之间通过水接通，这时 G₁ 的输入为高电平，输出为低电平，将相应的发光二极管点亮。随着水位的升高，发光二极管逐个依次点亮。当最后一个点亮时，说明水已注满。这时 G₄ 输出为低电平，而使 G₅ 输出为高电平，晶体管 T₁ 和

T_2 因而导通。 T_1 导通，断开电动机的控制电路，电动机停止注水； T_2 导通，使蜂鸣器 DL 发出报警声响。

习 题

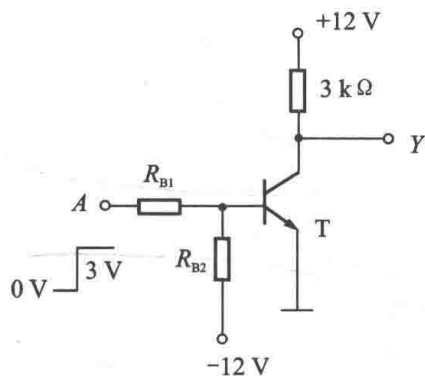
6.1 在图所示各电路中，试问硅晶体管工作于何种状态？



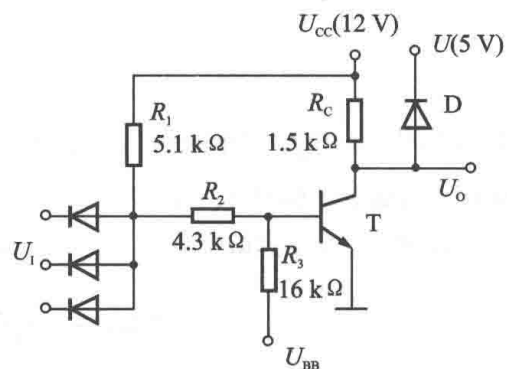
题 6.1 图

6.2 在图所示的非门电路中，(1) 设 $R_{B1} = 3k\Omega$ ， $R_{B2} = 20k\Omega$ ，试问硅晶体管的 β 值最小应该是多少才能满足饱和的条件？(2) 设 $\beta = 30$ ， $R_{B2} = 30k\Omega$ ，试问 R_{B1} 的阻值最大应该是多少才能满足饱和的条件？

6.3 在图所示的与非门电路中，如果 U_1 的高、低电平分别为 5.5V 和 0.3V (二极管为理想二极管)，试问：(1) 当硅三极管的 $\beta = 30$ ， $U_{BB} = -8V$ 时，三极管能否可靠地截止与饱和导通？(2) 为了保证 $U_1 = 5.5V$ 、 $U_{BB} = -8V$ 时三极管饱和导通， β 的下限值应为多少？(3) 为了保证 $U_1 = 0.3V$ 时，三极管能够可靠地截止， U_{BB} 的最高值应是多少？

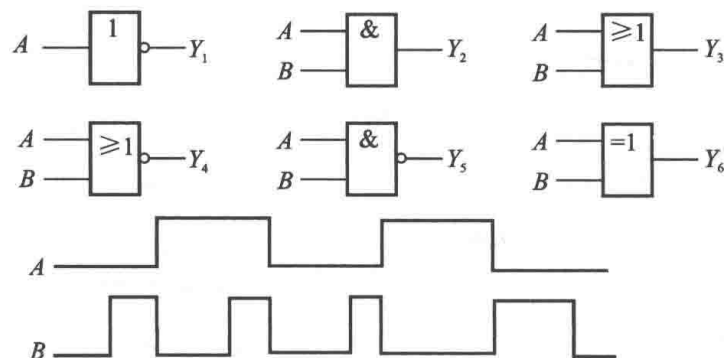


题 6.2 图



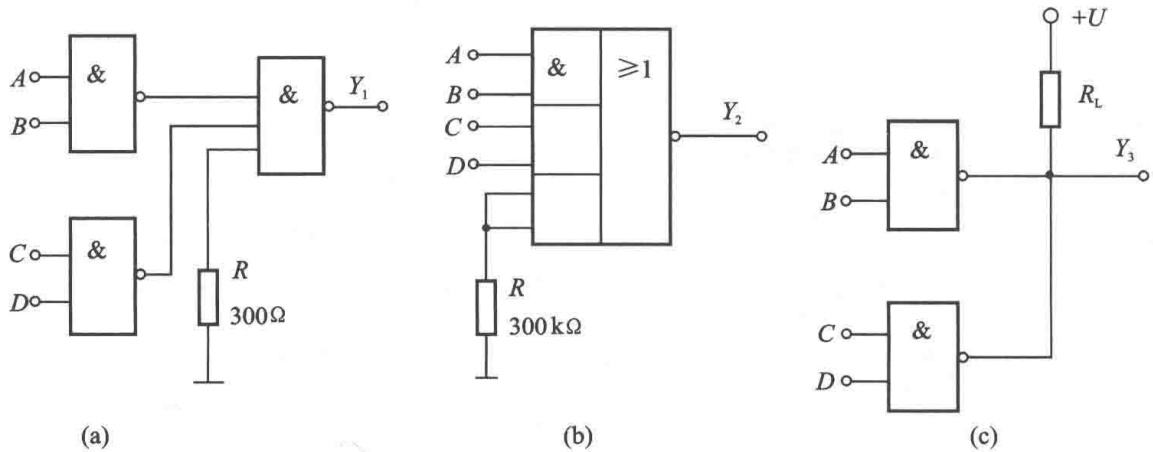
题 6.3 图

6.4 TTL 门电路及其输入电压波形如图所示。试写出 $Y_1 \sim Y_6$ 的逻辑式，并画出 $Y_1 \sim Y_6$ 的波形。



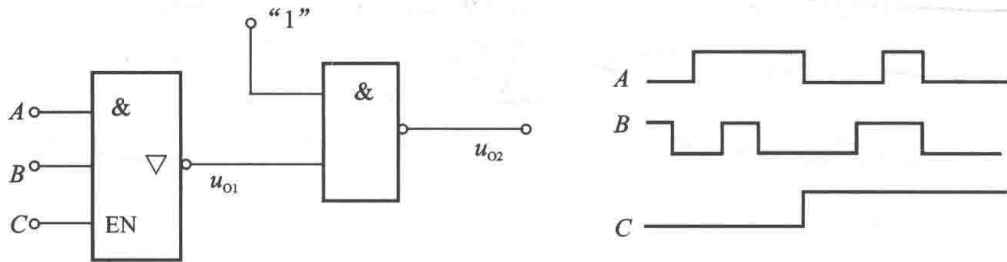
题 6.4 图

6.5 图中均为 TTL 门电路，试问各电路能否正常工作？并简述理由。



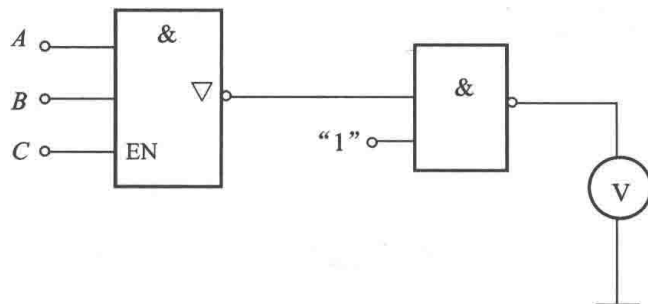
题 6.5 图

6.6 图中均为 TTL 门电路，已知门电路 $U_{OH} = 3.6V$ ， $U_{OL} = 0.3V$ 和输入波形，定量画出 u_{O1} 和 u_{O2} 的波形。



题 6.6 图

6.7 图中均为 TTL 门电路 ($U_{OH} = 3.6V$ ， $U_{OL} = 0.3V$)，试分析下列几种情况下电压表的测量值。
 (1) 控制端 C 为低电平 ($0.3V$)；
 (2) 控制端 C 为高电平 ($3.6V$)，输入信号 A 、 B 有一个是低电平，另一个是高电平；
 (3) A 、 B 、 C 全是高电平。



题 6.7 图

6.8 分析图所示 CMOS 三态非门电路，并根据输入 A 、 \bar{E} 输入波形画出输出端 Y 的波形。

6.9 应用逻辑代数运算法则推证下列各式。

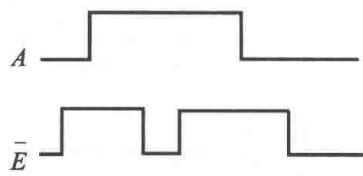
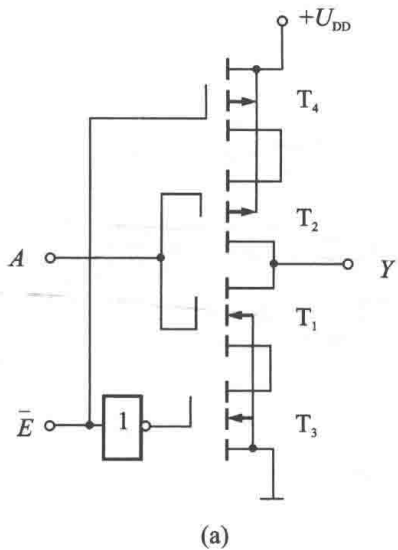
(1) $ABC + \bar{A} + \bar{B} + \bar{C} = 1$;

(2) $BC + D + \bar{D}(\bar{B} + \bar{C})(DA + B) = B + D$;

(3) $\overline{\overline{AB}} + \overline{\overline{AB}} + \overline{\overline{AB}} = \overline{\overline{A+B}}$;

(4) $A(\bar{A} + B) + B(B + C) + B = B$;

(5) $\overline{\overline{\overline{A+B}}} + \overline{\overline{\overline{A+B}}} + \overline{\overline{\overline{AB}}} = 1$ 。



题 6.8 图

6.10 应用逻辑代数运算法则化简下列各式。

(1) $(AB + \overline{AB} + \overline{AB})(A + B + D + \overline{ABD})$;

(2) $B + \overline{\overline{A + CD + \overline{A} \cdot BD}}$;

(3) $\overline{\overline{ABC} + \overline{AB} + \overline{BC} + \overline{CA}}$;

(4) $\overline{(A + B)CD + \overline{ACD} + AC(\overline{A} + D)}$;

(5) $\overline{\overline{AB} + \overline{AB} \cdot \overline{AB} + \overline{AB}}$ 。

6.11 应用卡诺图化简下列各式。

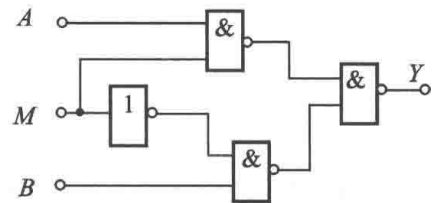
(1) $Y = AB + \overline{ABC} + \overline{ABC}$;

(2) $Y = \overline{AB} + \overline{ABCD} + ABD + \overline{ACD}$;

(3) $Y = \overline{AB} + \overline{CD} + CD + ABD$;

(4) $\begin{cases} Y = \overline{ABC} + \overline{ABC} + ABC \\ \overline{AB} + \overline{AC} = 0 \text{ 约束条件} \end{cases}$ 。

6.12 图示电路是一个选通电路。M 为控制信号，通过 M 电平的高低来选择让 A 还是让 B 从输出端送出。试分析该电路能否实现这一要求。



题 6.12 图

6.13 试设计一个交通信号灯故障检测电路。交通信号灯有红、黄、绿三种，正常工作时只能有一种灯亮，其他情况均属故障。用与非门实现。

6.14 设计一个全减器电路，其输入是减数、被减数和低位的借位，输出是差数和向高位的借位。

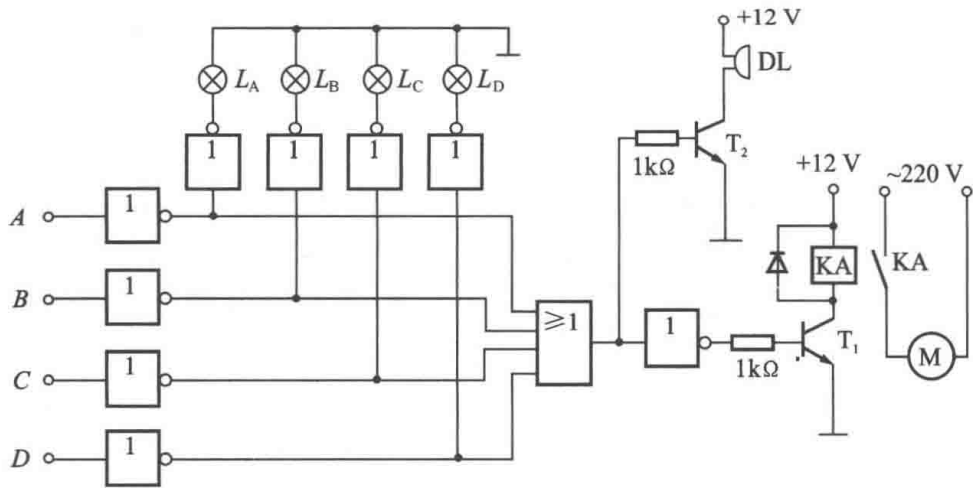
6.15 某同学参加四门课程考试，规定如下：(1)课程 A 及格得 1 分，不及格得 0 分；(2)课程 B 及格得 2 分，不及格得 0 分；(3)课程 C 及格得 4 分，不及格得 0 分；(4)课程 D 及格得 5 分，不及格得 0 分。

若总得分大于等于 7 分，就可结业。试用与非门画出实现上述要求的逻辑图。

6.16 试用异或门设计一个三变量奇偶检验电路。其逻辑功能是，能检验三位二进制数码中 1 的个数是否为奇数。

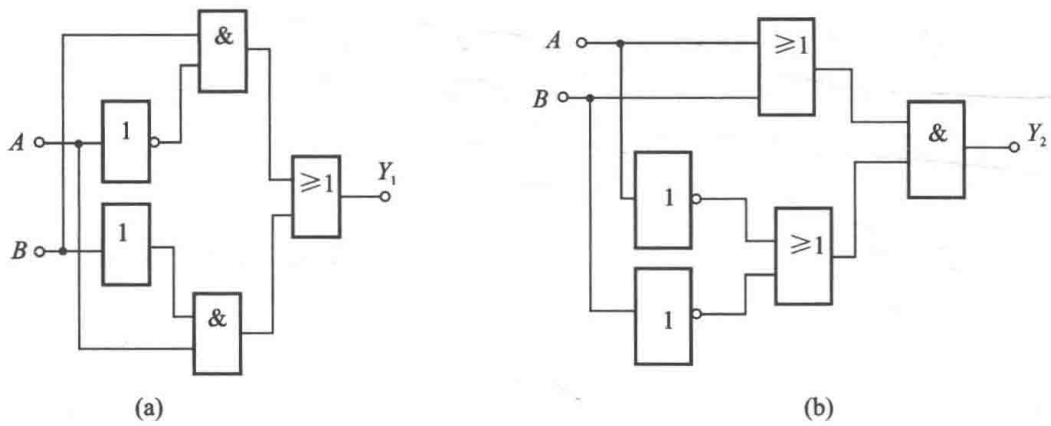
6.17 设 ABCD 是 8421BCD 码的四位，若此码表示的十进制数 x 符合 $x < 3$ 或 $x > 6$ 时，则输出为 1，否则为 0，试用与非门实现。

6.18 图示电路是一故障报警电路，无故障时 A、B、C、D 均为 1。试分析其工作原理(图中 DL 为蜂鸣器，KA 为继电器，M 为电动机， L_A 、 L_B 、 L_C 、 L_D 为指示灯)。



题 6.18 图

6.19 电路如图，试写出两电路的逻辑式，并证明两电路具有相同的逻辑功能。



题 6.19 图

6.20 74LS139 为双 2/4 线译码器，其功能表如下：

输入			输出			
\bar{S}	A_1	A_0	\bar{Y}_3	\bar{Y}_2	\bar{Y}_1	\bar{Y}_0
1	×	×	1	1	1	1
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1

利用 74LS139 实现 $Y_1 = A + \bar{B}$ ， $Y_2 = B + \bar{A}$ 。

6.21 利用 74LS138 3/8 线译码器实现 $Y = BC + CA$ 。

6.22 利用 74LS153 4 选 1 数据选择器实现 $Y = A + B$ 。

6.23 利用 74LS151 8 选 1 数据选择器，实现题 6.16 的逻辑功能。

第7章 触发器和时序逻辑电路

内容概要：时序逻辑电路是一种重要的数字逻辑电路，其特点是电路任何一个时刻的输出状态不仅取决于当时的输入信号，而且与电路的原状态有关，具有记忆功能。构成组合逻辑电路的基本单元是逻辑门，而构成时序逻辑电路的基本单元是触发器。本章主要讨论典型的时序逻辑部件——触发器及时序逻辑电路的分析和设计。

重点要求： RS 、 D 、 JK 、 T 触发器逻辑功能；熟悉不同触发器间相互转换的方法；掌握时序电路的分析和测试方法。

7.1 双稳态触发器

触发器按其稳定工作状态可分为双稳态触发器、单稳态触发器、无稳态触发器(多谐振荡器)。双稳态触发器按其逻辑功能可分为 RS 触发器、 D 触发器、 JK 触发器、 T 触发器和 T' 触发器；按其电路结构可分为同步触发器、主从触发器和边沿触发器。

7.1.1 基本触发器

基本 RS 触发器可由两个与非门交叉连接而成，如图 7-1-1(a) 所示。 \bar{S} 和 \bar{R} 为输入端， Q 和 \bar{Q} 为输出端。通常， $Q=0$ ， $\bar{Q}=1$ 被称为触发器的 0 状态；而 $Q=1$ 、 $\bar{Q}=0$ 则称为触发器的 1 状态。电路分析如下。

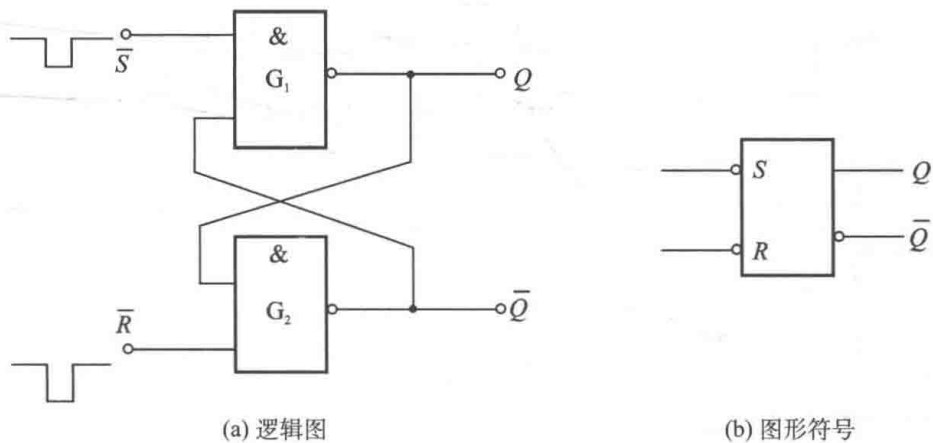


图 7-1-1 基本 RS 触发器

(1) 当 $\bar{S}=1$ 、 $\bar{R}=0$ ，即 \bar{S} 端保持为高电平，而 \bar{R} 端加一负脉冲。此时， G_2 门的输出 $\bar{Q}=1$ ，反馈到 G_1 门，使 G_1 门的两个输入均为 1，输出 $Q=0$ 。 $Q=0$ 又反馈到 G_2 门的输入端，保证 $\bar{Q}=1$ 。即 $Q=0$ ， $\bar{Q}=1$ ，触发器为 0 状态。这就是触发器的置 0 功能。 \bar{R} 端被称为置 0 端，又称复位端。

(2) 当 $\bar{R}=1, \bar{S}=0$, 即 \bar{R} 保持为高电平, 而 \bar{S} 端加一负脉冲, 则 $Q=1, \bar{Q}=0$, 触发器为 1 状态。这就是触发器的置 1 功能。 \bar{S} 端被称为置 1 端, 又称置位端。

(3) 当 $\bar{S}=\bar{R}=1$, 如在 (1) 中 \bar{R} 端负脉冲结束后, 或在 (2) 中 \bar{S} 端负脉冲结束后, 两个与非门的工作状态不受影响, 触发器保持原来的状态不变。这就是触发器的存储或记忆功能。

(4) 当 $\bar{S}=\bar{R}=0$, 即在 \bar{S} 和 \bar{R} 端同时加负脉冲, 则触发器的输出 $Q=\bar{Q}=1$ 。这种非互补输出是伪稳态。当两输入的负脉冲同时结束时, 将产生不可预测的输出状态。对于这种不确定的输出, 在使用中是不允许出现的, 应予以避免。

如果用 Q^n 表示触发器原来的状态(称原态), Q^{n+1} 表示新的状态(称为次态), 可列出基本 RS 触发器的状态表, 如表 7-1-1(a)所示, 也可用简化状态表表示(表 7-1-1(b))。

表 7-1-1 基本 RS 触发器状态表

(a)状态表				(b)简化状态表		
\bar{S}	\bar{R}	Q^n	Q^{n+1}	\bar{S}	\bar{R}	Q^{n+1}
0	0	0	×	0	0	×
0	0	1	×	0	1	1
0	1	0	1	1	0	0
0	1	1	1	1	1	Q^n
1	0	0	0			
1	0	1	0			
1	1	0	0			
1	1	1	1			

由状态表可写出逻辑式(常称特性方程)

$$\begin{cases} Q^{n+1} = \bar{S}\bar{R}Q^n + S\bar{R}Q^n + \bar{S}RQ^n \\ SR\bar{Q}^n + SRQ^n = 0 \quad \text{约束条件} \end{cases}$$

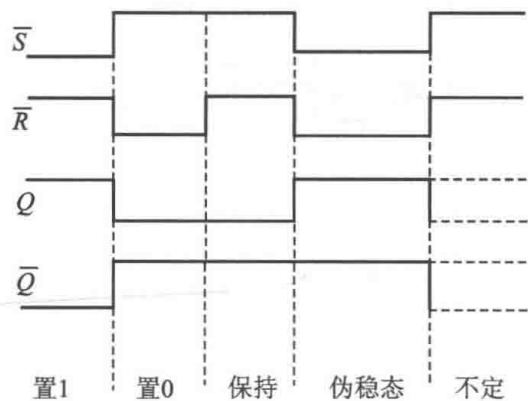


图 7-1-2 基本 RS 触发器的波形图

表 7-1-1 中 $\bar{S}\bar{R}$ 为 00 是不允许出现的一种输入, 可作约束项处理。经化简, 基本触发器的特性方程为

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ SR = 0 \quad \text{约束条件} \end{cases}$$

基本 RS 触发器输出状态的变化也可用波形图来描述, 如图 7-1-2 所示。基本 RS 触发器的图形符号见图 7-1-1(b)。图中输入端引线上靠近方框的小圆圈表示触发器用负脉冲(0 电平)来置 1、置 0, 即低电平有效。

7.1.2 同步 RS 触发器

要保证一个庞大的数字系统能够有条不紊地工作, 同步时钟脉冲是必不可少的。同步时

钟脉冲简称时钟，用 CP 表示。受时钟控制的触发器叫钟控触发器，同步 RS 触发器是各种钟控触发器的基本形式。电路如图 7-1-3(a) 所示。

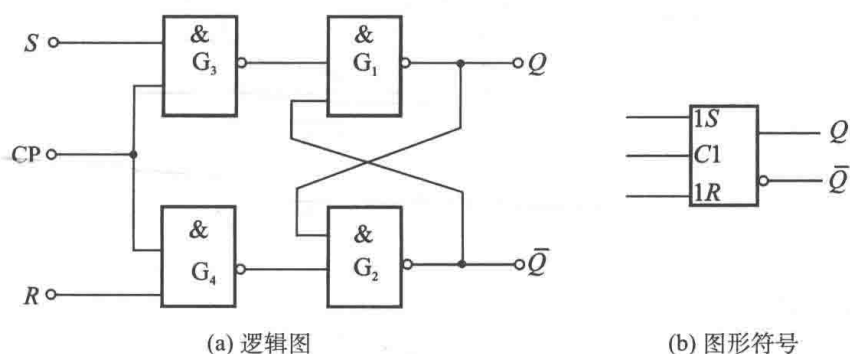


图 7-1-3 同步 RS 触发器

(1) 当 CP = 0 时，S、R 端输入数据被封锁，触发器状态保持不变。

(2) 当 CP = 1 时，由于 G₃ 和 G₄ 门输入为 \bar{S} 和 \bar{R} ，因此，触发器应按基本 RS 触发器的规律发生变化。其状态表如表 7-1-2 所示。特性方程与基本 RS 触发器的相同，但附加了时钟条件，受时钟控制，为

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ SR = 0 \quad (\text{约束条件, CP=1 时有效}) \end{cases}$$

波形图如图 7-1-4 所示。图形符号如图 7-1-3(b) 所示。

表 7-1-2 同步 RS 触发器状态表

S	R	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	×

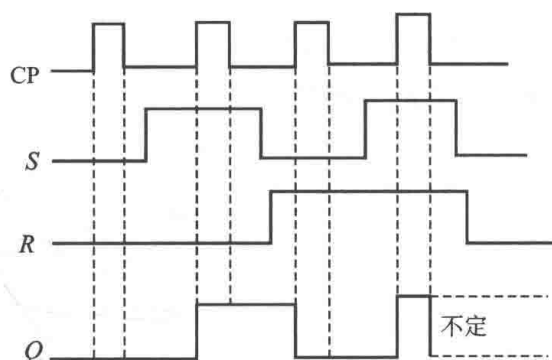


图 7-1-4 同步 RS 触发器波形图

可见，同步触发器接收数据输入和改变输出状态均发生在 CP = 1 期间。

同步 RS 触发器可方便地用于寄存数据，如图 7-1-5(a) 所示。当 CP = 1 时，若 D = 0，触发器置 0，若 D = 1，触发器置 1；当 CP = 0 时，即使输入数据 D 发生变化，触发器状态也不会发生变化。这就是说，数据 D 已寄存或锁存在触发器中。这种电路常称同步 D 锁存器，其图形符号如图 7-1-5(c) 所示。波形图如图 7-1-5(b) 所示。

在图 7-1-5(b) 中，当第四个 CP 脉冲为高电平期间，Q 由 0 至 1，又由 1 至 0 再变为 1，共发生了三次翻转。这种现象称为空翻。空翻是指在同一 CP 脉冲作用期间触发器发生一次以上翻转的现象。空翻会引起逻辑上错误，是不允许的。同步触发器虽然电路简单，但由于存在空翻，因而应用范围受到限制。为克服空翻，可采用主从触发器和边沿触发器。

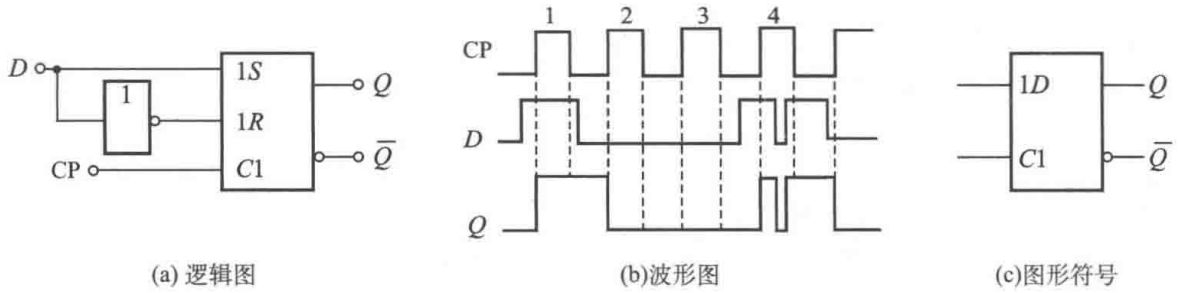


图 7-1-5 数据锁存器

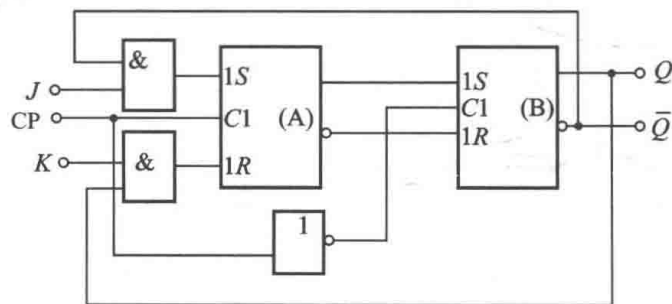
7.1.3 主从 JK 触发器

电路如图 7-1-6(a) 所示, 利用两级同步 RS 触发器(A)和(B)进行级联即可构成主从触发器。两个同步 RS 触发器分别称主触发器(A)和从触发器(B)。主触发器和从触发器施加互为反变量的时钟脉冲。在 JK 主从触发器中, 主触发器的输入 $S = J\bar{Q}^n$, $R = KQ^n$ 。电路分析如下。

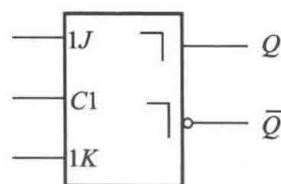
(1) 当 $CP = 1$ 时, 主触发器工作, 其状态由 J 、 K 输入数据控制, 逻辑功能随后分析。此时从触发器由于 $\overline{CP} = 0$ 而被封锁, 触发器的输出 Q 、 \bar{Q} 在此期间保持原状态。

(2) 当 $CP = 0$, 即 $\overline{CP} = 1$ 时, 主触发器被封锁, 主触发器状态保持不变。而从触发器工作, 此时从触发器, 即触发器的输出 Q 、 \bar{Q} 按主触发器的状态变化。

可见, 主从型触发器的接收数据输入是发生在 $CP = 1$ 期间, 而触发器的状态转换却发生在 $CP = 0$ 期间。由于在 $CP = 0$ 期间主触发器状态不变, 这就保证了触发器的状态在一个 CP 周期内最多只能翻转一次(在 CP 下降沿到来后), 从而克服了空翻。主从 JK 触发器的图形符号如图 7-1-6(b) 所示。其中 “ \neg ” 表示虽然触发器在 $CP = 1$ 时接收数据输入, 但输出的状态转换却在 CP 下降沿到来后。



(a) 逻辑图



(b) 图形符号

J	K	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	\bar{Q}^n

(c) 状态表

图 7-1-6 主从 JK 触发器

下面具体分析主从触发器的逻辑功能。

1) $J = K = 0$

当 $CP = 1$ 时, $S = J\bar{Q}^n = 0$ 、 $R = KQ^n = 0$, 主触发器保持原状态。当 CP 下降沿到来后, 从触发器也保持原态。

2) $J = 1, K = 0$

当 $CP = 1$ 时, $S = J\bar{Q}^n = \bar{Q}^n$, $R = KQ^n = 0$, 主触发器状态取决于 S 。若原态 Q^n 为 0 状态, 则 $S = 1$, 置 1; 若原态 Q^n 为 1 状态, 则 $S = 0$, 保持原 1 状态。可见, 无论原态如何, 主触发器将为 1 状态。当 CP 下降沿到来后, 从触发器也为 1 状态。

3) $J = 0, K = 1$

同理可得, 无论原态如何, CP 下降沿到来后一定为 0 状态。

4) $J = K = 1$

当 $CP = 1$ 时, $S = J\bar{Q}^n = \bar{Q}^n$ 、 $R = KQ^n = Q^n$, 主触发器状态取决于原态 Q^n 。若原态为 1 状态, 则 $S = 0$ 、 $R = 1$, 置 0; 若原态为 0 状态, 则 $S = 1$ 、 $R = 0$, 置 1。可见, 主触发器的状态与原态相反。当 CP 下降沿到来后, 从触发器的状态, 也将与原态相反, 从而实现计数功能。

JK 触发器的状态表列在图 7-1-6(c) 中, 由状态表可得到 JK 触发器的特性方程

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

JK 触发器是一种全功能触发器, 它具有保持、置 1、置 0 和计数(或翻转)的功能。

7.1.4 维持阻塞 D 触发器

这是一种边沿触发器, 电路如图 7-1-7(a) 所示。它由六个与非门构成, 其中 G_1 和 G_2 构成基本 RS 触发器。

下面分析其逻辑功能。

1) $D = 0$

当 $CP = 0$ 时, G_3 和 G_4 门输出均为 1, 基本 RS 触发器状态不变。此时, G_6 门输出为 1, G_5 门输出为 0。

当 CP 上升沿到来时, G_4 门输出由 1 变为 0, 它一方面使基本 RS 触发器置 0, 同时也使 G_6 门输出为 1, 以保证在 $CP = 1$ 期间无论 D 如何变化, 触发器的 0 状态都保持不变。

2) $D = 1$

当 $CP = 0$ 时, G_3 和 G_4 门输出均为 1, 基本 RS 触发器状态不变。此时, G_6 门输出为 0, G_5 门输出为 1。

当 CP 上升沿到来时, G_3 门输出由 1 变为 0, 它一方面使基本 RS 触发器置 1, 同时也使 G_4 和 G_5 门输出为 1, 以保证在 $CP = 1$ 期间无论 D 如何变化, 触发器的 1 状态都保持不变。

根据以上分析, 可归纳列出状态表在图 7-1-7(c) 中。波形图如图 7-1-7(d), D 触发器具有置 0 和置 1 功能。其特性方程应为

$$Q^{n+1} = D \quad (\text{CP 有效})$$

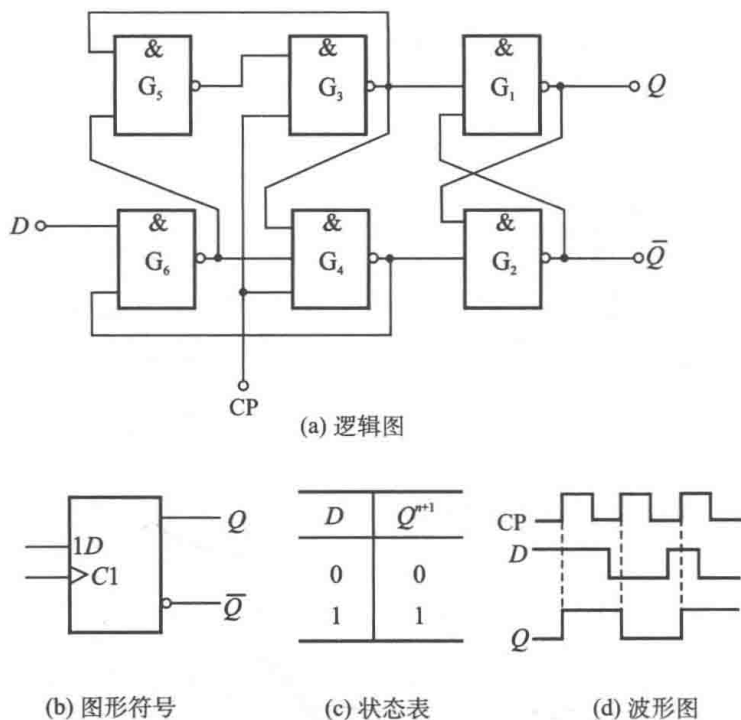


图 7-1-7 维持阻塞 D 触发器

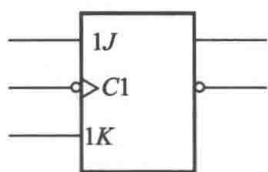


图 7-1-8 负边沿触发的 JK 触发器的图形符号

由于该触发器接收数据输入和改变输出状态均发生在 CP 的上升沿到来的瞬间，故称其为正边沿触发的触发器，图形符号见图 7-1-7(b)，符号中有动态符号“>”，表示边沿触发器。边沿触发器中，还有负边沿（即 CP 下降沿）触发的触发器，负边沿触发的 JK 触发器的图形符号如图 7-1-8 所示，与图 7-1-7(b) 相比，时钟端增加了小圆圈，表示负边沿触发。其特性方程为

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n \quad (\text{CP 有效})$$

由于边沿触发器接收数据输入和状态转换同时发生在极短暂的时间（CP 跳变沿）里，因而它可以克服空翻，且抗干扰能力很强，实际中得到了最为广泛的应用。

7.1.5 CMOS D 触发器

应用 PMOS、NMOS、CMOS 场效应管也可构成具有各种功能的触发器，这里仅介绍其中一种。

CMOS D 触发器的逻辑图如图 7-1-9 所示。它是主从结构的，主、从触发器分别由两个反相器和两个传输门构成。

(1) CP = 1 时，TG₁、TG₄ 接通，TG₂、TG₃ 断开，D 进入主触发器，使 $\bar{Q}' = \bar{D}$ 、 $Q' = D$ 。由于 TG₃ 断开，故主、从触发器之间隔断， \bar{Q}' 不能进入从触发器，Q、 \bar{Q} 保持原状态。

(2) CP = 0 时，TG₂、TG₃ 接通，TG₁、TG₄ 断开，由于 TG₁ 断开，数据端 D 与主触发器之间隔断。TG₂ 的接通，可镇锁存 CP = 1 时输入的数据 D。主触发器的 \bar{Q}' 通过 TG₃ 进入从触发器，使 $Q = D$ 、 $\bar{Q} = \bar{D}$ 。

可见，该触发器是由 CMOS 场效应管构成的主从 D 触发器。

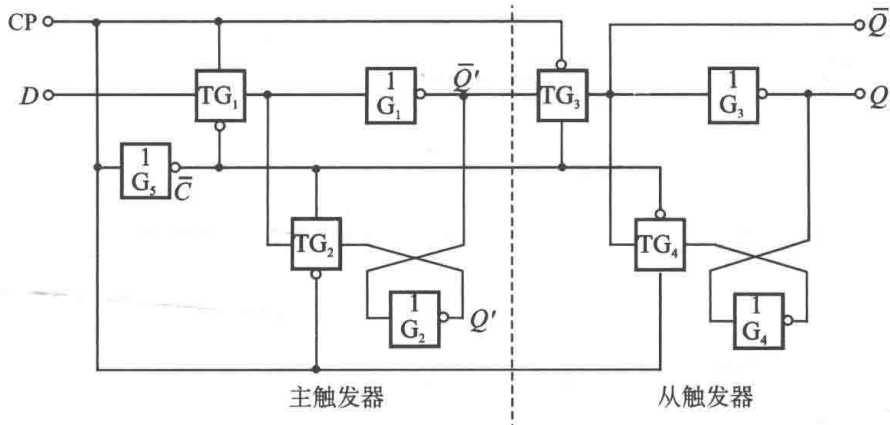


图 7-1-9 CMOS D 触发器的逻辑图

7.1.6 触发器的直接置位和直接复位

在实际使用的触发器中，除数据输入端、输出端和时钟控制端以外，还常设置直接置位端 ($\overline{S_d}$) 和直接复位端 ($\overline{R_d}$)。“直接”的含义是指它们不受 CP 控制，即不论 CP 如何，也不论数据输入如何，只要 $\overline{S_d}$ (或 $\overline{R_d}$) 有信号，输出将立即作相应的变化。

表 7-1-3 为 HC112 边沿 JK 触发器的功能表。由表可知， $\overline{S_d}$ 、 $\overline{R_d}$ 为低电平有效。当 $\overline{S_d} = 0$ 、 $\overline{R_d} = 1$ 时，直接置 1；当 $\overline{S_d} = 1$ 、 $\overline{R_d} = 0$ 时，直接置 0。利用 $\overline{S_d}$ 和 $\overline{R_d}$ 可将触发器预置成所期望的初始状态。注意：不允许 $\overline{S_d}$ 和 $\overline{R_d}$ 端同时接低电平。在预置完成以后，应将 $\overline{S_d}$ 和 $\overline{R_d}$ 端接高电平，此时触发器方可在 CP 的上升沿作用下完成 JK 触发器的置 0、置 1、保持和计数的逻辑功能。其图形符号如图 7-1-10 所示。波形图如图 7-1-11 所示。实际产品中，直接置位、复位端也可是高电平有效，使用时应给予注意。

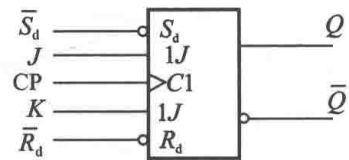


图 7-1-10 具有直接置复位的图形符号

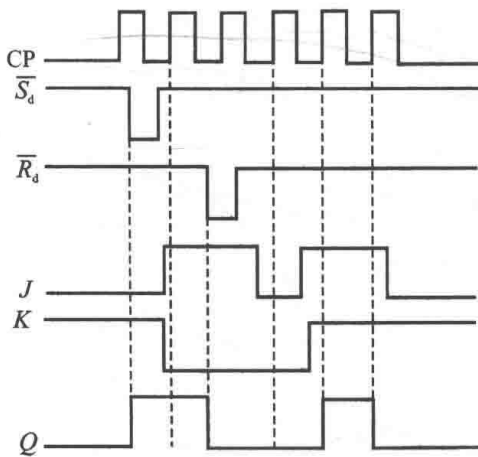


图 7-1-11 HC112 波形图

表 7-1-3 HC112 功能表

输入					输出
$\overline{S_d}$	$\overline{R_d}$	\overline{CP}	J	K	Q^{n+1}
L	H	×	×	×	H
H	L	×	×	×	L
L	L	×	×	×	\overline{Q}^n
H	H	↓	L	L	Q^n
H	H	↓	L	H	L
H	H	↓	H	L	H
H	H	↓	H	H	\overline{Q}^n
H	H	H	×	×	Q^n

7.1.7 触发器逻辑功能的转化

常用触发器除 D 触发器、JK 触发器外，还有 T 触发器和 T' 触发器。T 触发器和 T' 触发

器是计数电路中常用的触发器。其特性方程分别为 $Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$ 和 $Q^{n+1} = \bar{Q}^n$ 。但产品中没有 T 和 T' 触发器，故需要时可通过转换得到。

1. JK 触发器转换为 T 和 T' 触发器

JK 触发器的特性方程为

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

T 触发器的特性方程为

$$Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$$

当 JK 触发器的 $J = K = T$ 时，可得 $Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$ ，完成 T 触发器的功能。因此，如果把 JK 触发器的 J 、 K 端连在一起，输入端用 T 表示，则成 T 触发器，如图 7-1-12(a)所示。当 $T = 1$ 时， $Q^{n+1} = \bar{Q}^n$ ；当 $T = 0$ 时， $Q^{n+1} = Q^n$ 。 T 触发器具有计数和保持功能。 T' 触发器的特性方程为

$$Q^{n+1} = \bar{Q}^n$$

当 JK 触发器的 $J = 1$ 、 $K = 1$ 时，可得 $Q^{n+1} = \bar{Q}^n$ ，完成 T' 触发器的功能。因此可将 JK 触发器的 J 、 K 端接高电平，即可实现转换。如图 7-1-12(b)所示。 T' 触发器只有计数功能，即 CP 每次作用，触发器都翻转。

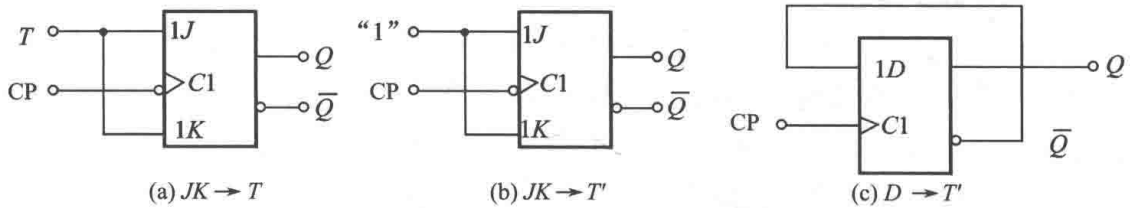


图 7-1-12 转换电路

2. D 触发器转换为触发器

D 触发器的特性方程为

$$Q^{n+1} = D$$

T' 触发器的特性方程为

$$Q^{n+1} = \bar{Q}^n$$

当 D 触发器的 $D = \bar{Q}^n$ 时，可实现 D 触发器到 T' 触发器的转换，电路连接如图 7-1-12(c)所示。

3. JK 触发器转换为 D 触发器

JK 触发器的特性方程为

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

D 触发器的特性方程为

$$Q^{n+1} = D = D\bar{Q}^n + DQ^n$$

当 JK 触发器的 $J = D$ 、 $K = \bar{D}$ 时, 可得 $Q^{n+1} = D$, 完成 D 触发器的功能。因此, 将 D 信号直接加到 J 输入端, 同时通过一个非门再接到 K 输入端, 即可转换为 D 触发器。如图 7-1-13 所示。当 $D = 1$ 时, 即 $J = 1$ 、 $K = 0$, 触发器具有置 1 功能; 当 $D = 0$ 时, 即 $J = 0$ 、 $K = 1$, 触发器具有置 0 功能。

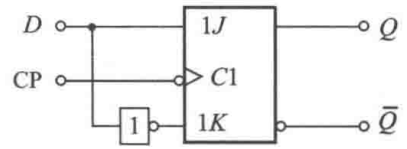


图 7-1-13 $JK \rightarrow D$

7.1.8 触发器功能仿真分析

(1) 在 Proteus 平台上建立如图 7-1-14 所示的 JK 触发器仿真电路, 单击仿真开关, 激活电路进行分析。

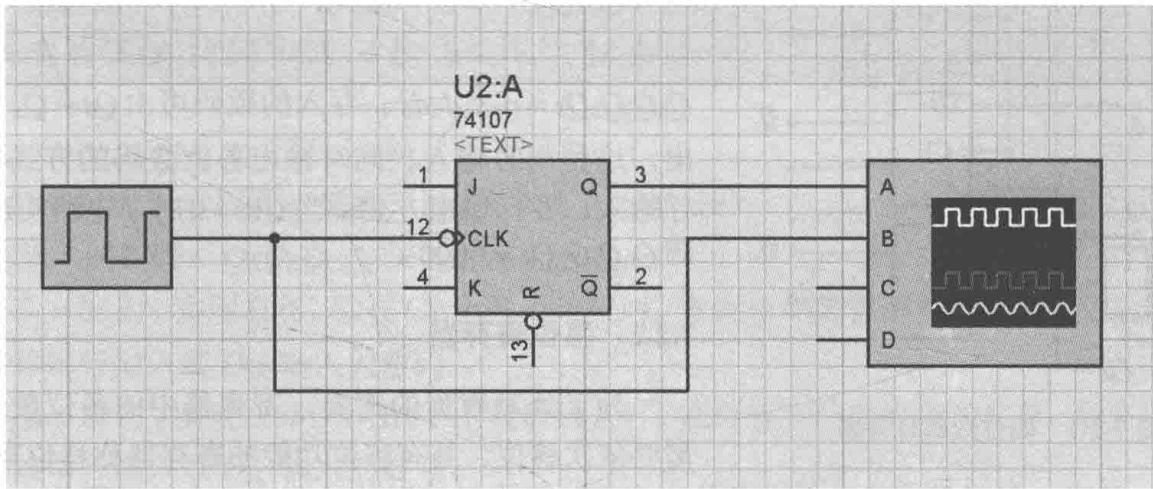


图 7-1-14 JK 触发器仿真电路

(2) 测试 JK 触发器下跳沿触发方式及翻转功能。

(3) 从图 7-1-15 仿真结果可以看出, 输出信号在时钟下跳沿来时发生翻转。

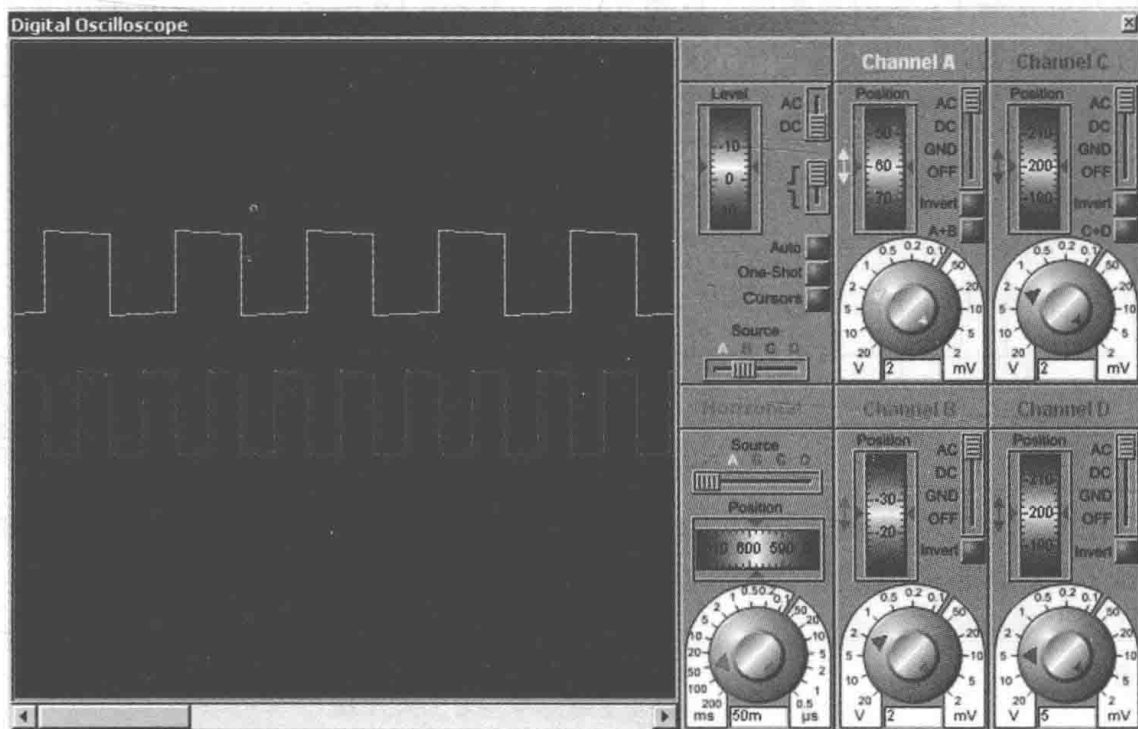


图 7-1-15 JK 触发器仿真结果

7.2 寄存器*

寄存器是常用的一种时序逻辑电路，它是用来暂时存放数据和指令的。寄存器常分为数码寄存器和移位寄存器。

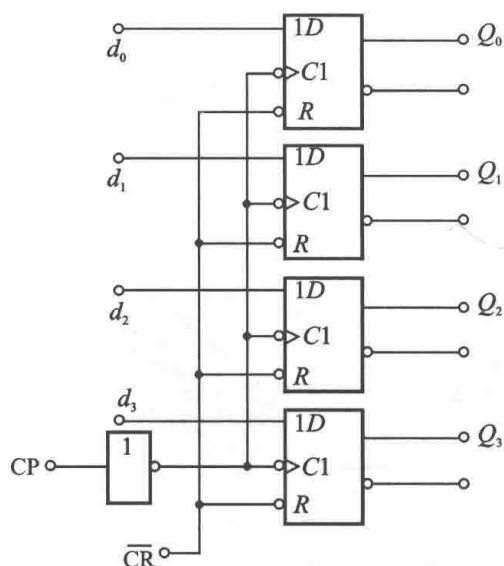


图 7-2-1 四位数码寄存器

7.2.1 数码寄存器

图 7-2-1 为四位数码寄存器。电路由四个边沿触发的 D 触发器构成。作数码寄存时，由于 D 触发器的特性方程为 $Q^{n+1} = D$ ，因此，在 $\overline{CR} = 1$ ，且当 CP 上升沿到来时， $d_0 \sim d_3$ 数码即可同时存入寄存器，使 $Q_0Q_1Q_2Q_3 = d_0d_1d_2d_3$ 。存入的数码可由 $Q_0 \sim Q_3$ 同时取出。这种同时输入、同时输出各位数码的方式称为并行输入、并行输出方式。当 $\overline{CR} = 0$ 时，电路实现清 0，即 $Q_0Q_1Q_2Q_3 = 0000$ 。

7.2.2 移位寄存器

为了处理数据的需要，寄存器中的各位数据时常需要依次移位。具有移位功能的寄存器称移位寄存器。图 7-2-2 是用 D 触发器构成的单向移位寄存器。每个触发器的 Q 端接下个触发器的 D 端，只有第一个触发器 D 端 (串行输入端) 接收数据。每当 CP 上升沿到来时，串行输入端的输入数码移入 F_0 ，同时每个触发器的状态也移给下一个触发器。假设输入数码为 1011，那么在移位脉冲作用下，移位寄存器中数码的移动情况如表 7-2-1 所示。当来过四个 CP 脉冲，1011 恰好全部移入寄存器中，此时可从四个 Q 端并行输出数码。 Q_3 端也可作为串行输出端。若需要得到串行的输出数码，则还需再输入四个 CP 脉冲，四位数码便可依次从串行输出端送出。该电路为串行输入、串行输出、并行输出四位右移寄存器。

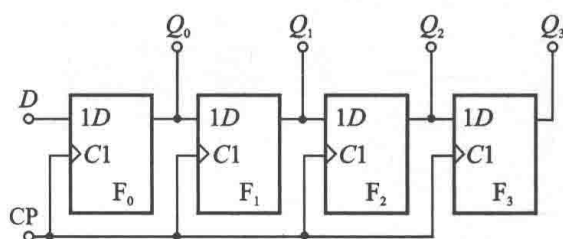


图 7-2-2 单向移位寄存器

表 7-2-1 移位寄存器的状态表

CP	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	0	1	0
4	1	1	0	1

在使用时，有时需将数码左移，有时又需将数码右移，能完成这种功能的叫双向移位寄存器。表 7-2-2 为集成四位双向移位寄存器 74LS194 的功能表。

由功能表得出如下结论。

1) 清零

$\overline{CR} = 0$ ，寄存器清 0，即 $Q_AQ_BQ_CQ_D = 0000$ 。

表 7-2-2 74LS194 功能表

输 入										输 出			
\overline{CR}	S_1	S_0	CP	D_{SL}	D_{SR}	A	B	C	D	Q_A^{n+1}	Q_B^{n+1}	Q_C^{n+1}	Q_D^{n+1}
0	×	×	×	×	×	×	×	×	×	0	0	0	0
1	×	×	0	×	×	×	×	×	×	Q_A^n	Q_B^n	Q_C^n	Q_D^n
1	1	1	↑	×	×	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3
1	0	1	↑	×	1	×	×	×	×	1	Q_A^n	Q_B^n	Q_C^n
1	0	1	↑	×	0	×	×	×	×	0	Q_A^n	Q_B^n	Q_C^n
1	1	0	↑	1	×	×	×	×	×	Q_B^n	Q_C^n	Q_D^n	1
1	1	0	↑	0	×	×	×	×	×	Q_B^n	Q_C^n	Q_D^n	0
1	0	0	×	×	×	×	×	×	×	Q_A^n	Q_B^n	Q_C^n	Q_D^n

2) 四种工作方式(在 $\overline{CR} = 1$ 时)

$S_1S_0 = 11$ 时, 实现并行置数, 即在 CP 上升沿到来时, $Q_AQ_BQ_CQ_D$ 分别接收并行输入端 ABCD 输入的数码。 $Q_AQ_BQ_CQ_D = d_0d_1d_2d_3$ 。

$S_1S_0 = 01$ 时, 实现右移, 即在 CP 上升沿到来时, 寄存器中的数码依次右移, 最左边的 Q_A 接收右移串行输入端 D_{SR} 输入的数码。

$S_1S_0 = 10$ 时, 实现左移, 即在 CP 上升沿到来时, 寄存器中的数码依次左移, 最右边的 Q_D 接收左移串行输入端 D_{SL} 输入的数码。

$S_1S_0 = 00$ 时, 实现保持功能, 即寄存器保持原状态不变。

7.2.3 寄存器功能仿真分析

(1) 在 Proteus 平台上建立如图 7-2-3 所示的 3 位单相移位寄存器仿真电路, 设置时钟频率是输入信号频率的 4 倍, 单击仿真开关, 激活电路进行分析。

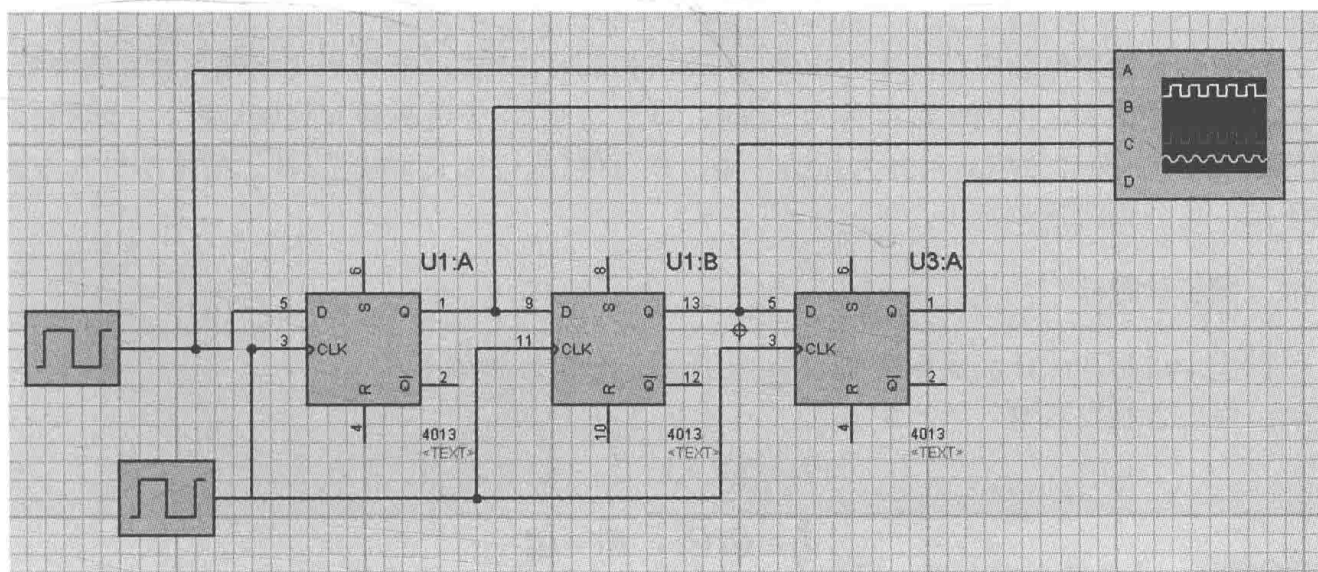


图 7-2-3 3 位单相移位寄存器仿真电路

(2) 测试寄存器单相移位功能。

(3) 从图 7-2-4 仿真结果可以看出，当满足触发条件时，串行输入端的输入数码移入第一级触发器，同时每个触发器的状态也移给下一个触发器。

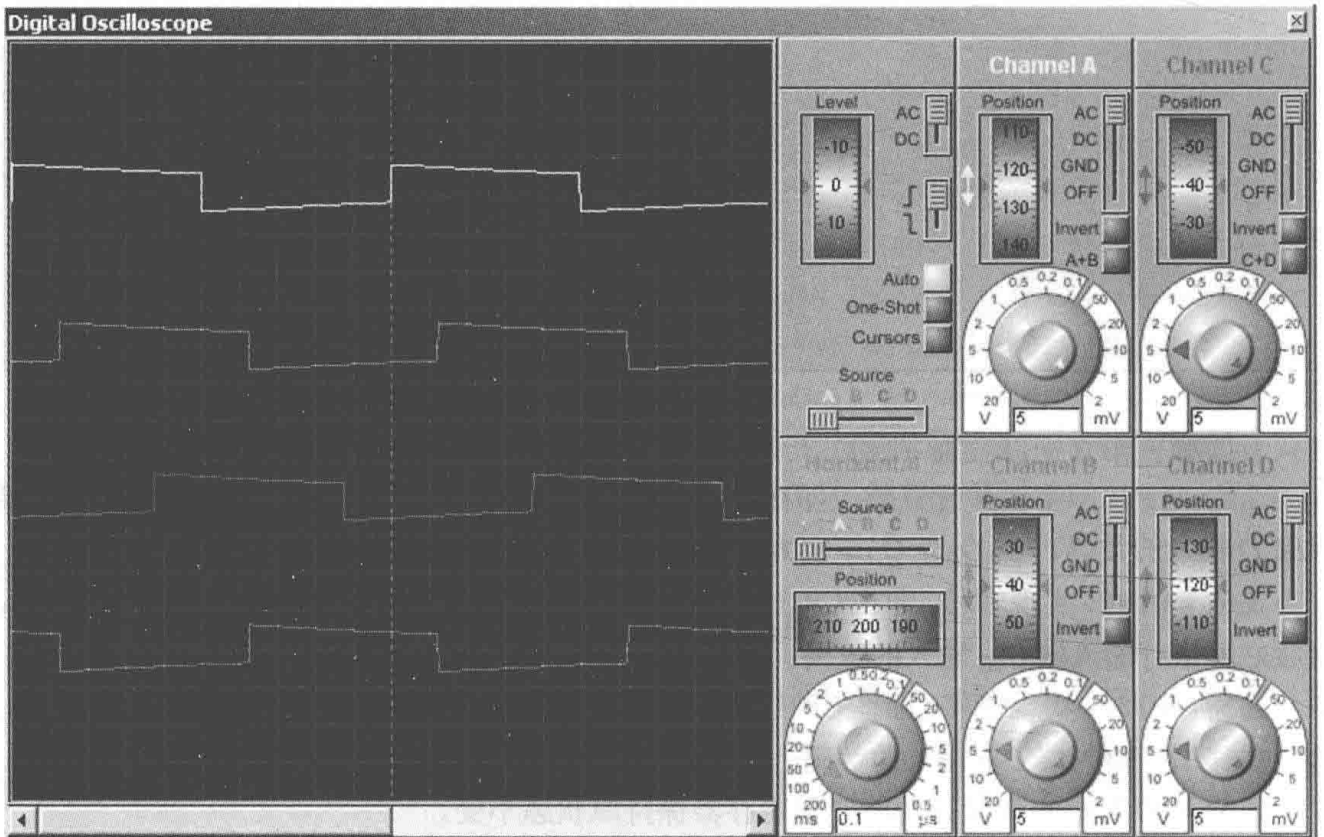


图 7-2-4 3 位单相移位寄存器仿真结果

7.3 计数器

计数器是数字电路中最基本的部件，也是典型的时序电路。它可以记忆输入脉冲的个数。计数器的种类很多。按进制数可分为二进制（即 2^n 进制）、十进制和 N 进制（除二、十进制外的任意进制）。按计数增减可分为加法、减法和可逆（既可加又可减）三种。按脉冲引入方式的不同，可分为同步和异步。

7.3.1 同步计数器

同步十进制加法计数器电路如图 7-3-1 所示。分析步骤如下。

1) 写出各触发器输入端的逻辑式

$$J_0 = K_0 = 1$$

$$J_1 = Q_0^n \bar{Q}_3^n, \quad K_1 = Q_0^n$$

$$J_2 = K_2 = Q_0^n Q_1^n$$

$$J_3 = Q_0^n Q_1^n Q_2^n, \quad K_3 = Q_0^n$$

2) 将输入逻辑式代入触发器的特性方程 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$ ，得状态方程

$$Q_0^{n+1} = J_0\bar{Q}_0^n + \bar{K}_0Q_0^n = \bar{Q}_0^n$$

$$Q_1^{n+1} = J_1\bar{Q}_1^n + \bar{K}_1Q_1^n = \bar{Q}_3^n\bar{Q}_1^nQ_0^n + Q_1^n\bar{Q}_0^n$$

$$Q_2^{n+1} = J_2\bar{Q}_2^n + \bar{K}_2Q_2^n = \bar{Q}_2^nQ_1^nQ_0^n + Q_2^n\bar{Q}_1^n\bar{Q}_0^n$$

$$Q_3^{n+1} = J_3\bar{Q}_3^n + \bar{K}_3Q_3^n = \bar{Q}_3^nQ_2^nQ_1^nQ_0^n + Q_3^n\bar{Q}_0^n$$

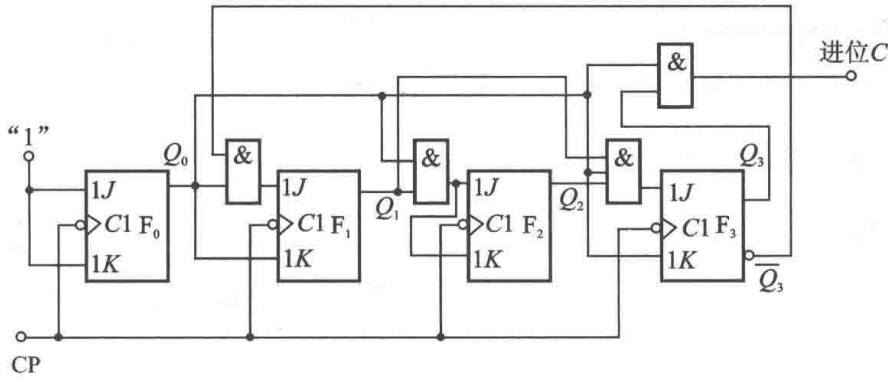


图 7-3-1 同步十进制加法计数器逻辑图

3) 由状态方程列状态表

设 $Q_3Q_2Q_1Q_0$ 初始状态为 0000，代入各状态方程可求出各触发器的下一状态为 0001，即当第一个 CP 下降沿到来时，将由 0000 状态变为 0001 状态。然后再以 0001 代入状态方程分析下一个状态，一直分析到恢复 0000 状态。状态表如表 7-3-1 所示。

表 7-3-1 同步十进制加法计数器状态表

CP	Q_3	Q_2	Q_1	Q_0	C
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	1
10	0	0	0	0	0

从表中可知，在 CP 作用下，计数器十个状态为一次循环，即计数长度为十，且递增计数，故为同步十进制加法计数器。也称 8421BCD 码十进制计数器。电路中，还有一个进位输出 C， $C = Q_3^nQ_0^n$ ，将其也列入表 7-3-1 中。

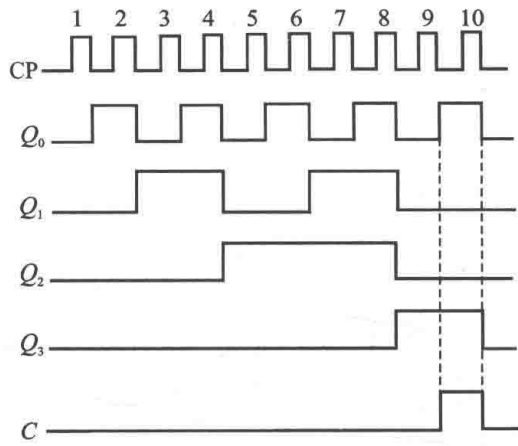


图 7-3-2 同步十进制加法计数器波形图

4) 由状态表画波形图

如图 7-3-2 所示, 波形图根据实际需要可画可不画。

7.3.2 异步计数器

在同步计数器中, 计数脉冲 CP 直接控制各个触发器 (图 7-3-1), 故状态变换和计数脉冲同步。而在异步计数器中, 触发器并非全部受 CP 直接控制, 因此状态变换有先有后, 是异步的。异步计数器的计数速度较同步略慢。

1. N 进制加法计数器电路

如图 7-3-3 所示, 分析步骤同前。

1) 写触发器输入逻辑式

$$J_0 = \overline{Q_2}^n, K_0 = 1$$

$$J_1 = K_1 = 1$$

$$J_2 = Q_1^n Q_0^n, K_2 = 1$$

2) 写状态方程

$$Q_0^{n+1} = \overline{Q_2}^n \overline{Q_0}^n \quad (\text{CP 下降沿到来有效})$$

$$Q_1^{n+1} = \overline{Q_1}^n \quad (Q_0 \text{ 下降沿到来有效})$$

$$Q_2^{n+1} = \overline{Q_2}^n Q_1^n Q_0^n \quad (\text{CP 下降沿到来有效})$$

在异步计数器分析中应标明时钟条件。

3) 列状态表

设初始状态为 000, 状态表见表 7-3-2, 值得注意的是 F_1 。由于它不是直接受 CP 控制, 而是受 Q_0 控制, 因此, 只有当 Q_0 由 1 变为 0, 即满足时钟条件时, Q_1 才可根据其状态方程进行状态变换 (表中第 3、5 行)。不满足时钟条件时, Q_1 只能保持原状态 (表中第 2、4、6 行)。

由表 7-3-2 可见, 计数器五个状态一次循环, 且递增计数, 故为异步五进制加法计数器。

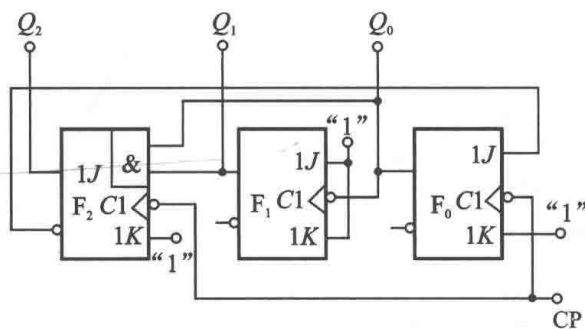


图 7-3-3 异步五进制加法计数器逻辑图

表 7-3-2 异步五进制加法计数器状态表

CP	Q_2	Q_1	Q_0
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	0	0	0

2. 二进制计数器

图 7-3-4 所示的电路是由四级下降沿触发的 T' 触发器构成。由于这种电路极为简单，分析时可不按步骤，直接画出其波形图。设初始状态 $Q_3Q_2Q_1Q_0$ 。根据 T' 触发器的特性方程 $Q^{n+1} = \overline{Q}^n$ ，每当时钟条件满足，触发器的状态就要改变。因此， Q_0 在 CP 下降沿到来时翻转，其波形见图 7-3-5 中 Q_0 。由于 Q_0 为 F_1 的时钟脉，因此当 Q_0 下降沿到来时 Q_1 翻转，其波形见图 7-3-5 中 Q_1 。 Q_1 去推动触发器 F_2 ， Q_2 又去推动触发器 F_3 ，其波形见图 7-3-5 中 Q_2 和 Q_3 。

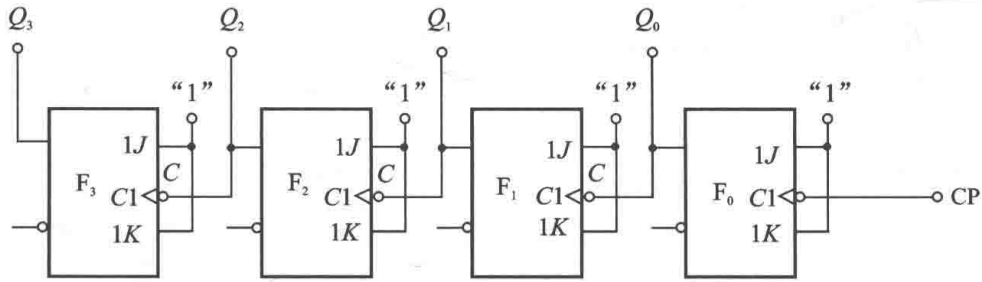


图 7-3-4 异步四位二进制加法计数器逻辑图

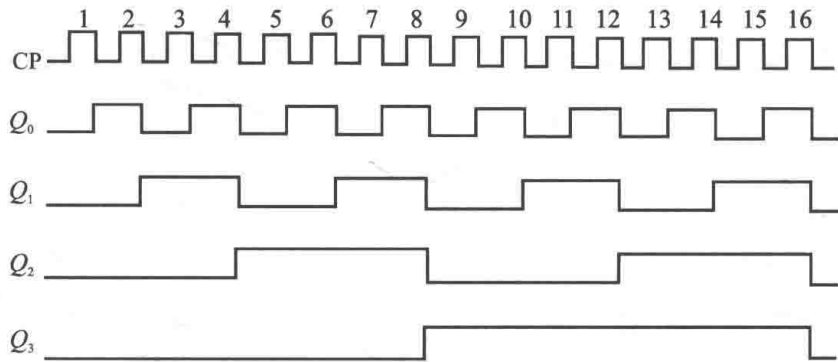


图 7-3-5 异步四位二进制加法计数器波形图

由图 7-3-5 的波形图可见，当第一个 CP 作用之后，各触发器状态由 $Q_3Q_2Q_1Q_0 = 0000$ 变化为 0001；第二个 CP 作用后，变为 0010……由此可列出状态表（表 7-3-3）。

表 7-3-3 异步四位二进制加法计数器状态表

CP	Q_3	Q_2	Q_1	Q_0	CP	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0	9	1	0	0	1
1	0	0	0	1	10	1	0	1	0
2	0	0	1	0	11	1	0	1	1
3	0	0	1	1	12	1	1	0	0
4	0	1	0	0	13	1	1	0	1
5	0	1	0	1	14	1	1	1	0
6	0	1	1	0	15	1	1	1	1
7	0	1	1	1	16	0	0	0	0
8	1	0	0	0					

由表 7-3-3 可见，计数器递增计数，且计数长度为 16 ($2^4 = 16$)，故为异步四位二进制加法计数器。可以证明，若采用 n 个触发器如此连接，那么，二进制计数器的计数长度将为 $N = 2^n$ 。

值得一提的是，计数电路不仅能记忆输入脉冲数目，同时还具有分频功能。如图 7-3-5 中， Q_0 的频率是 CP 频率的二分之一，实现了二分频。 Q_1 、 Q_2 、 Q_3 分别实现四、八、十六分频。

将图 7-3-4 电路略加改动，即可得到其他异步二进制计数器。

(1) 将图 7-3-4 电路中各触发器换成上升沿触发的 T' 触发器，电路将成为二进制减法计数器。

(2) 在图 7-3-4 中，把作为下级触发器时钟脉冲的 Q 改为 \bar{Q} 。若仍采用下降沿触发的 T' 触发器，为减法；若采用上升沿触发的 T' 触发器，则为加法。

读者可自行验证。

7.3.3 集成计数器

集成计数器产品很多，这里仅介绍两种具有代表性的集成计数器。

1. 74LS290(二-五-十进制异步计数器)

电路及外引线排列如图 7-3-6(a)、(b)所示。它包括两个部分，一位二进制计数器和异步五进制加法计数器。使用时，可将 Q_0 接 CP_1 构成十进制加法计数器。74LS290 的功能表如表 7-3-4 所示。

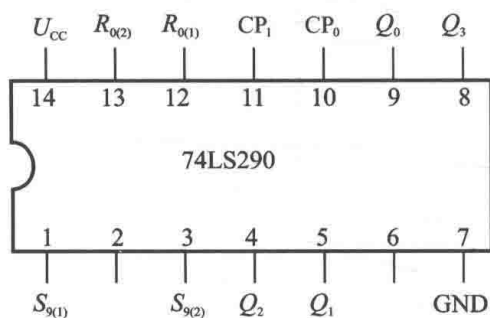
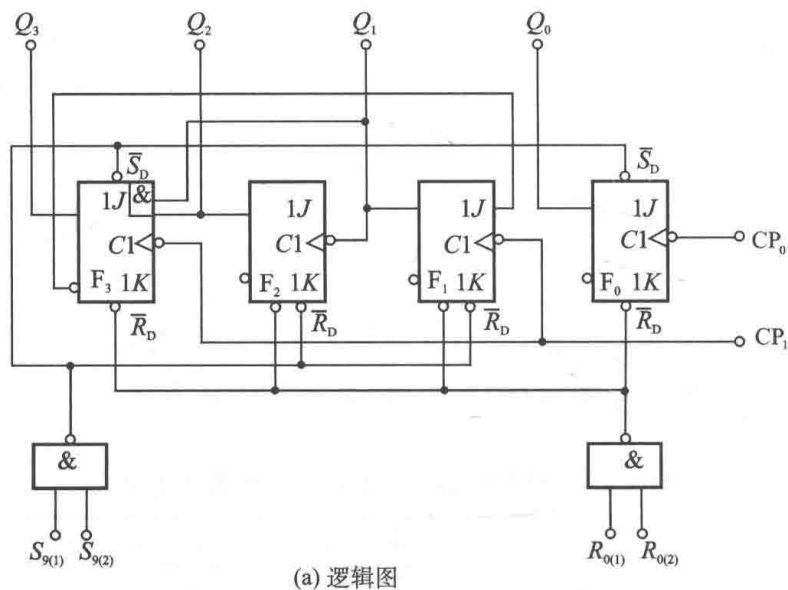


图 7-3-6 74LS290

表 7-3-4 474LS290 功能表

输入					输出			
$R_{0(1)}$	$R_{0(2)}$	$S_{9(1)}$	$S_{9(2)}$	CP	Q_3	Q_2	Q_1	Q_0
×	×	H	H	×	H	L	L	H
H	H	L	×	×	L	L	L	L
H	H	×	L	×	L	L	L	L
×	L	×	L	↓				计数
L	×	L	×	↓				计数
L	×	×	L	↓				计数
×	L	L	×	↓				计数

由逻辑图、功能表分析可知其具有如下功能。

1) 置 9 功能

当置 9 端 $S_{9(1)}$ 、 $S_{9(2)}$ 同时为高电平，无论其他输入端如何，计数器的输出 $Q_3Q_2Q_1Q_0 = 1001$ 。

2) 清 0 功能

在 $S_{9(1)}$ 、 $S_{9(2)}$ 中至少有一个为低电平 ($S_{9(1)} \cdot S_{9(2)} = 0$) 的前提下，只要清 0 端 $R_{0(1)}$ 、 $R_{0(2)}$ 同时为高电平，就会使计数器的输出 $Q_3Q_2Q_1Q_0 = 0000$ 。注意此处清 0 是高电平有效。

3) 计数功能

在 $S_{9(1)} \cdot S_{9(2)} = 0$ 和 $R_{0(1)} \cdot R_{0(2)} = 0$ 同时满足的前提下，在 CP 下降沿的作用下，计数器将进行计数。若由 CP_0 输入时钟脉冲，则 Q_0 实现一位二进制计数；若由 CP_1 输入时钟脉冲，则 $Q_3Q_2Q_1$ 实现五进制加计数；若 Q_0 接 CP_1 ，由 CP_0 输入时钟脉冲，则 $Q_3Q_2Q_1Q_0$ 实现十进制加计数。

利用一片 74LS290，经过适当连接，就能构成 N 进制计数器 ($N < 10$)。例如，图 7-3-7(a)、(b) 两电路就分别成为六进制和九进制计数器。以图 7-3-7(a) 为例， $Q_3Q_2Q_1Q_0$ 从 0000 开始计数，经过六个 CP 脉冲变为 0110 状态，由于 Q_1 和 Q_2 端分别接到 $R_{0(1)}$ 和 $R_{0(2)}$ 清 0 端， Q_1 和 Q_2 的同时为 1 将使计数器立即清 0。其波形图如图 7-3-8 所示，由于 0110 出现时间极为短暂，仅为过渡状态，不能成为计数中的一个状态，故计数器在 0000~0101 六个状态中循环，为六进制加法计数器。

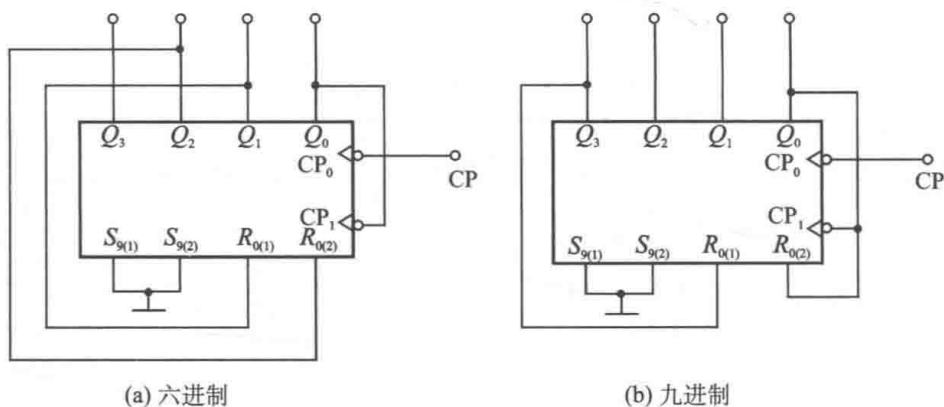


图 7-3-7 N 进制计数器

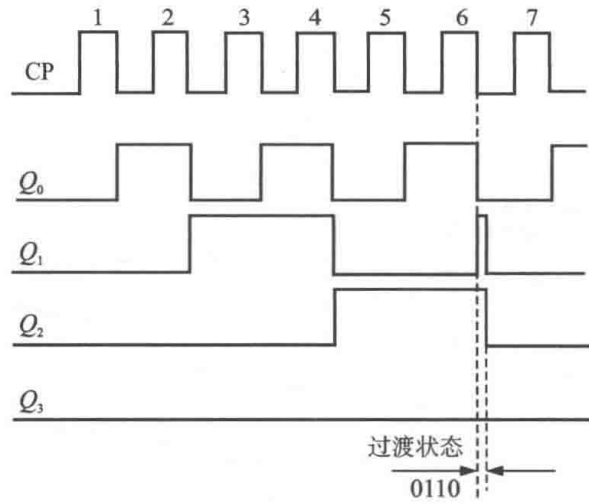


图 7-3-8 波形图

为增加计数器的计数长度，可将两片以上的计数器串接起来使用。图 7-3-9 是利用两片 74LS290 构成的二十四进制计数器。计数器(1)受 CP 控制，计数器(2)受计数器(1)的 Q_3 控制。每当计数器(1)的 $Q_3Q_2Q_1Q_0$ 由 1001 变为 0000 状态时，其 Q_3 产生下降沿，使计数器(2)加一，实现逢十进一。因此计数器(1)为个位，计数器(2)为十位。当计数状态十位为 0010，个位为 0100，即 24 时，立即清 0。

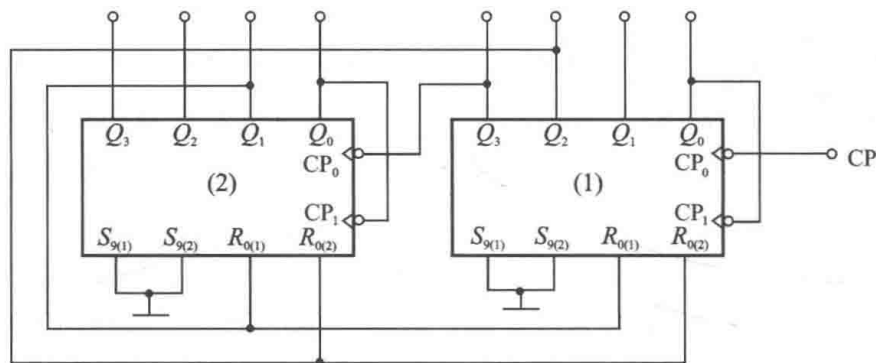


图 7-3-9 二十四进制计数器

2. 74LS161 (4 位二进制同步计数器)

其功能表如表 7-3-5 所示，分析可知其具有如下功能。

表 7-3-5 74LS161 功能表

输入									输出			
CP	\overline{CR}	\overline{LD}	CT_P	CT_T	D_0	D_1	D_2	D_3	Q_0^{n+1}	Q_1^{n+1}	Q_2^{n+1}	Q_3^{n+1}
×	L	×	×	×	×	×	×	×	L	L	L	L
	H	L	×	×	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3
	H	H	H	H	×	×	×	×	计数			
×	H	H	L	×	×	×	×	×	保持			
×	H	H	×	L	×	×	×	×	保持			

1) 清 0 功能

当清 0 端 \overline{CR} 为低电平时，无论其他输入端如何，计数器输出 $Q_3Q_2Q_1Q_0 = 0000$ 。注意此处清 0 是低电平有效。

2) 置数功能

在 \overline{CR} 为高电平的前提下，当置数端 \overline{LD} 为低电平时，在 CP 上升沿作用下，数据端 $D_0D_1D_2D_3$ 的数据 $d_0d_1d_2d_3$ 被置入计数器，使计数器输出 $Q_3Q_2Q_1Q_0 = d_3d_2d_1d_0$ 。

3) 计数功能

在 \overline{CR} 和 \overline{LD} 都为高电平的前提下，当计数控制端 CT_T 和 CT_P 均为高电平时，在 CP 上升沿作用下，计数器将实现四位二进制加法计数。

4) 保持功能

当 \overline{CR} 和 \overline{LD} 为高电平， CT_T 和 CT_P 中至少有一个为低电平时，则无论 CP 如何，计数器输出保持原状态不变。

利用一片 74LS161 的 \overline{CR} 或 \overline{LD} 端可构成 N 进制计数器 ($N < 16$)。例如，图 7-3-10(a)、(b) 分别是利用 \overline{CR} 和 \overline{LD} 端构成的十二进制计数器。由于 74LS161 的 \overline{CR} 端为低电平有效，故图 7-3-10(a) 中采用与非门输出清 0，原理与前述图 7-3-7 类似，读者自行分析。

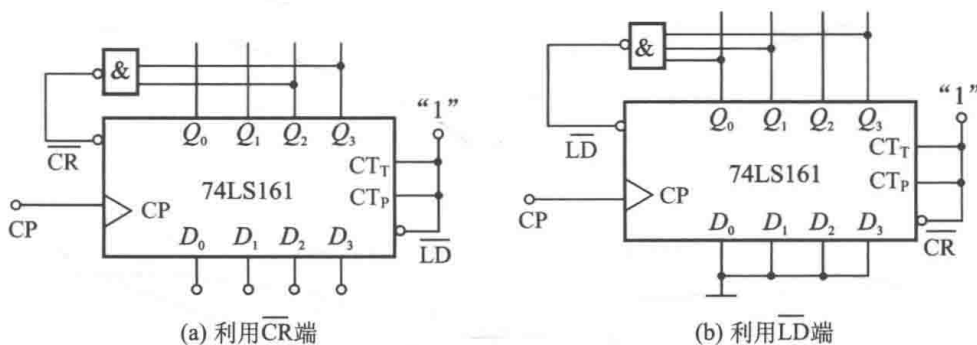


图 7-3-10 十二进制计数器

从图 7-3-10(b) 中可以看出，计数器的 $Q_3Q_2Q_1Q_0$ 从 0000 状态经过十一个 CP 脉冲将变为 1011 状态。此时与非门输出由 1 变 0，使置数端 \overline{LD} 为 0，从而计数器由执行计数变为执行置数，由于数据端数据 $D_3D_2D_1D_0 = 0000$ ，因此，在第十二个 CP 上升沿到来时，将数据 0000 状态置入计数器，使 $Q_3Q_2Q_1Q_0 = 0000$ 。此时，与非门的输出又由 0 变 1， \overline{LD} 为 1，计数器又重新执行计数。使计数器在 0000~1011 这十二个状态中循环，故为十二进制加法计数器。

7.3.4 环形计数器*

将图 7-2-2 中移位寄存器首尾相连，如图 7-3-11 所示，即 $D_0 = Q_3^n$ ，就构成环形计数器。

电路分析如下：

1) 写触发器输入逻辑式

$$D_0 = Q_3^n, \quad D_1 = Q_0^n, \quad D_2 = Q_1^n, \quad D_3 = Q_2^n$$

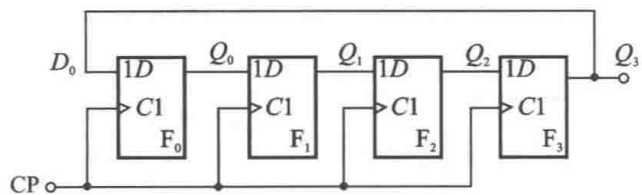


图 7-3-11 环形计数器

2) 写状态方程

$$Q_0^{n+1} = Q_3^n, \quad Q_1^{n+1} = Q_0^n, \quad Q_2^{n+1} = Q_1^n, \quad Q_3^{n+1} = Q_2^n$$

3) 列状态表 7-3-6 (预置初始状态 $Q_0Q_1Q_2Q_3 = 1000$)

4) 画波形图 7-3-12

环形计数器在 CP 作用下，四个状态为一次循环，故为四进制计数器。由于环形计数器产生的是顺序脉冲，所以也称顺序脉冲发生器。

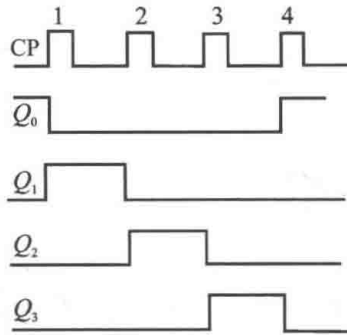


图 7-3-12 环形计数器波形图

表 7-3-6 环形计数器状态表

CP	Q_0	Q_1	Q_2	Q_3
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4	1	0	0	0

7.3.5 计数器功能仿真分析

(1) 在 Proteus 平台上建立如图 7-3-13 所示的异步五位加法计数器仿真电路，单击仿真开关，激活电路进行分析。

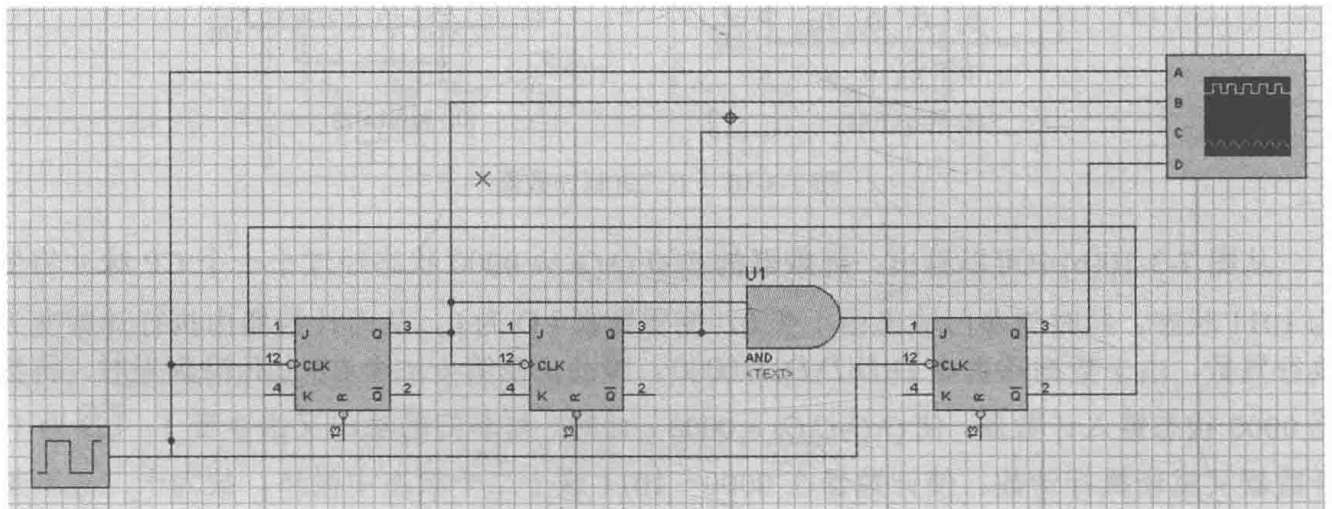


图 7-3-13 五位加法计算器仿真电路

(2) 测试计数器的计数功能。

(3) 从图 7-3-14 仿真结果可以看出，计数器五个状态一次循环，且递增计数。

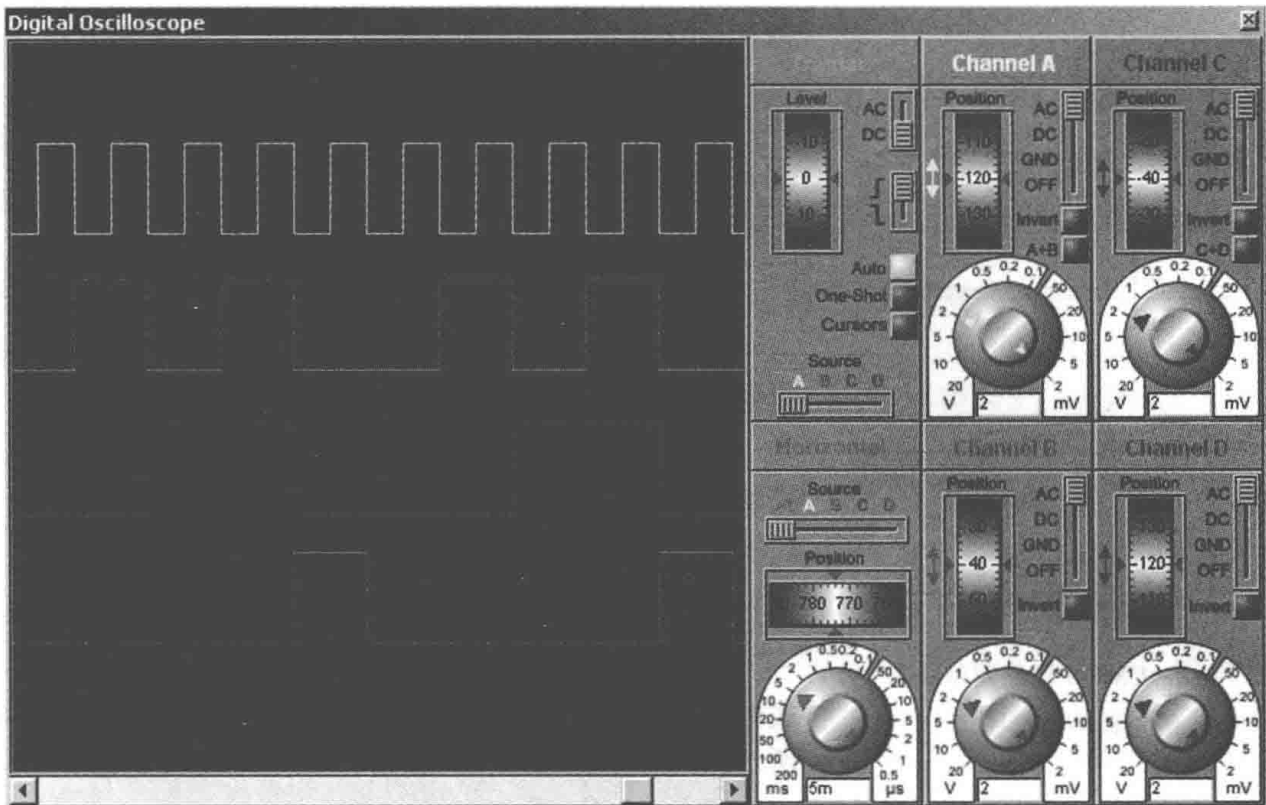


图 7-3-14 五位加法计算器仿真结果

7.4 单稳态触发器*

双稳态触发器有两个稳定状态。而单稳态触发器则不同，它只有一个稳定状态，另有一个暂稳态。在外加信号触发后，单稳态触发器能从稳态翻转到暂稳态，经过一定时间后又自动返回稳态。单稳态触发器一般用作定时、延时、整形等。

图 7-4-1 为 CMOS 积分型单稳态触发器。电路中 G_1 、 G_2 门是 CMOS 或非门， R 和 C 构成积分延时环节。电路分析如下：

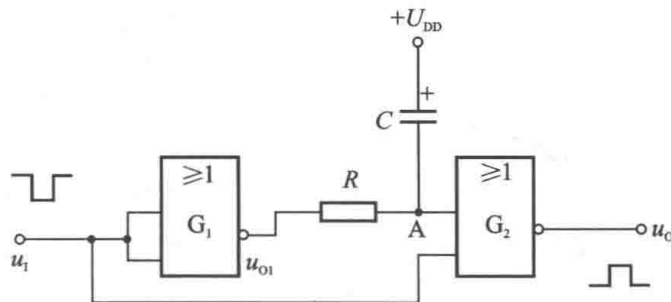


图 7-4-1 CMOS 积分型单稳态触发器

1) 稳态

输入 u_1 为 1 (约为 U_{DD})， u_{o1} 为 0 (约为 0V)， G_2 门输出为 0，即 u_o 为 0。

2) 暂稳态

当负触发脉冲加入时， u_1 变为 0，则 u_{o1} 由 0 变为 1。由于电容上电压不能突变，故 u_A 仍

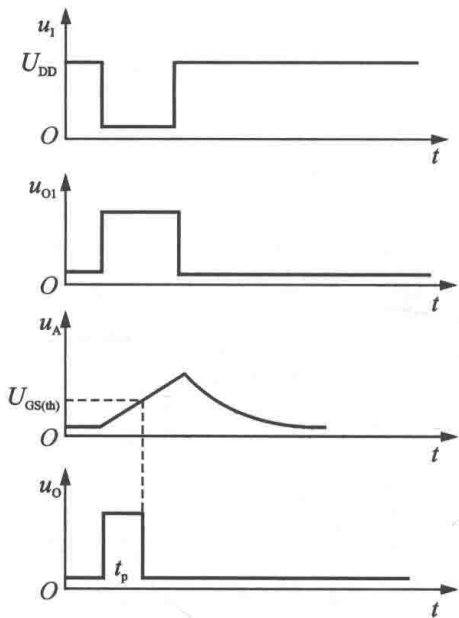


图 7-4-2 CMOS 积分型单稳态触发器的波形图

为 0。此时 G_2 门两个输入均为 0，故 u_o 由 0 变为 1。

此时，电容 C 经 R 、 G_1 门放电，使 u_A 逐渐上升。当 u_A 升到 CMOS 管的开启电压 $U_{GS(th)}$ 时，若 u_1 负脉冲仍未结束， u_o 将重新变为 0。暂稳态结束，返回稳态，电路输出一个宽度为 t_p 的矩形脉冲。

3) 恢复过程

虽然 u_o 已返回稳态，但由于 u_1 负脉冲尚未结束，故 C 将继续放电， u_A 继续上升。当负脉冲结束时， u_1 由 0 变为 1， u_{o1} 由 1 变 0， U_{DD} 经 R 、 G_1 门给 C 充电，使 u_A 逐渐下降，电路恢复到稳定状态。

4) 输出脉冲宽度

$$t_p = (R + R_0)C \ln \frac{U_{DD}}{U_{DD} - U_{GS(th)}}$$

式中， R_0 为 G_1 门的输出电阻。电路工作波形如图 7-4-2 所示。这种电路要求负触发脉冲的宽度应大于 t_p 宽度。

7.5 多谐振荡器[△]

多谐振荡器没有稳定状态，只有两个暂稳态，所以也称无稳态触发器。多谐振荡器能够自动产生方波或矩形波。因此，它是一种常用的矩形波发生器。

图 7-5-1 为 RC 环形多谐振荡器的电路和波形。图中三个非门首尾相连构成环形， RC 为延时环节， R_S 是限流电阻，阻值很小，分析时可忽略。电路分析如下：

1) $t = t_1$

u_{11} (u_o) 由 0 变为 1，则 u_{o1} (u_{12}) 由 1 变 0， u_{o2} 由 0 变 1，由于电容上的电压不能突变，故 u_{13} 随 u_{12} 发生负跳变。

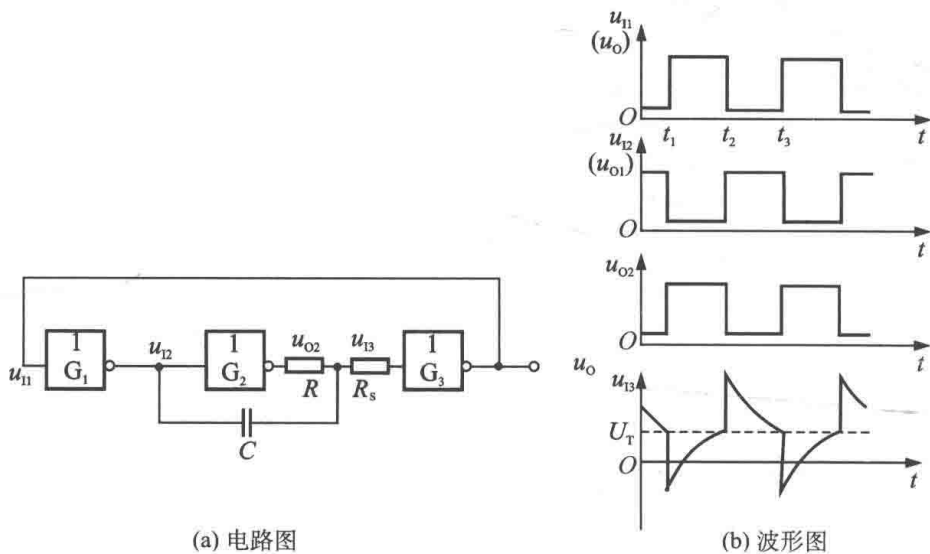


图 7-5-1 RC 环形多谐振荡器

2) $t_1 < t < t_2$

u_o 为 1, u_{o1} 为 0, u_{o2} 为 1, 电容 C 被充电, 充电的主要路径为: $u_{o2} \rightarrow R \rightarrow C \rightarrow u_{o1}$, 随着充电的进行, u_{i3} 按指数规律上升。

3) $t = t_2$

u_{i3} 上升到门电路的阈值电压 U_T (TTL 约为 1.4V), 使 $u_o(u_{i1})$ 由 1 变为 0, $u_{o1}(u_{i2})$ 由 0 变 1, u_{o2} 由 1 变 0。由于电容上的电压不能突变, 故 u_{i3} 随 u_{i2} 发生跳变。

4) $t_2 < t < t_3$

u_o 为 0, u_{o1} 为 1, u_{o2} 为 0, 电容 C 由充电转为放电, 放电路径为 $u_{o1} \rightarrow C \rightarrow R \rightarrow u_{o2}$, 随着放电的进行, u_{i3} 按指数规律下降。

5) $t = t_3$

u_{i3} 下降到 U_T , 使 $u_o(u_{i1})$ 由 0 变为 1, 各处与 $t = t_1$ 时相同。

而后重复前面过程, 得到连续的矩形波输出 u_o 。

$t_1 \sim t_2$ 期间的工作过程为第一暂稳态, $t_2 \sim t_3$ 为第二暂稳态。若采用 TTL 门, 振荡周期

$$T \approx 2.2RC$$

7.6 555 集成定时器及其应用 Δ

555 定时器是目前应用最多的一种时基电路, 用它可构成单稳态触发器、多谐振荡器和施密特触发器等电路。常用产品有 5G555(TTL)和 CC7555(CMOS)等, 下面以 5G555 为例进行介绍。

图 7-6-1(a)、(b)为内部电路及其外引线排列图。它含有两个电压比较器 C_1 和 C_2 、一个基本 RS 触发器、一个放电管 T 以及三个 $5k\Omega$ 电阻构成的分压器。由分压器提供给比较器 C_1 和 C_2 的参考电压分别为 $\frac{2}{3}U_{CC}$ 和 $\frac{1}{3}U_{CC}$ 。外引线 8 为电源端, 1 为接地端, 5 为电压控制端, 在此端可外加一电压改变比较器的参考电压, 不用时, 可接 $0.01\mu F$ 电容到地, 防止干扰引入。表 7-6-1 是 5G555 定时器的功能表。读者可根据电路自行验证其功能。

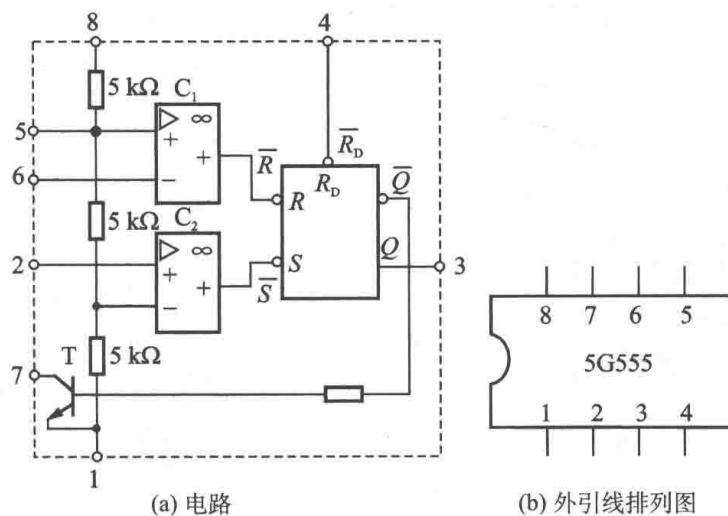


图 7-6-1 5G555 集成定时器

表 7-6-1 5G555 定时器的功能表

高电平触发端(6脚)	低电平触发端(2脚)	复位端(4脚)	输出端(3脚)	放电管 T 状态
×	×	L	L	导通
$> \frac{2}{3} U_{CC}$	$> \frac{1}{3} U_{CC}$	H	L	导通
$< \frac{2}{3} U_{CC}$	$> \frac{1}{3} U_{CC}$	H	保持原状	保持原状
$< \frac{2}{3} U_{CC}$	$< \frac{1}{3} U_{CC}$	H	H	截止

7.6.1 用 555 定时器组成的单稳态触发器



图 7-6-2(a)、(b)为电路及其波形图。电路分析如下:

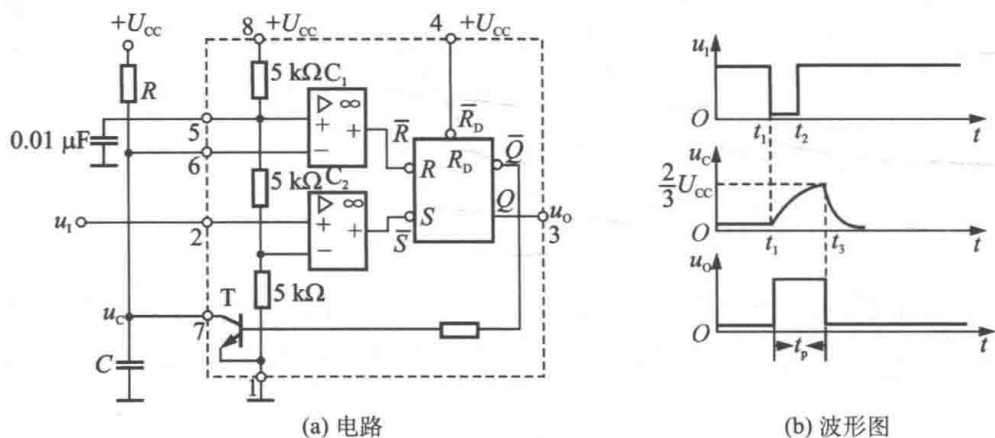


图 7-6-2 用 555 构成的单稳态触发器

稳态时, 即负触发脉冲未输入时, u_1 为 1, 其值大于 $\frac{1}{3} U_{CC}$, 故比较器 C_2 的输出为 1。

在电源刚接上时, U_{CC} 通过 R 对电容充电。当电容电压 u_c 升到略高于 $\frac{2}{3} U_{CC}$ 时, 比较器 C_1 的输出由 1 变 0。基本 RS 触发器被置 0, $u_o(Q)$ 为 0。同时, 由于 \bar{Q} 为高电平, T 管导通, 电容 C 通过 T 迅速放电, u_c 下降, 使比较器 C_1 的输出为 1。故在稳态时, u_1 为 1, $u_c \approx 0V$, \bar{S} 和 \bar{R} 为 1, $u_o(Q)$ 为 0。

t_1 时刻, 负触发脉冲 u_1 输入, 电路开始进入暂稳态。由于 $u_1 < \frac{1}{3} U_{CC}$, 则使比较器 C_2 的输出由 1 变 0, 基本 RS 触发器置 1, $u_o(Q)$ 由 0 变 1。同时 \bar{Q} 由 1 变 0, T 截止, 电源 U_{CC} 通过 R 向 C 充电。虽然 t_2 时刻负触发脉冲已结束, C_2 的输出为 0, 才使基本 RS 触发器置 0, $u_o(Q)$ 由 1 变 0。而后 C 通过导通的 T 管迅速放电到 $u_c \approx 0V$, 电路又回到稳态。

输出脉冲宽度 t_p 可由下式求出

$$t_p = RC \ln 3 = 1.1RC$$

7.6.2 用 555 定时器组成的多谐振荡器



图 7-6-3 (a)、(b) 为电路及其波形图。电路分析如下：

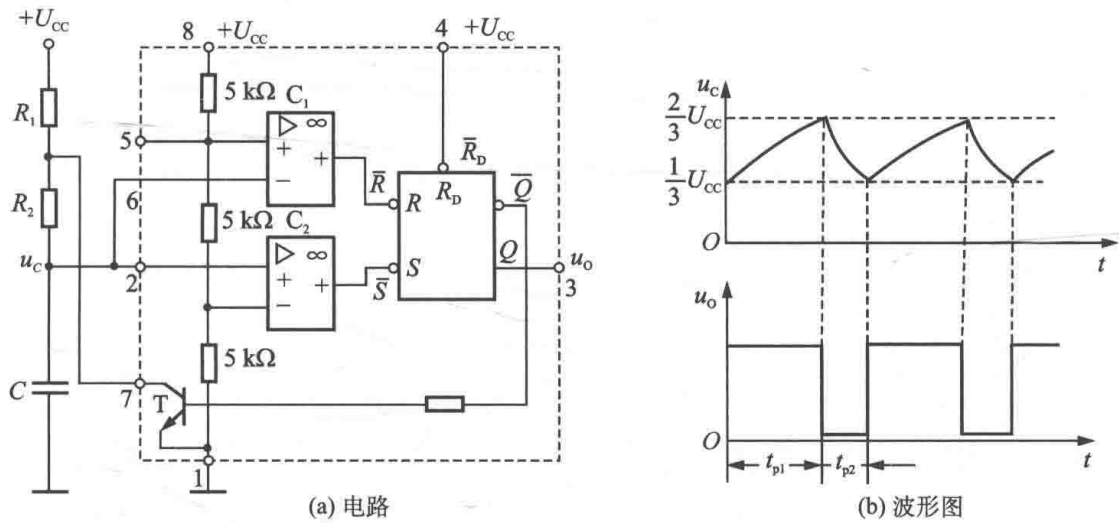


图 7-6-3 用 555 构成的多谐振荡器

接通电源后， U_{CC} 经电阻 R_1 和 R_2 对电容 C 充电，当 u_C 上升到略高于 $\frac{2}{3}U_{CC}$ 时，比较器 C_1 的输出为 0 (C_2 的输出为 1)，基本 RS 触发器被置为 0， $u_o(Q)$ 为 0。同时，由于 \bar{Q} 为 1，T 管导通，电容 C 通过 R_2 和 T 放电， u_C 下降。当 u_C 下降到略低于 $\frac{1}{3}U_{CC}$ 时，比较器 C_2 的输出为 0 (C_1 的输出为 1) 基本 RS 触发器被置 1， $u_o(Q)$ 又由 0 变为 1。此时由于 \bar{Q} 为 0，T 管截止， U_{CC} 将又经 R_1 和 R_2 对 C 充电。如此周而复始，产生多谐振荡。

第一个暂稳态的脉冲宽度 t_{p1} ，即 u_C 从 $\frac{1}{3}U_{CC}$ 充电上升到 $\frac{2}{3}U_{CC}$ 所需的时间，可由下式求出

$$t_{p1} \approx (R_1 + R_2)C \ln 2 = 0.7(R_1 + R_2)C$$

第二个暂稳态的脉冲宽度 t_{p2} ，即 u_C 从 $\frac{2}{3}U_{CC}$ 放电下降到 $\frac{1}{3}U_{CC}$ 所需的时间，可由下式求出

$$t_{p2} \approx R_2 C \ln 2 = 0.7R_2 C$$

振荡周期

$$T = t_{p1} + t_{p2} \approx 0.7(R_1 + 2R_2)C$$

振荡频率

$$f = \frac{1}{T} = \frac{1.43}{(R_1 + 2R_2)C}$$

输出波形的占空比

$$D = \frac{t_{p1}}{t_{p1} + t_{p2}} = \frac{R_1 + R_2}{R_1 + 2R_2}$$

图 7-6-4 是占空比可调的多谐振荡器。充电时， D_1 导通，充电时间常数为 $R_1' C$ ， $t_{p1} \approx 0.7R_1' C$ 。放电时， D_2 导通，放电时间常数为 $R_2' C$ ， $t_{p2} \approx 0.7R_2' C$ 。

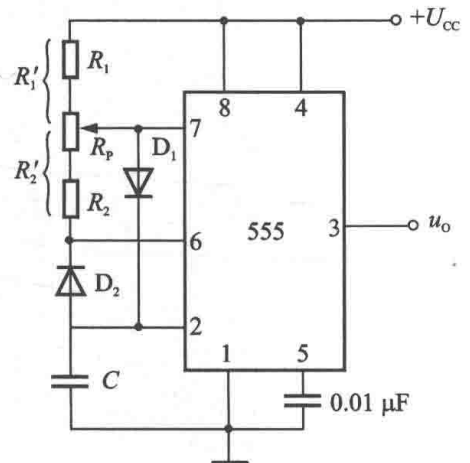


图 7-6-4 占空比可调的多谐振荡器

占空比为

$$D = \frac{t_{p1}}{t_{p1} + t_{p2}} = \frac{R'_1}{R'_1 + R'_2}$$

当调节电路中电位器 R_p 时，可改变 u_o 占空比 D ，而 u_o 的周期不变。

7.6.3 用 555 定时器组成单稳态触发器仿真分析

(1) 利用 Proteus 软件，建立如图 7-6-5 所示的单稳态触发器仿真电路，单击仿真开关，激活电路进行分析。

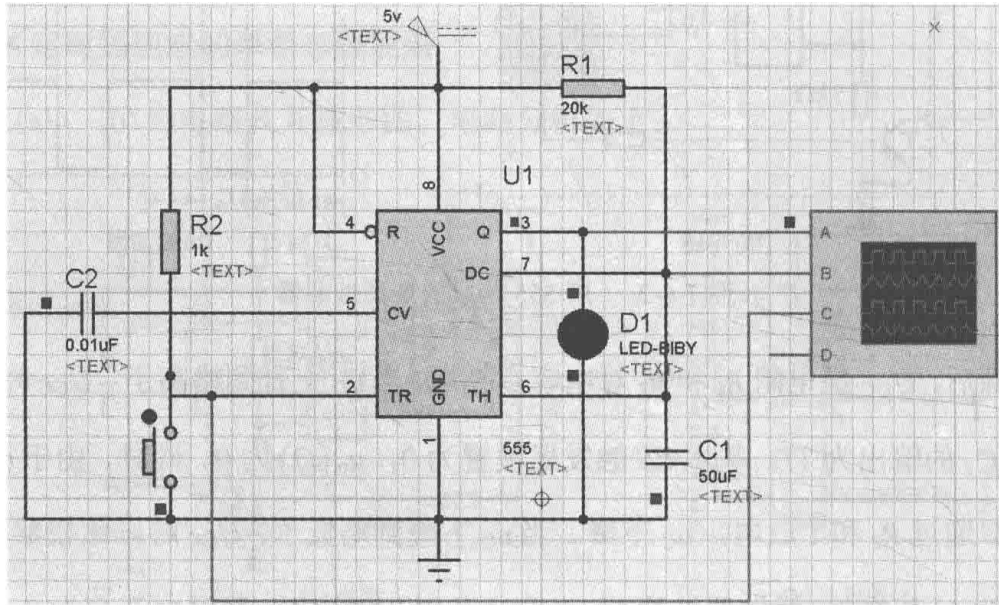


图 7-6-5 单稳态触发器仿真电路

(2) 从图 7-6-6 仿真结果可以看出，当按下按钮时，电路进入暂态，输出为高电平，发光二极管变亮，电容向 C1 充电；当电容电压达到一定的阈值时，电容 C1 放电；输出变为低电平，发光二极管灭掉。

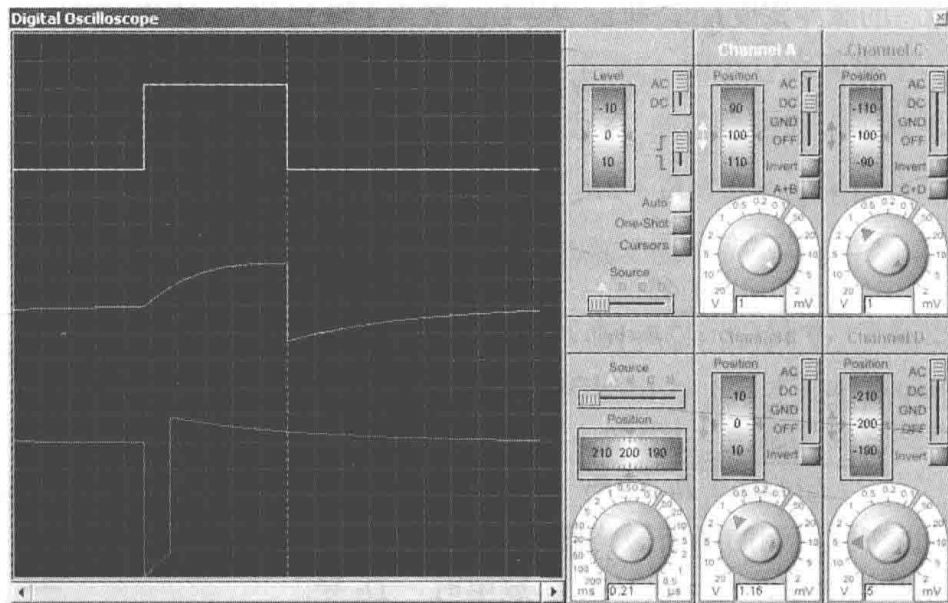


图 7-6-6 单稳态触发器仿真结果

7.6.4 用 555 定时器组成多谐振荡器仿真分析

(1) 在 Proteus 平台上建立如图 7-6-7 所示的多谐振荡器仿真电路，单击仿真开关，激活电路进行分析。

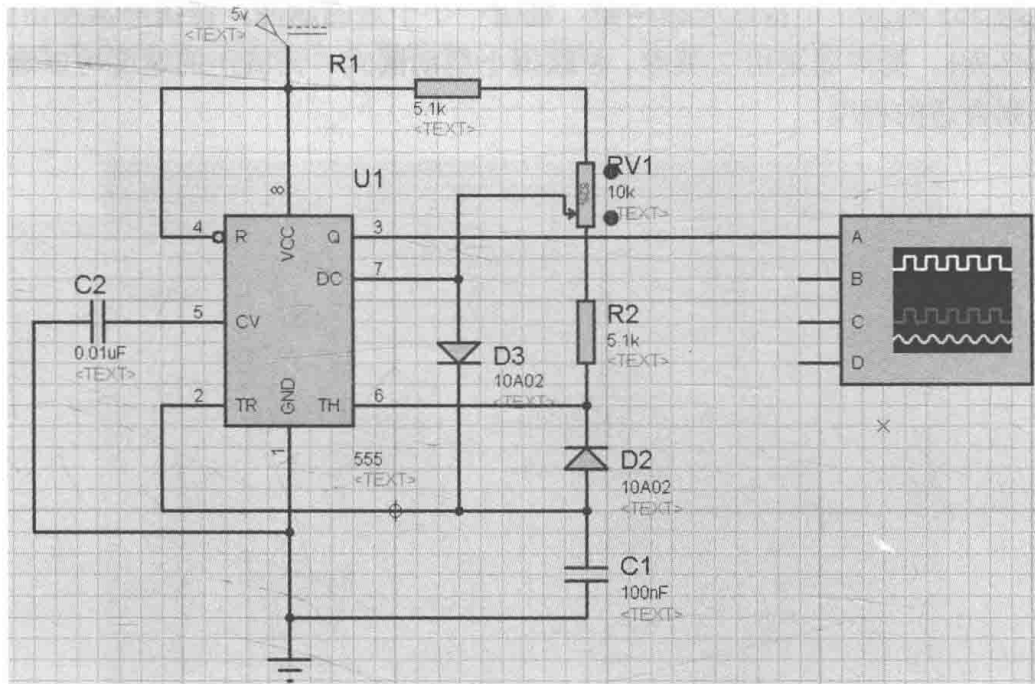


图 7-6-7 多谐振荡器仿真电路

(2) 从图 7-6-8 仿真结果可以看出，输出电压为一个矩形周期性信号，通过调节电位器 RV1 的百分比，可以改变输出电压的占空比。

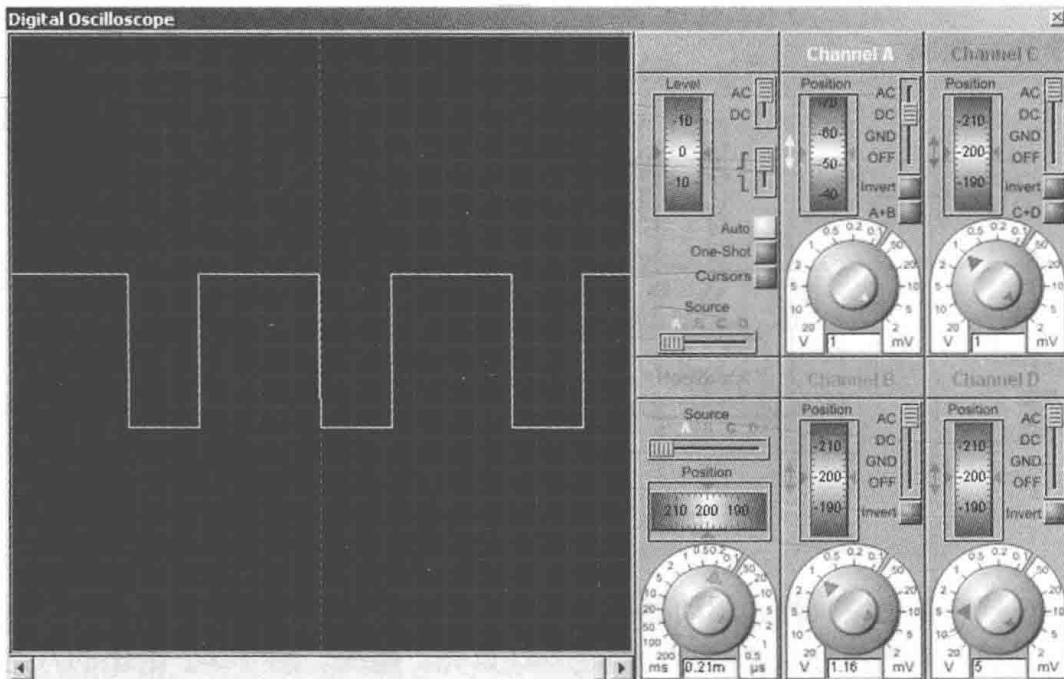


图 7-6-8 多谐振荡器仿真结果

7.7 工程应用

7.7.1 简易催眠器

时基电路 555 构成一个极低频振荡器，输出一个个短的脉冲，使扬声器发出类似雨滴的声音，见图 7-7-1。扬声器采用 2 英寸、8 欧姆小型动圈式。雨滴声的速度可以通过 100k 电位器来调节到合适的程度。

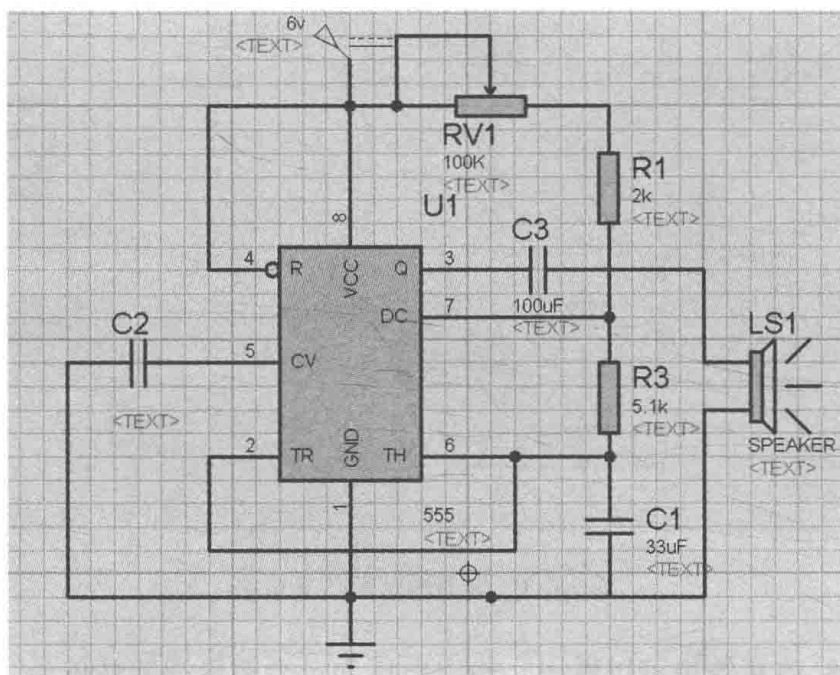


图 7-7-1 简易催眠器

7.7.2 八路彩灯控制

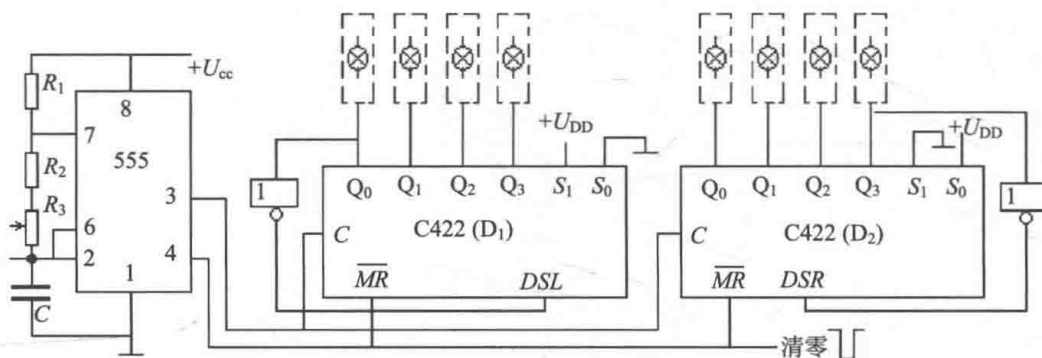


图 7-7-2 八路彩灯控制电路

八路彩灯控制器由编码器、驱动器和显示器(彩灯)组成，编码器根据彩灯显示的花型按节拍送出八位状态编码信号，通过驱动器使彩灯点亮、熄灭。图 7-7-2 给出的八路彩灯控制器电路图中，编码器用两片双向移位寄存器 74LS194 实现，接成自启动脉冲分配器(扭环形计数器)，其中 D_1 为左移方式， D_2 为右移方式。驱动器电路如图 7-7-3 所示，当寄存器输出

Q 为高电平时, 三极管 T 导通, 继电器 K 通电, 其动合触点闭合, 彩灯亮; 当 Q 为低电平时, 三极管截止, 继电器复位, 彩灯灭。

工作时, 先用负脉冲清零, 使寄存器输出全部为 0, 然后在节拍脉冲 (可由 555 定时器构成的多谐振荡器输出) 的控制下, 寄存器的各个输出 Q 按表 7-7-1 所示的状态变化, 每 8 个节拍重复一次。这里假定 8 路彩灯的花型是: 由中间向两边对称地逐次点亮, 全亮后, 再由中间向两边逐次熄灭。

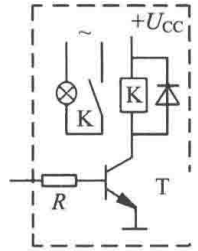


图 7-7-3 驱动电路

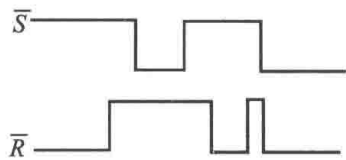
表 7-7-1 寄存器输出状态

脉冲 (CP)	寄存器 D_1				寄存器 D_2			
	Q_0	Q_1	Q_2	Q_3	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0	0	0	0	0
1	0	0	0	1	1	0	0	0
2	0	0	1	1	1	1	0	0
3	0	1	1	1	1	1	1	0
4	1	1	1	1	1	1	1	1
5	1	1	1	0	0	1	1	1
6	1	1	0	0	0	0	1	1
7	1	0	0	0	0	0	0	1
8	0	0	0	0	0	0	0	0

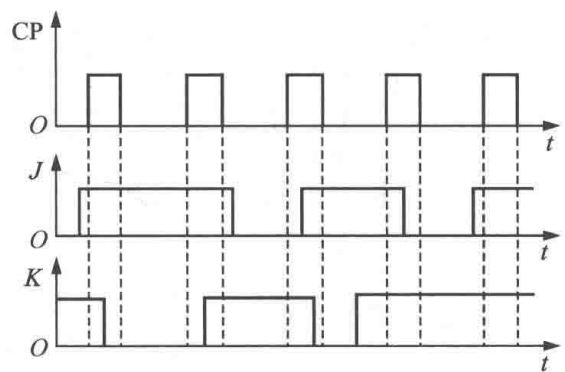
习 题

7.1 图 7-1-1 所示基本 RS 触发器中, 输入波形如图所示, 试画出 Q 和 \bar{Q} 端的波形。

7.2 当主从 JK 触发器的 CP 、 J 、 K 波形如图所示时, 试画出 Q 端的输出波形。若是负边沿触发 JK 触发器, Q 端的输出波形则又如何? 设 Q 初始状态为 0。



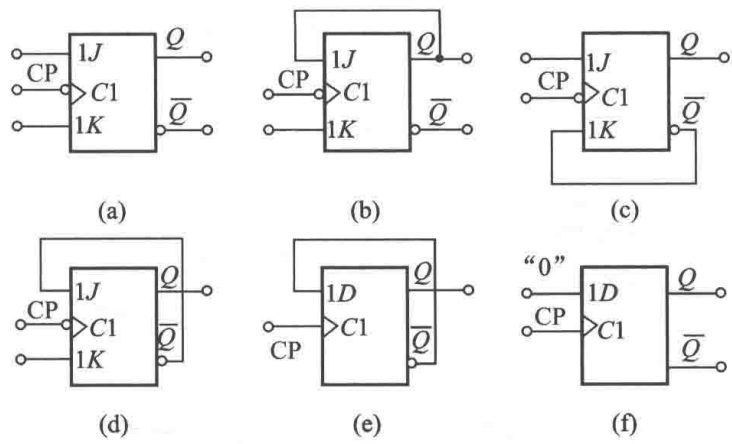
题 7.1 图



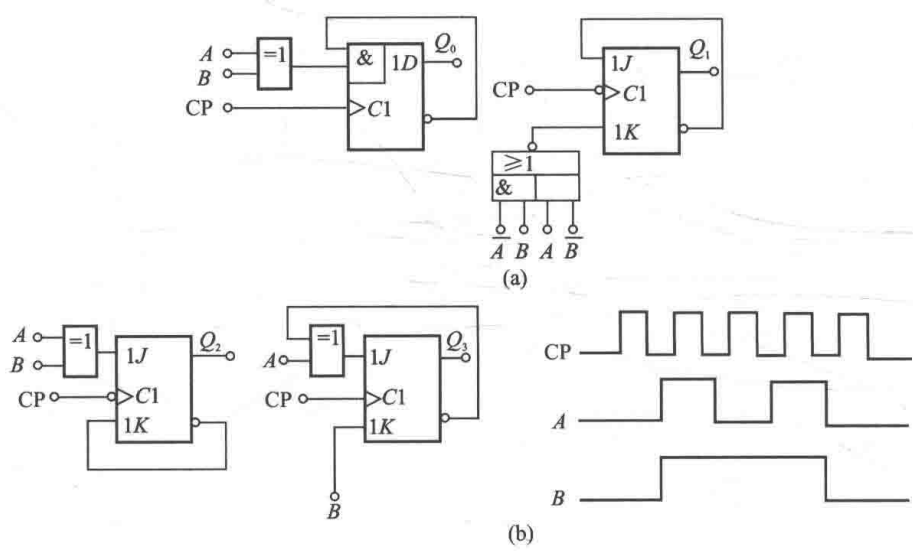
题 7.2 图

7.3 试分别画出图示各电路在 CP 作用下输出端 Q 的波形。设初始状态均为 0。指出哪个具有计数功能。

7.4 电路如图所示。(1) 写出各触发器 Q^{n+1} 的函数式; (2) 对应图示 CP 、 A 、 B 画出各 Q 的波形图, 设 Q 初态为 0。

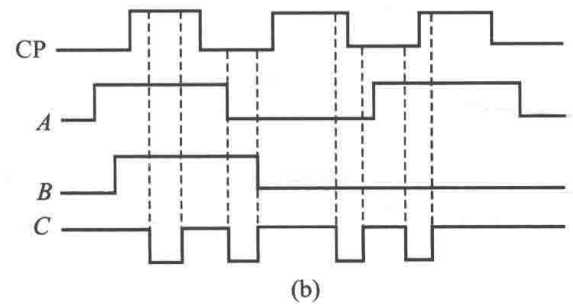
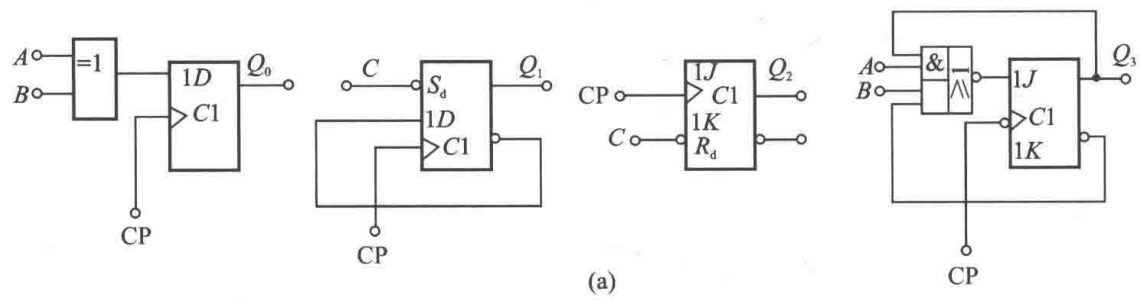


题 7.3 图



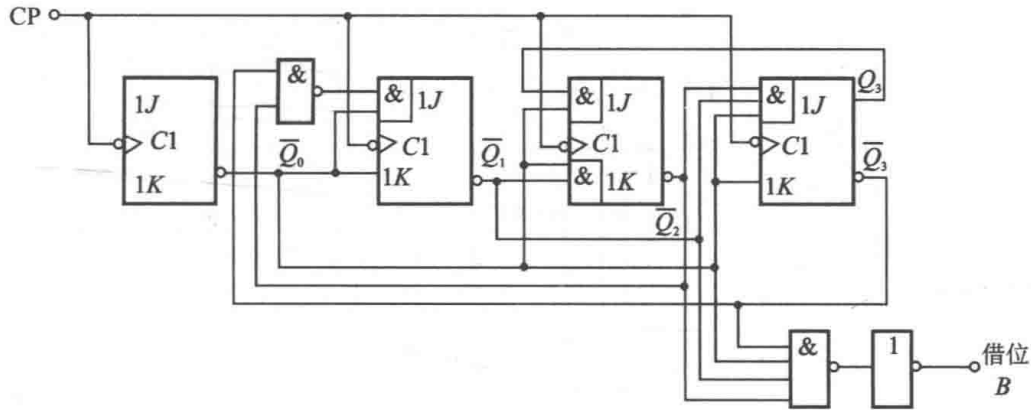
题 7.4 图

7.5 电路如图所示。(1) 写出各触发器 Q^{n+1} 的函数式；(2) 对应图示 CP、A、B、C 画出 Q 的波形图，设 Q 初态为 0。



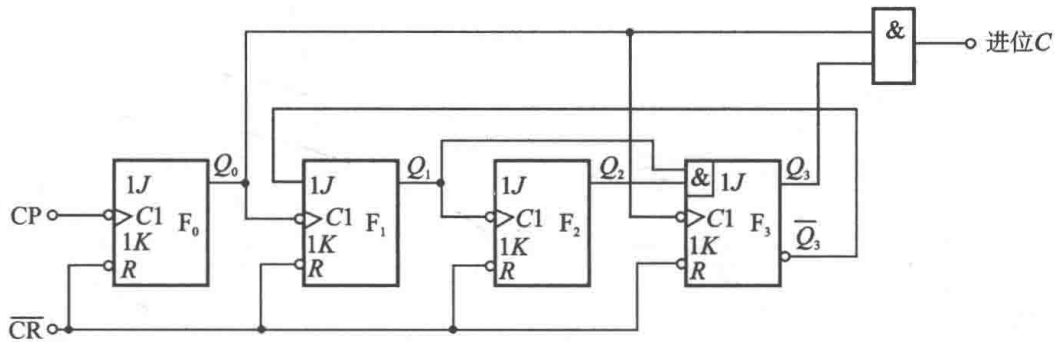
题 7.5 图

7.6 电路如图所示，试列出状态表，并说明它是几进制计数器，是同步还是异步，是加法还是减法。设 $Q_3Q_2Q_1Q_0$ 初始状态为 0000。



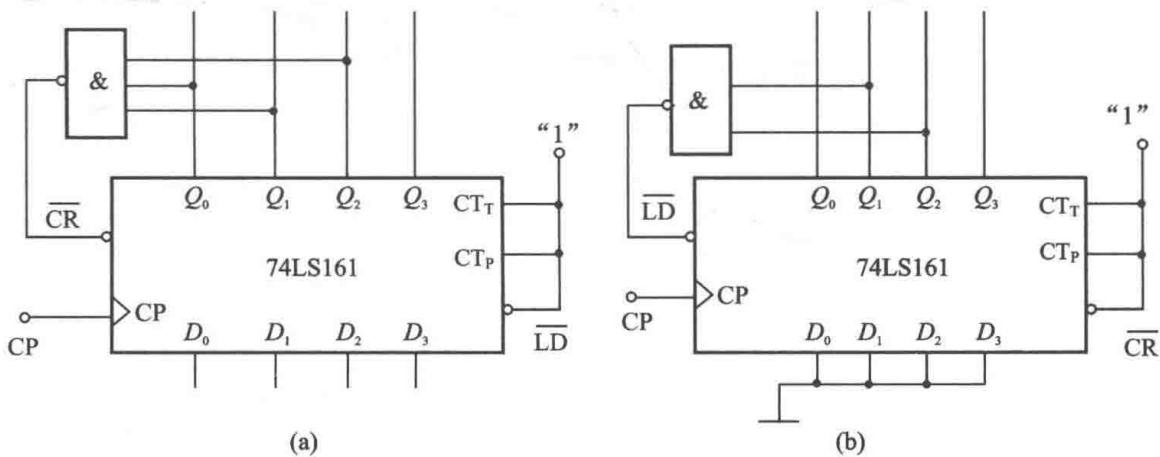
题 7.6 图

7.7 电路如图所示，试列出状态表，并说明它是几进制计数器，是同步还是异步，是加法还是减法。设 $Q_3Q_2Q_1Q_0$ 初始状态为 0000。



题 7.7 图

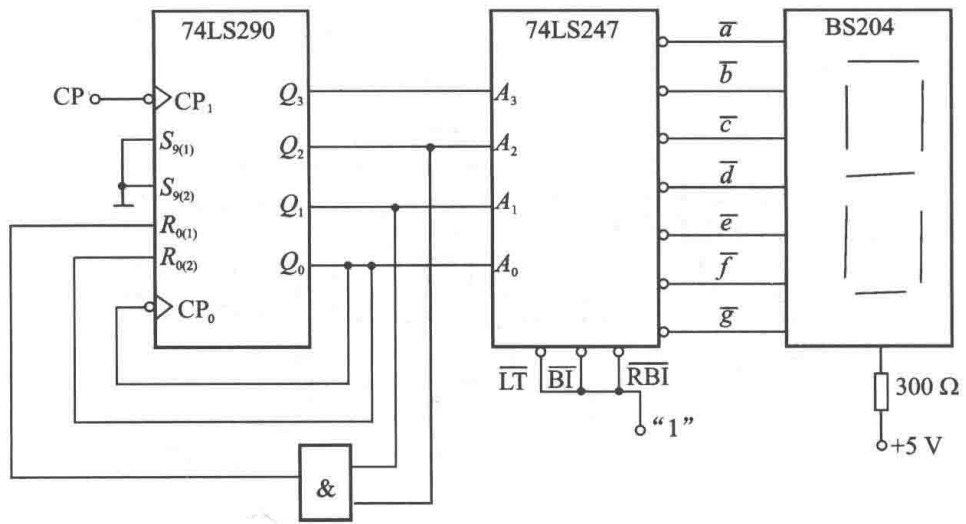
7.8 图示电路各为几进制计数器？能否把它改接成十三进制计数器？



题 7.8 图

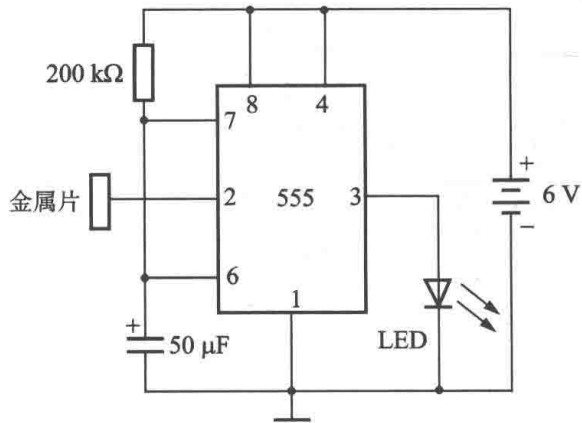
7.9 试分析图示计数译码显示电路，在时钟脉冲 CP 作用下的字符显示情况。能否改接成五进制计数器？

7.10 图示电路是一简易触摸开关电路，当手摸金属片时，发光二极管 LED 亮，经过一定时间，发光二极管熄灭。试说明其工作原理，并求出发光时间。

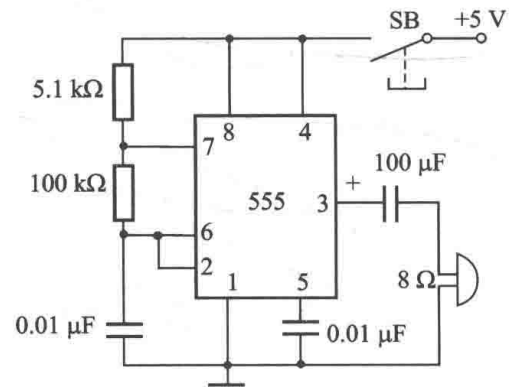


题 7.9 图

7.11 门铃电路如图所示。试说明其工作原理，并定性画出 2 脚(6 脚)和 3 脚的波形图。



题 7.10 图



题 7.11 图

第 8 章 数/模和模/数转换器 Δ

内容概要: 数/模转换器的功能是将数字信号转换成相应的模拟信号,通常将其简称为 DAC(Digital to Analog Converter);而模/数转换器则是将模拟信号转换成相应的数字信号,简称为 ADC(Analog to Digital Converter)。本章将主要介绍 ADC 和 DAC 的电路原理及其集成芯片。

重点要求: 理解数字信号与模拟信号转换电路的基本工作原理,了解 ADC 及 DAC 的主要技术指标,掌握相关芯片的使用方法。

8.1 发展历史

计算机、智能平台等数字系统处理的都是数字信号,但实际中传感器采集的却是连续变化的模拟信号。因此,需要采用相应的接口电路将模拟信号转换为数字信号,这种电路称为模/数转换电路(ADC)。同理,系统最终的输出往往是模拟信号,如手机音频输出,此时则需要数/模转换器(DAC)。ADC 和 DAC 的典型应用框图如图 8-1-1 所示。

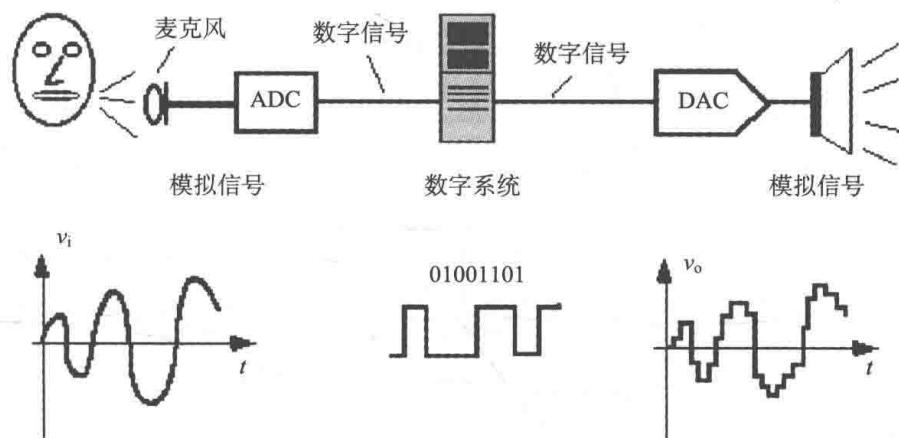


图 8-1-1 数字系统与模拟系统之间的接口框图

基于芯片技术的 ADC 和 DAC,其最初的发展可追溯到 20 世纪 70 年代早期。当时由于半导体工艺的限制,ADC 电路中的数字和模拟部分还不能集成于一块芯片,必须采用多块芯片协同工作,成本较高。

1975 年,出现了最早的采用 NMOS 工艺的 10 位逐次逼近型 ADC 芯片。

次年,采用 CMOS 工艺的 11 位积分型 ADC 芯片问世。

20 世纪 90 年代以后,随着便携式消费电子产品需求的快速增长,低成本、低功耗的 ADC 成为市场研发的主流。此外,ADC 的转换精度和速度也在不断地提升。

目前,ADC 芯片的转换速度(Conversion Rate)已达数百 MSPS(Million Samples Per Second),分辨率达 24 位。

而对于 DAC，其发展和 ADC 几乎是同步的。

8.2 数/模转换器

实现数/模转换，其基本方法就是将数字量的每一位代码按其数的大小转换成相应的模拟量，然后再将代表各位的模拟量相加，所得的和就是与数字量成正比的模拟量。

8.2.1 T 形电阻网络 DAC

图 8-2-1 为一个 4 位 T 形电阻网络的 DAC 电路。其中电阻网络仅用了两种电阻值， R 和 $2R$ ，由于它们连接成 T 形结构，故称 T 形网络。电路包括四部分：参考电压 U_{REF} ，电子模拟开关 S_0 、 S_1 、 S_2 、 S_3 ，T 形电阻网络和运算放大器。其中，四个电子模拟开关分别由 4 位二进制代码控制，当代码为 1 时，开关接参考电压 U_{REF} ；而代码为 0 时，开关接地。电路中的运算放大器用于求和，由此可以得到相应的模拟电压 U_O 。

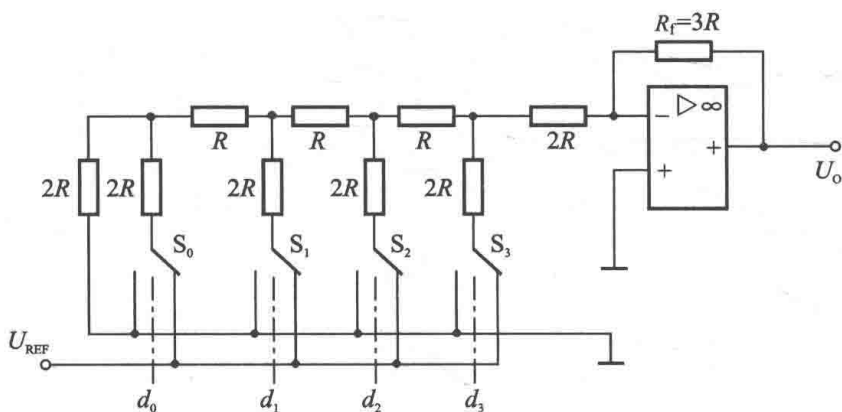


图 8-2-1 4 位 T 形电阻网络 DAC

为便于分析，将 T 形电阻网络画成图 8-2-2 形式。利用戴维宁定理自 AA 两端向右逐级简化，过程如图 8-2-3 所示。图中

$$U_1 = \frac{1}{2} d_0 U_{REF}$$

$$U_2 = \frac{1}{2^2} (d_1 2^1 + d_0 2^0) U_{REF}$$

$$U_3 = \frac{1}{2^2} (d_2 2^2 + d_1 2^1 + d_0 2^0) U_{REF}$$

$$U_4 = \frac{1}{2^4} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0) U_{REF}$$

将化简后的 T 形电阻网络和运放画在一起，电路如图 8-2-4 所示。经求和放大器输出的模拟电压为

$$U_O = -U_4 = -\frac{U_{REF}}{2^4} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0)$$

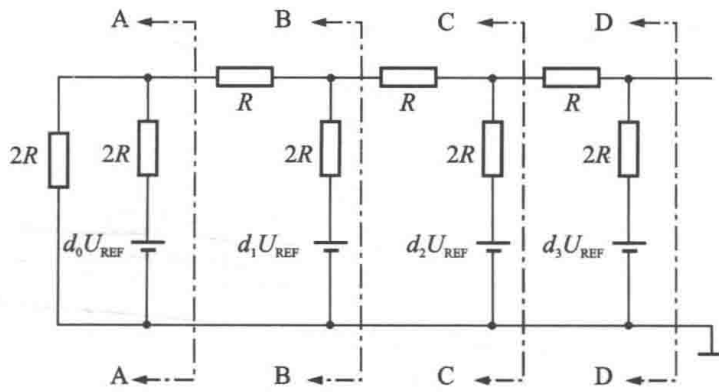


图 8-2-2 T 形电阻网络的等效电路

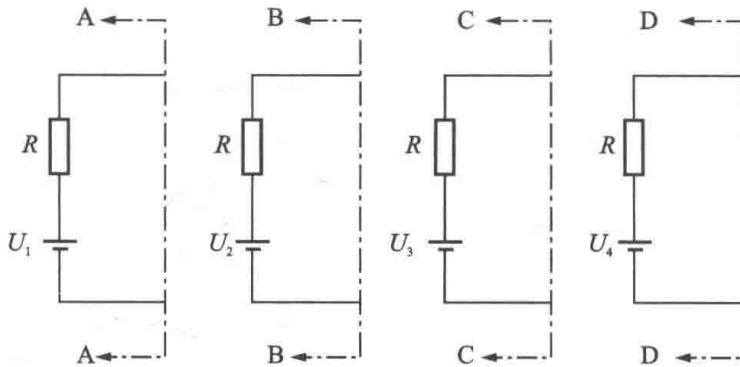


图 8-2-3 T 形电阻网络的化简过程

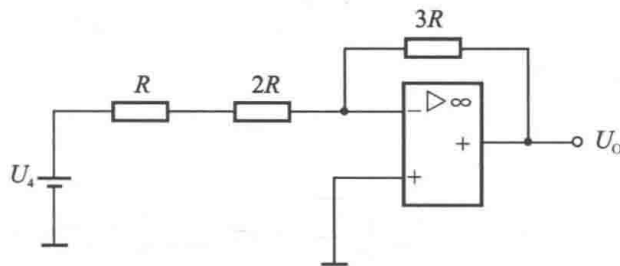


图 8-2-4 图 8-2-1 电路的简化电路

由此可见，输出的模拟电压正比于输入的数字信号。从而实现了数字到模拟信号的转换，即数/模转换。

显然，对于 n 位的 T 形电阻网络 DAC，一定有下列式成立

$$U_O = -\frac{U_{REF}}{2^n} (d_{n-1}2^{n-1} + d_{n-2}2^{n-2} + \cdots + d_12^1 + d_02^0)$$

8.2.2 倒 T 形电阻网络 DAC

图 8-2-5 是 4 位倒 T 形电阻网络 DAC 的电路图。该电路的电阻网络仍然采用两种阻值， R 和 $2R$ ，只是由于连接成倒 T 形结构，故称倒 T 形网络。电子模拟开关 S_0 、 S_1 、 S_2 、 S_3 分别受输入二进制代码 d_0 、 d_1 、 d_2 、 d_3 的控制。若 d_i 为 1 时，可将电阻接运放反相输入端；若 d_i 为 0 时，则将电阻直接接地。由于运放工作在线性区，其反相输入端与同相输入端的电位近似为零，因此，无论输入代码 d_i 为 0 或为 1，均可将电阻 $2R$ 视为接地。这样，各支路

的电流将始终不变，由参考电压 U_{REF} 端输入的总电流也不变，其值为

$$I = \frac{U_{REF}}{R}$$

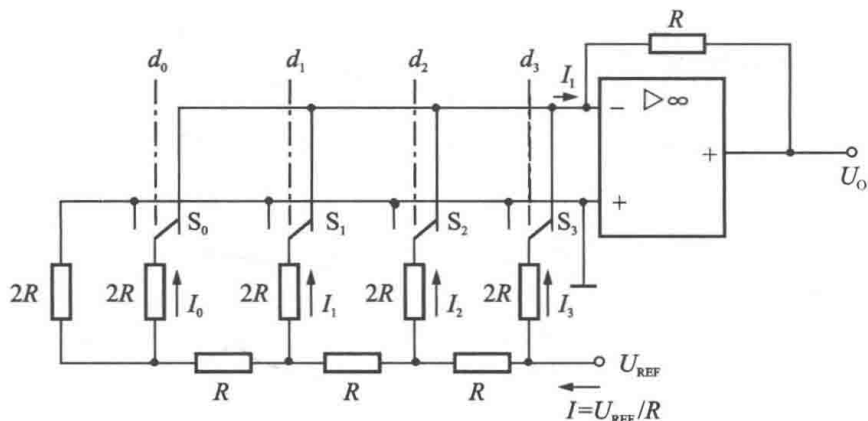


图 8-2-5 倒 T 形电阻网络 DAC

由上式可推断出各 $2R$ 支路的电流分别为

$$I_3 = \frac{1}{2}I \quad I_2 = \frac{1}{4}I \quad I_1 = \frac{1}{8}I \quad I_0 = \frac{1}{16}I$$

流向运放反相输入端的电流

$$\begin{aligned} I_1 &= I_3d_3 + I_2d_2 + I_1d_1 + I_0d_0 = I \left(\frac{1}{2}d_3 + \frac{1}{4}d_2 + \frac{1}{8}d_1 + \frac{1}{16}d_0 \right) \\ &= \frac{U_{REF}}{2^4 R} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0) \end{aligned}$$

输出电压的表达式为

$$U_O = -I_1 R = -\frac{U_{REF}}{2^4} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0)$$

可见，运放输出的模拟电压正比于输入的数字信号。对于 n 位倒 T 形电阻网络 DAC 来说，其输出模拟电压表达式的一般形式为

$$U_O = -\frac{U_{REF}}{2^n} (d_{n-1} 2^{n-1} + d_{n-2} 2^{n-2} + \dots + d_0 2^0)$$

由于该电路各位电阻同时直接接于运放的输入端，不存在传输时间差，因而电路转换速度快。

8.2.3 DAC 的主要技术指标

1. 分辨率

分辨率是指 DAC 的最小输出电压(对应的输入数字量只有最低有效位为 1)与最大输出电压(对应的输入数字量所有有效位全为 1)之比。位数越多，分辨率越小，即分辨能力越高。因此，有时也用位数来表示分辨率。

2. 线性度

通常把偏离理想的输入输出特性的最大偏差与满刻度输出之比的百分数定义为非线性

误差，利用非线性误差的大小来表示 DAC 的线性度。

3. 精确度

DAC 的精确度是表示实际模拟输出与理想模拟值相差的程度。这种差值，主要是由静态转换误差所引起的，它包括如下几种。

- (1) 非线性误差：是由电子开关导通的电压降和电阻网络电阻值偏差所产生的误差。
- (2) 比例系数误差：是由参考电压和比例电阻偏离标称值所引起的误差。
- (3) 漂移误差：是由运放零点漂移引起的误差。

精确度就是上述各种误差综合效应产生的总误差，并以最大误差的形式给出。

4. 建立时间(转换时间)

从输入数字信号起，到输出电流或电压达到稳态值所需要的时间为建立时间。

此外，DAC 的技术指标还有输入高、低电平以及输入电阻、输出范围、输出电阻、温度系数、电源抑制比和功率消耗等。

8.2.4 集成 DAC 单元介绍举例

DAC 集成器件有很多产品。现以 DAC0832 为例，讨论其电路结构及应用方面的一些问题。

DAC0832 是采用先进的 CMOS/Si-Cr 工艺制造的数/模转换器，它是与微处理器完全兼容的，具有 8 位分辨率、 $1\mu\text{s}$ 转换时间的数/模转换集成芯片，如图 8-2-6 所示。DAC0832 问世以来，以价廉、接口简单、转换控制容易等优点，得到了广泛的应用。

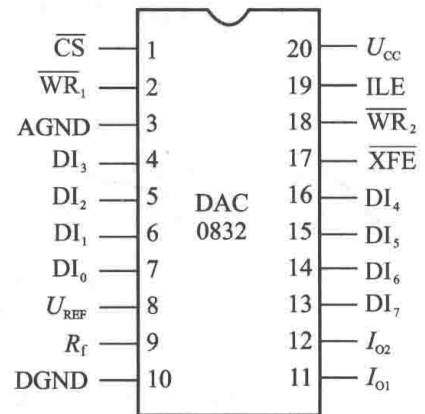


图 8-2-6 DAC0832 的引脚图

1. DAC0832 的结构与管脚功能

DAC0830 系列产品包括 DAC0830、DAC0831、DAC0832，它们可以完全相互代换。其外部引脚示于图 8-2-6 中，它为 20 脚双列直插式封装结构。

DAC0832 是由 8 位输入锁存器、8 位 DAC 寄存器、8 位数/模转换电路和转换控制电路构成，其逻辑结构框图如图 8-2-7 所示。

各管脚的功能如下：

$\overline{\text{CS}}$ ：输入寄存器选择信号。

$\overline{\text{WR}}_1$ ：输入寄存器数据输入选通信号，输入寄存器的锁存信号 G_1 由 ILE 、 $\overline{\text{CS}}$ 、 $\overline{\text{WR}}_1$ 的逻辑组合产生。当 G_1 为高电平时，输入寄存器状态随输入数据线变化；当 G_1 出现负跳变时，将输入数据锁存。

AGND：模拟地。

$\text{DI}_0 \sim \text{DI}_7$ ：数字量输入端。由低位至高位，共 8 位。

U_{REF} ：参考电压输入端。

R_f ：反馈信号输入端。

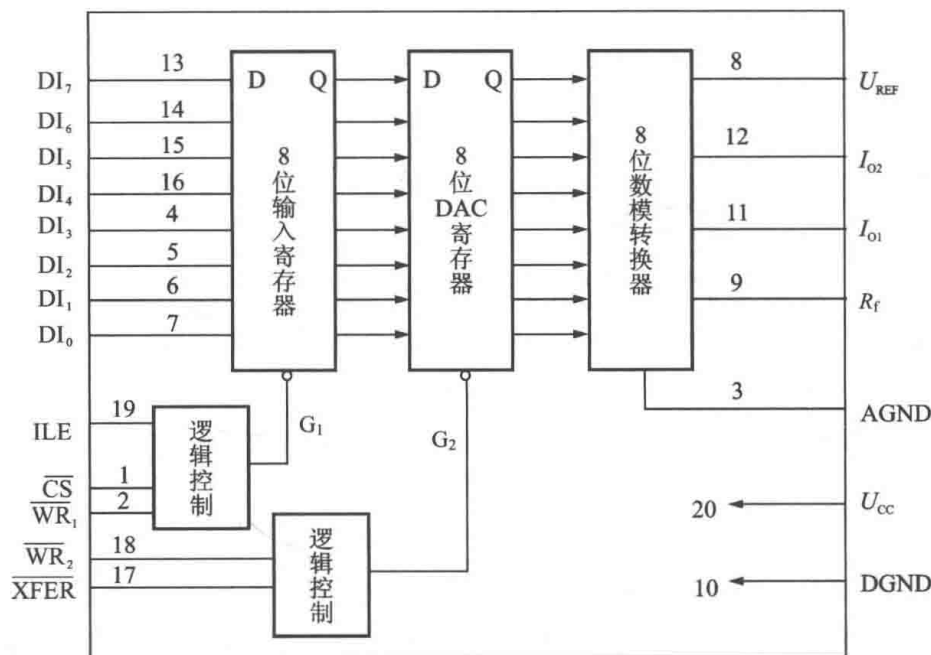


图 8-2-7 DAC0832 逻辑结构框图

DGND: 数字地, 通常与 AGND 端接在一起。

I_{O1} : 电流输出端 1, 接到运放的反相输入端, 其值随 DAC 内容线性变化。

I_{O2} : 电流输出端 2, 一般接地。

\overline{XFER} : 数据传送控制信号, 低电平有效。它控制输入寄存器的内容是否传送给 DAC 寄存器。

$\overline{WR_2}$: DAC 寄存器输入数据选通信号。DAC 寄存器的锁存信号 G_2 由 \overline{XFER} 和 $\overline{WR_2}$ 逻辑组合而成。当 G_2 为高电平时, DAC 寄存器的输出随寄存器的输入而变化; 当 G_2 出现负跳变时, 输入寄存器的内容存入 DAC 寄存器, 并开始数模转换。

ILE: 数据允许锁存信号, 高电平有效。

U_{CC} : 接电路工作的电源电压。其值可为 +5~+15V。

2. DAC0832 的应用特性

(1) DAC0832 芯片有许多控制引脚(如 ILE、 \overline{CS} 、 $\overline{WR_1}$ 、 $\overline{WR_2}$ 、 \overline{XFER}), 它可和微处理器的控制线相连, 接受微处理器的控制, 因此, DAC0832 可以充分利用微处理器的控制能力实现对数模转换的控制。

(2) 由图 8-2-7 可见, DAC0832 有两个 8 位寄存器(输入和 DAC 寄存器)。由于采用了两级锁存控制, 故其操作具有很大的灵活性。它可以同时采集和输出数据。即当输出对应于某一数字信息的模拟量时, 同时还可利用输入寄存器采集下一个数据。另外, 在多个数/模转换器同时工作时, 输入信号可以不同时输入, 但输出却可以是同时的。

(3) DAC0832 内部无参考电压, 需外接参考电压电路。

(4) DAC0832 为电流输出型数/模转换器。因此, 要获得模拟电压输出时还需外加一个由运放构成的电流电压转换器。电路如图 8-2-8 所示。图中当 U_{REF} 接 +5V(或 -5V) 时, 输出电压的范围是 -5~0V(或 0~+5V)。由于其输出电压只有一个极性, 故称这种输出方式为单极性输出方式。

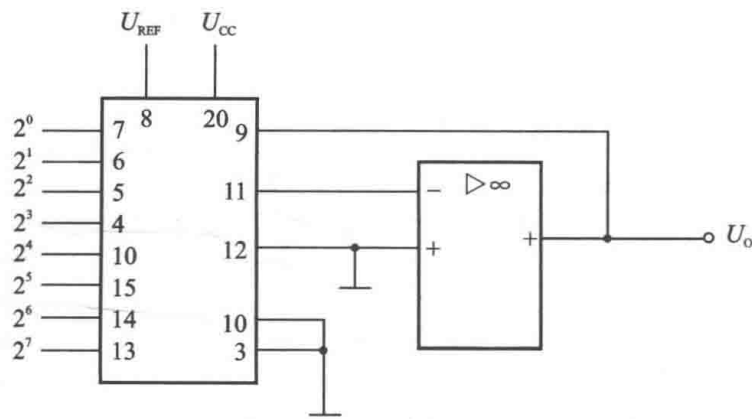


图 8-2-8 DAC0832 与运放的连接电路图

8.3 模/数转换器

模/数转换 (ADC) 是将模拟信号转换成数字信号的电路,它是数/模转换的逆过程。ADC 的种类很多,其工作原理也不尽相同。目前,在数据采集系统和自动控制系统中应用最为广泛的是逐次逼近型 ADC 和双积分型 ADC。

8.3.1 逐次逼近型 ADC

逐次逼近型 ADC 有时也称逐次比较 ADC,其核心是电压比较器。电压比较器的比较方法是将输入的模拟信号与一套标准电压逐个进行比较。这套标准电压为

$$\frac{1}{2}U_{\max}, \frac{1}{2^2}U_{\max}, \frac{1}{2^3}U_{\max}, \dots, \frac{1}{2^n}U_{\max}$$

其中, U_{\max} 是 ADC 可能输入的最大模拟电压。与这套标准电压对应的输出二进制码为

$$d_{n-1}, d_{n-2}, d_{n-3}, \dots, d_0$$

逐次逼近的过程如下:

(1) 将输入的模拟信号 U_I 与 $\frac{1}{2}U_{\max}$ 进行比较。如果 $U_I > \frac{1}{2}U_{\max}$, 则 d_{n-1} 为 1; 如果 $U_I < \frac{1}{2}U_{\max}$, 则 d_{n-1} 为 0。从而确定了数字输出的最高位。

(2) 确定数字输出的次高位。当 d_{n-1} 为 1 时, 再将 U_I 与 $\left(\frac{1}{2}U_{\max} + \frac{1}{2^2}U_{\max}\right)$ 相比较, 如果 $U_I > \left(\frac{1}{2}U_{\max} + \frac{1}{2^2}U_{\max}\right)$, d_{n-2} 为 1; 反之, d_{n-2} 为 0。当 d_{n-1} 为 0 时, 则将 U_I 与 $\frac{1}{2^2}U_{\max}$ 进

行比较, 若 $U_I > \frac{1}{2^2}U_{\max}$, d_{n-2} 为 1; 反之, d_{n-2} 为 0。若用图 8-3-1 表示上述比较过程, 显然, 落在不同区域的输入模拟电压 U_I 所对应的二进制数码是不同的。

(3) 确定 d_{n-3} 、 \dots 、 d_0 。继续依次比较下去, 将不难确定 d_{n-3} 、 \dots 、 d_0 , 得到 U_I 所对应的二进制数。显而易见, 比较后的误差将随数字输出位数的增加而减小。

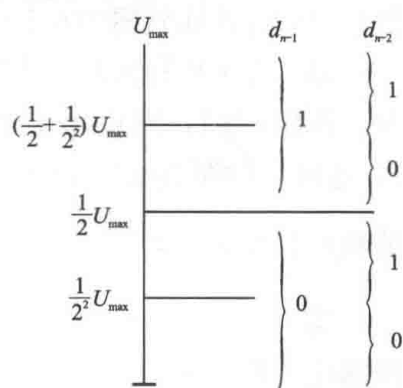


图 8-3-1 逐次逼近过程图示

图 8-3-2 是一个 3 位逐次逼近型 ADC 电路。它由电压比较器、DAC、环形计数器 ($F_1 \sim F_5$) 和数码寄存器 ($F_A \sim F_C$) 四部分构成。

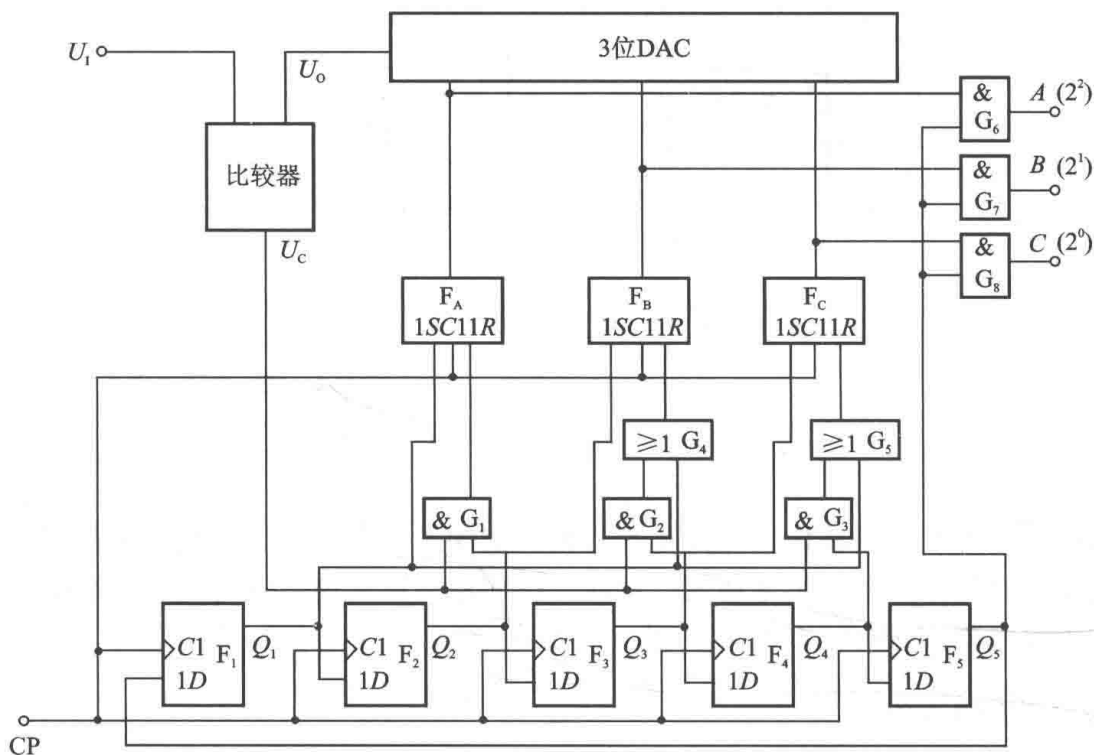


图 8-3-2 3 位逐次带进型 ADC 电路

其工作过程如下：

首先使 $Q_1 = Q_2 = Q_3 = Q_4 = 0$ ， $Q_5 = 1$ 。

当第一个 CP 到来时， $Q_1 = 1$ ， $Q_2 = Q_3 = Q_4 = Q_5 = 0$ 。于是 F_A 被置成 1， F_B 和 F_C 被置成 0。这时，加到 DAC 入端的代码为 100，经数/模转换产生相应的模拟电压输出 $U_O = \frac{1}{2}U_{\max}$ ，将 U_O 与 U_1 在比较器中比较，当 $U_1 < U_O$ 时，比较器输出 U_C 为 1；当 $U_1 > U_O$ 时为 0。

第二个 CP 到来时，环形计数器变为 $Q_2 = 1$ ， Q_1 、 Q_3 、 Q_4 、 Q_5 均为 0。这时，与门 G_1 打开，若 U_C 为 1，则 F_A 被置 0；若 U_C 为 0，则 F_A 维持原状。与此同时， Q_2 的高电平还将 F_B 置 1。这时，加到 DAC 输入端的代码为 010 (F_A 被置 0) 或 110 (F_A 维持原状)。经数/模转换产生的相应模拟电压 U_O 将为 $\frac{1}{2^2}U_{\max}$ 或 $\left(\frac{1}{2}U_{\max} + \frac{1}{2^2}U_{\max}\right)$ 。

第三个 CP 到来时，环形计数器变为 $Q_3 = 1$ ， Q_1 、 Q_2 、 Q_4 、 Q_5 为 0。此时与门 G_2 打开，根据比较器的输出 U_C 决定 F_B 是置 0，还是维持 1。同时， Q_3 的高电压还将 F_C 置 1。

第四个 CP 到来时， $Q_4 = 1$ ，其余为 0。 Q_4 的高电平使与门 G_3 打开，由比较器输出决定 F_C 的状态。

第五个 CP 到来时， $Q_5 = 1$ ，其余为 0。 Q_5 的高电平使与门 G_6 、 G_7 、 G_8 打开， F_A 、 F_B 、 F_C 的状态作为转换的结果，通过三个门被送出。同时为下个转换周期做好准备。

由此可见，比较是逐次进行的。首先是从最高位开始，一直比较到最低位，每一位是 1 还是 0 都是由比较结果确定的。显然，进行一次比较转换至少必须经过 $(n+2)$ 个 CP 周期才能

完成，其中 n 为数字输出二进制码的位数。并且，位数越多，转换的时间就越长。这种 ADC 的主要特点是电路简单，而速度和精度都比较高。因此应用较为广泛。但由于这种 ADC 是对模拟输入电压的瞬时值进行采样比较，所以如果输入模拟电压上叠加有外界干扰，将会引起一定的转换误差，因而它的抗干扰能力较差。

8.3.2 双积分型 ADC

在模/数转换器中，有一类是设法将待转换的模拟电压先转换成与之成比例的时间，然后在此时间内对恒定频率的脉冲计数，从而得到与模拟电压成正比的数字信号，这就是电压时间型模/数转换器。这类转换器包括两种，单积分型 ADC 和双积分型 ADC。本节只介绍双积分型 ADC。

双积分型 ADC 在完成一次转换的过程中，要进行两次积分。第一次是对待转换的模拟电压 U_1 进行定时积分，这个过程称采样阶段；第二次是对恒定的基准电压 $-U_{REF}$ 进行积分，这个过程称比较阶段。由于两次积分的输出电压 u_o 具有不同的斜率，故这种转换器又称双斜率积分型 ADC。

图 8-3-3 是这种 ADC 的原理框图。它由积分器、过零比较器、计数器、时钟信号源和逻辑控制电路等组成。

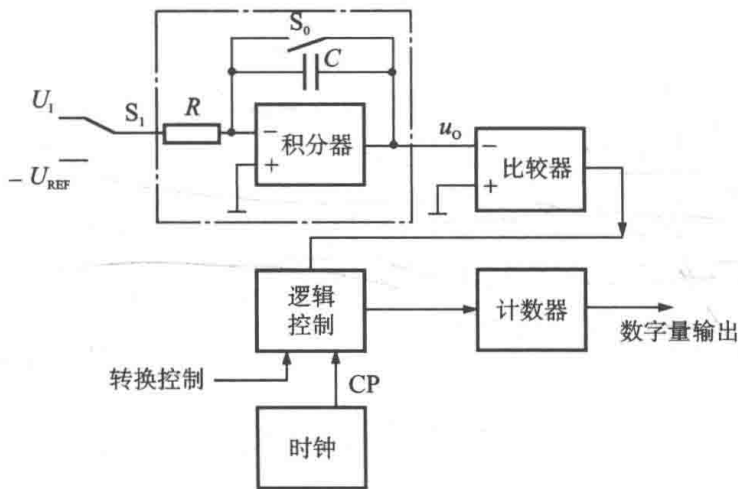


图 8-3-3 双积分型 ADC 框图

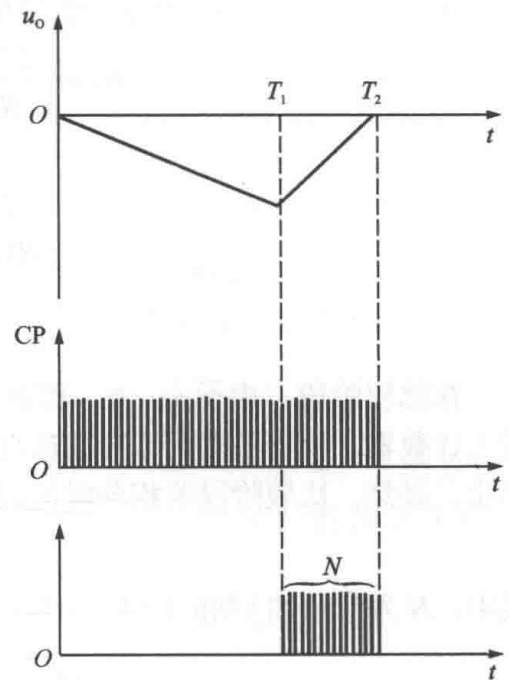


图 8-3-4 双积分型 ADC 的工作波形

1. 采样阶段

采样前，接通开关 S_0 ，使积分电容 C 放电，同时使计数器清零。

在采样开始时 ($t=0$)，开关 S_1 接输入模拟电压 U_1 ，同时断开 S_0 ，则积分器从原始状态 $0V$ 进行固定时间 ($0 \sim T_1$) 积分。若 U_1 为正，积分器的输出电压将以与 U_1 大小相应的斜率从 0 开始下降，其波形如图 8-3-4 所示。当 $t=T_1$ 时，积分器的输出电压为

$$u_o = -\frac{1}{RC} \int_0^{T_1} U_I dt = -\frac{T_1}{RC} U_I$$

在 $u_o < 0$ 期间, 过零比较器由于反相输入端的电压低于同相输入端的电压, 因此, 输出为 1, 逻辑控制电路允许周期为 T_C 的时钟信号进入计数器进行计数, 其计数长度为 2^n 。

当 n 位二进制计数器计满 2^n 个脉冲时, 逻辑控制电路将使开关 S_1 接至基准电压 $-U_{REF}$ 端, 此时, 采样阶段结束。采样阶段的积分时间 T_1 可由下式确定

$$T_1 = 2^n T_C$$

式中, T_C 为时钟脉冲 CP 的周期, $T_C = 1/f_C$ 。

由于 T_C 和 n 是固定的, 因此, 采样阶段的积分时间也是固定的。采样阶段结束时, 积分器的输出电压 u_o 为

$$u_o = -\frac{T_1}{RC} U_I = -\frac{2^n T_C}{RC} U_I$$

2. 比较阶段

当 $t = T_1$ 时, 采样结束, 计数器清零。开关 S_1 接基准电压 $-U_{REF}$, 积分器开始对基准电压积分, 积分波形开始从负值以固定斜率往正方向回升。工作波形如图 8-3-4 所示。直至 T_2 时刻, 积分器输出电压 u_o 为零。于是得

$$u_o = -\frac{2^n T_C}{RC} U_I - \frac{1}{RC} \int_{T_1}^{T_2} (-U_{REF}) dt = 0$$

即

$$\frac{2^n T_C}{RC} U_I = \frac{1}{RC} U_{REF} (T_2 - T_1)$$

$$U_I = \frac{U_{REF}}{2^n T_C} (T_2 - T_1)$$

在比较阶段, 由于 $u_o < 0$, 因此, 过零比较器的输出仍为 1。周期为 T_C 的时钟脉冲 CP 进入计数器, 使计数器由 0 开始计数, 直至 T_2 , u_o 正好过零, 使比较器输出为 0, 计数方才停止。显然, 比较阶段的积分时间 $(T_2 - T_1)$ 可由下式确定

$$T_2 - T_1 = N T_C$$

式中, N 为 $(T_2 - T_1)$ 期间所累计的时钟脉冲个数。因此, 到比较阶段结束时, 有下式成立

$$U_I = \frac{U_{REF}}{2^n} N$$

即

$$N = \frac{2^n}{U_{REF}} U_I$$

故计数器计得的数字值 N 正比于输入模拟电压 U_I , 从而完成了输入模拟电压的数字量的转换。二次积分后, 得到的计数值 N 将在逻辑控制电路作用下并行输出, 并在再一次转换前, 计数器清零, 使电容器 C 放电。

在图 8-3-3 中, U_I 输入电压为正, 基准电压 $-U_{REF}$ 为负。若 U_I 输入电压变负, 则基准电压必须为正。这样才能保证两个积分阶段 u_o 具有相反的斜率。当然, 比较器的输入也应作相

应的调整，这在集成电路中均由逻辑控制电路来切换。另外， U_1 的绝对值必须小于基准电压 U_{REF} 。否则，在比较阶段积分，将会使 N 大于 2^n ，即计数器溢出， N 不能与 U_1 保持正比关系，从而破坏正常的模/数转换。

双积分型模/数转换器转换时间较长，一般要大于 $40\sim 50\text{ms}$ 。但是，由于双积分型模/数转换器外接组件少，使用十分方便，且具有极高的性能价格比。因此，在一些非快速的场合下，应用十分广泛。

8.3.3 ADC 的主要技术指标

1. 分辨率

其含义与 DAC 的分辨率一样，通常也可用位数来表示。

2. 绝对精度

绝对精度是指导 ADC 转换后所得数字量所代表的模拟输入值与实际模拟输入值之差。

3. 转换时间

转换时间是指导完成一次 ADC 操作所需要的时间，也就是从接收到转换控制信号至输出端得到稳定的数字输出所经历的时间。

8.3.4 集成 ADC 芯片

1. ADC0809

ADC0809 是具有 8 位分辨率，能与微机兼容的模/数转换器，其特征是：采用 CMOS 工艺逐次逼近技术，带有锁存控制逻辑的 8 通道多路调制器；三态锁定输出，且输出逻辑电平与 TTL、CMOS 电路兼容；28 脚双列直插式封装形式。

1) ADC0809 的结构与管脚功能

ADC0809 的结构框图示于图 8-3-5 中。为了实现 8 路模拟信号的分时采集，片内设置了 8 路模拟选通开关以及相应的信道地址锁存及译码电路。另外，还具有 8 位数/模转换器、8 位数码寄存器、8 位三态输出数据锁存器、电压比较器和逻辑控制电路等。

各引脚的功能如下。

$IN_0 \sim IN_7$ ：8 路模拟信号输入端。

START：模/数转换的启动控制端。

EOC：模/数转换结束的标志信号。当 EOC 端出现高电平时，表示模/数转换结束。

$D_0 \sim D_7$ ：模/数转换后的 8 位数字代码输出端。

OE：数据输出允许控制端。当给 OE 端高电平时，控制三态数据输出锁存器向外部输出转换结果的数据。

CLOCK：时钟脉冲输入端。时钟脉冲频率一般在 $500\sim 1000\text{Hz}$ 。由于 ADC0809 内部没有时钟电路，故时钟脉冲必须由外部提供。

U_{CC} ：接电源正端。电源电压为 $+5\sim +15\text{V}$ 。

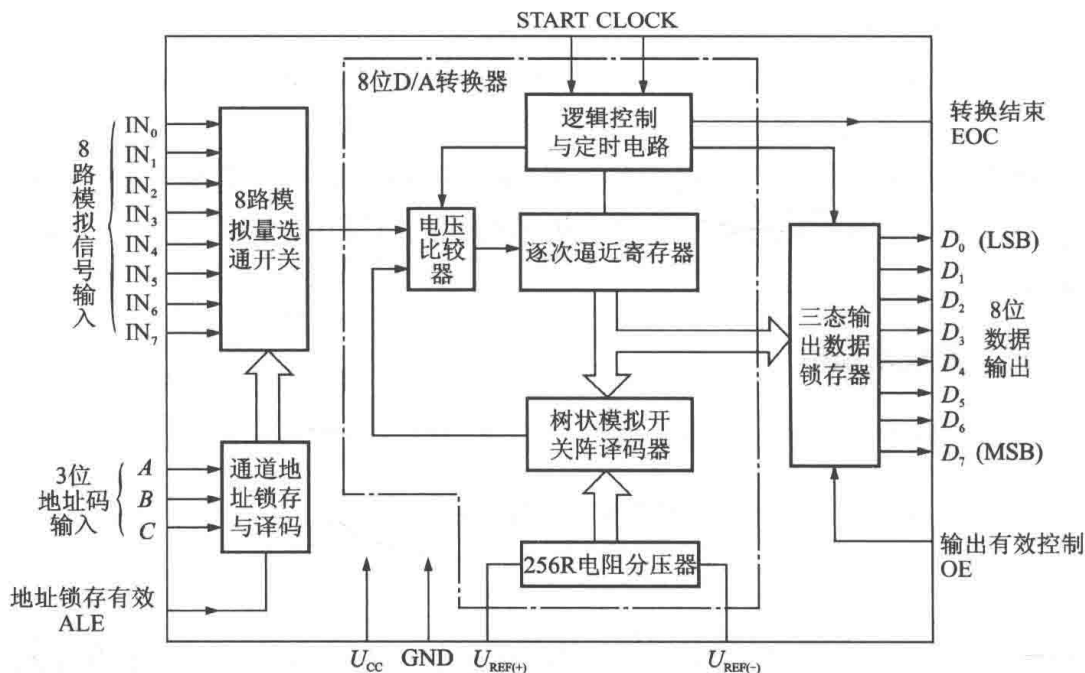


图 8-3-5 ADC0809 的结构框图

$U_{REF(+)}$ 、 $U_{REF(-)}$ ：芯片内部数/模转换器的正、负基准电压输入端，由外部基准电压源提供。

GND：接地端。

ALE：地址锁存器允许端。

A、B、C：地址码输入端。当 ALE 上升沿到来时，A、B、C 地址码与其选择模拟输入通道所对应的关系如表 8-3-1 所示。

表 8-3-1 模拟信道的地址码

地址码			选通 模拟通道	地址码			选通 模拟通道
A	B	C		A	B	C	
0	0	0	IN ₀	1	0	0	IN ₄
0	0	1	IN ₁	1	0	1	IN ₅
0	1	0	IN ₂	1	1	0	IN ₆
0	1	1	IN ₃	1	1	1	IN ₇

2) ADC0809 芯片的工作过程

(1) 模拟量输入通道的选择：3 位二进制代码加在地址代码输入端 C、B、A 上，当 ALE 有效时，地址代码被写入地址锁存器，经 3/8 线译码器选通与地址代码对应的模拟开关，使该通道的模拟电压送入比较器进行比较。

(2) 模/数转换的启动：地址锁存后，加上 START 启动脉冲，其上升沿逻辑控制电路将数码寄存器清零。模/数转换一开始，芯片内部就立即将结束标志 EOC 变为低电平。当从 CLOCK 端引入 8 个 CP 以后，模/数转换即告完成。

(3) 模/数转换的结束：一旦模/数转换完成，EOC 端将变成高电平，标志着模/数转换已

经结束。同时，将数码寄存器中的转换结果送至输出三态缓冲器中。

(4) 数字量输出：当输出使能端 OE 允许时，输出三态缓冲器使转换结果的数字代码呈现在 $D_0 \sim D_7$ 端。

以上操作的时序波形示于图 8-3-6 中。ADC0809 芯片属于 ADC0808 系列，此系列除它之外，还有 8 通道的 ADC0808 和 16 通道的 ADC0816/0817。

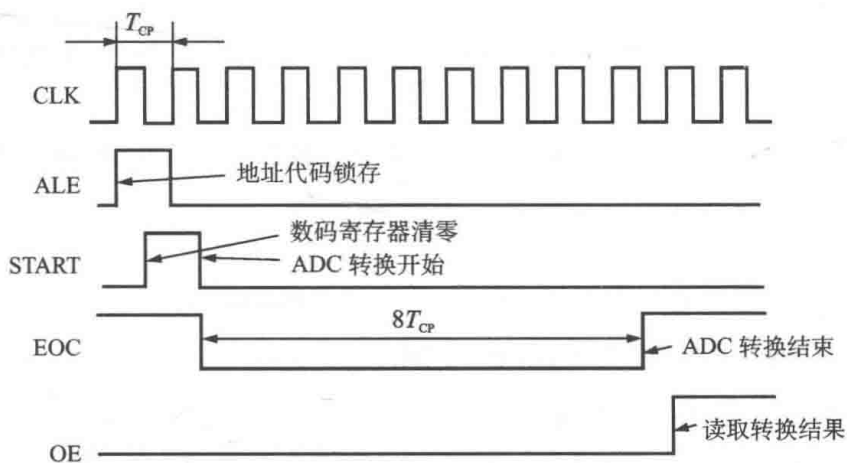


图 8-3-6 ADC0809 的操作时序

2. 5G14433 (MC14433)

5G14433 是双积分型模/数转换器，因其价廉、抗干扰性好，故在一些非快速的场合下得到广泛的应用。5G14433 的结构框图和引脚图示于图 8-3-7(a)、(b) 中。它由时钟源、计数器、积分器、输出锁存器、多路开关、极性判别、溢出检测和逻辑控制电路等组成。

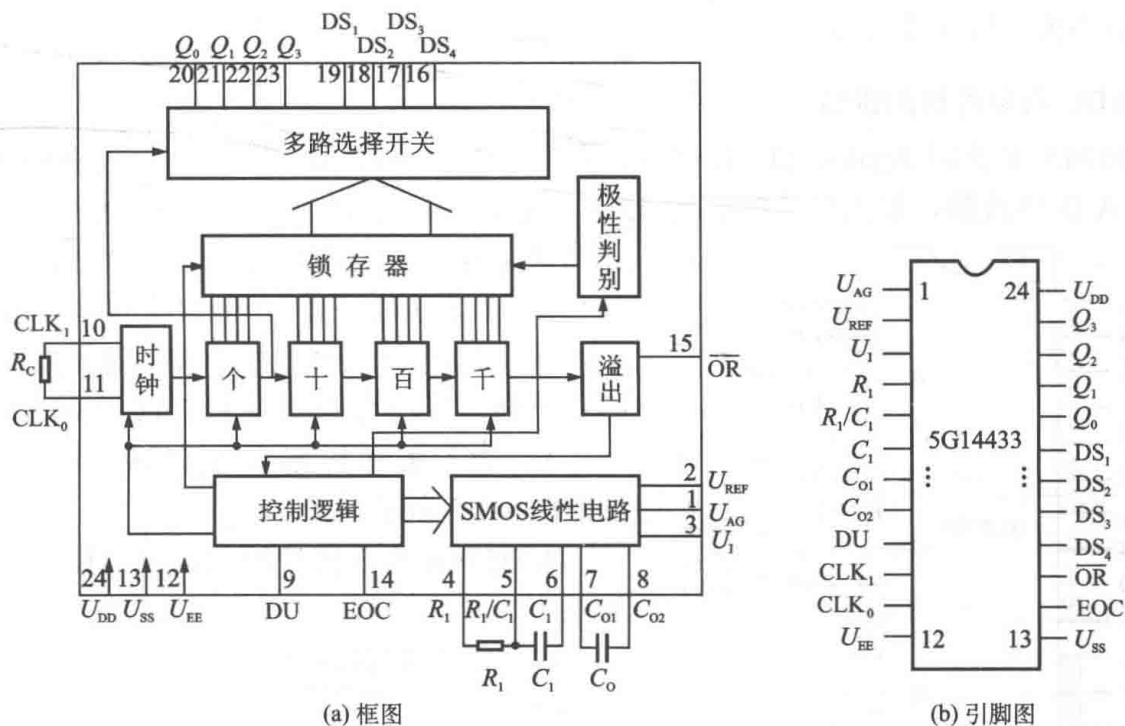


图 8-3-7 5G14433 结构框图和引脚图

5G14433 的各管脚功能如下。

U_{AG} ：模拟地。

U_{REF} ：基准电压输入端。基准电压必须从外部引入。

U_1 ：模拟电压输入端，其接地端为 U_{AG} 。

R_1 / C_1 、 C_1 、 R_1 、 C_{O1} 、 C_{O2} ：外接组件端。 R_1 和 R_1 / C_1 间接入积分电阻 R_1 ， R_1 / C_1 和 C_1 间接入积分电容 C_1 ， C_{O1} 和 C_{O2} 间接入失调补偿电容 C_0 。

DU：更新转换结果输出的控制端。当 DU 与 EOC 连接时，每次模/数转换结果的输出都被更新。

CLK_1 、 CLK_0 ：接电阻 R_C 端。 R_C 为时钟源振荡器的电阻，时钟频率随 R_C 增加而下降。

U_{EE} ：接负电源电压。

U_{SS} ：公共接地端。

EOC：模数转换周期结束的标志。

\overline{OR} ：过输入的标志。当 $|U_1| > U_{REF}$ 时， \overline{OR} 输出低电平。

$DS_1 \sim DS_4$ ：同步字位选通信号端。

$Q_0 \sim Q_3$ ：BCD 码输出端。5G14433 中采用字位动态扫描 BCD 码输出方式，将转换的结果以 BCD 码形式分时按千、百、十、个位由 $Q_0 \sim Q_3$ 端轮流送出，相应的选通信号由 $DS_1 \sim DS_4$ 提供(在 DS_1 选通期间， Q_3 、 Q_2 、 Q_1 、 Q_0 不是只用来表示千位数，此处不作介绍)。

8.4 工程应用

在数据采集、控制及音视频信号输出等领域，ADC、DAC 有着广泛的应用。通常这两类芯片都是和微型控制芯片(MCU)一起协同工作，构成一个数据采集或处理系统。本节将介绍两个典型的工程应用案例。

8.4.1 ADC 与单片机的接口

AD574A 是美国 Analog Device 公司生产的 12 位单片 A/D 转换器。它是采用逐次逼近型的 A/D 转换器，最大转换时间为 $25\mu s$ ，转换精度为 0.05%，所以适合于高精度的快速转换采样系统。芯片内部包含微处理器接口逻辑(有三态输出缓冲器)，故可直接与各种类型的 8 位或者 16 位的微处理器连接，而无需附加逻辑接口电路，且能与 CMOS 及 TTL 电路兼容。

AD574A 采用 28 脚双列直插标准封装，其引脚图如图 8-4-1 所示。

AD574A 有 5 根控制线，逻辑控制输入信号如下。

A_0 ：字节选择控制信号。

CE：片启动信号。

\overline{CS} ：片选信号。

当 $\overline{CS}=0$ ， $CE=1$ 同时满足时，AD574A 才处于

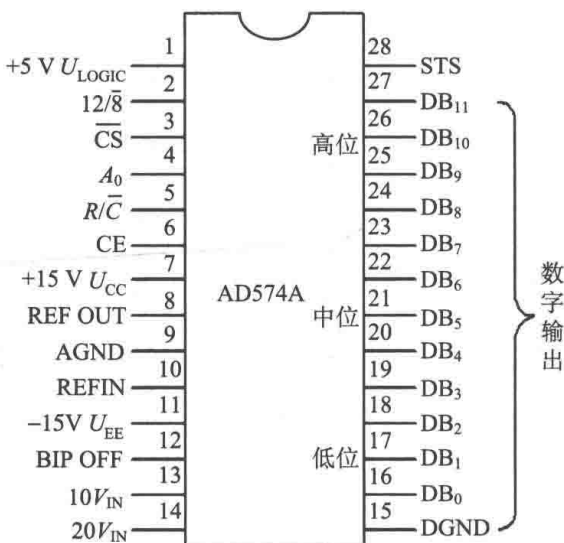


图 8-4-1 AD574A 管脚图

工作状态，否则工作被禁止。

R/\bar{C} ：读数据/转换控制信号。

$12/\bar{8}$ ：数据输出格式选择控制信号。当其为高电平时，对应 12 位并行输出；为低电平时，对应 8 位输出。

当 $R/\bar{C}=0$ ，启动 A/D 转换：当 $A_0=0$ ，启动 12 位 A/D 转换方式；当 $A_0=1$ ，启动 8 位转换方式。

当 $R/\bar{C}=1$ ，数据输出， $A_0=0$ 时，高 8 位数据有效； $A_0=1$ 时，低 4 位数据有效，中间 4 位为 0，高 4 位为三态。

输出信号如下。

STS：工作状态信号线。当启动 A/D 进行转换时，STS 为高电平；当 A/D 转换结束时为低电平。可以利用此线驱动一信号二极管的亮灭，从而表示是否处于 A/D 转换。

其他管脚功能如下。

$10V_{in}, 20V_{in}$ ：模拟量输入端，分别为 10V 和 20V 量程的输入端，信号的另一端接至 AGND。

$DB_{11} \sim DB_0$ ：12 位数字量输出端，送单片机进行数据处理。

REF OUT：10V 内部参考电压输出端。

REF IN：内部解码网络所需参考电压输入端。

BIP OFF：补偿校正端，接至正负可调的分压网络，0 输入时调整数字输出为 0。

AGND：接模拟地。

DGND：接数字地。

AD574A 与单片机的接口方案有两种，一种是单极性接法，可实现输入信号 0~10V 或者 0~20V 的转换；另一种为双极性接法，可实现输入信号 -5~+5V 或者 -10~+10V 转换。

图 8-4-2 是 AD574A 与 8031 单片机的接口电路图，各端口连接说明如下。

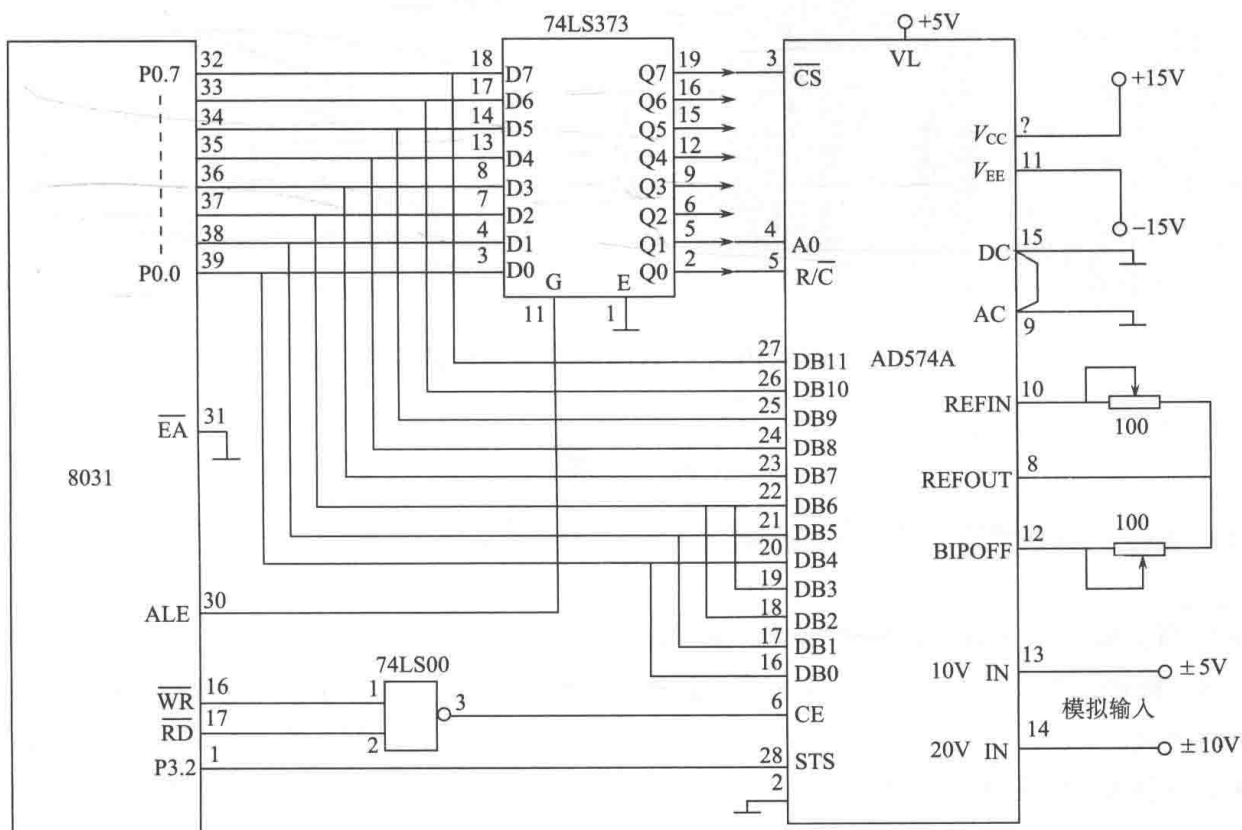


图 8-4-2 AD574A 与 8031 单片机的接口电路图

根据芯片管脚的原理，无论启动、转换还是结果输出，都要保证 CE 端为高电平，所以可以将单片机的 /RD 引脚和 /WR 端通过与非门与 AD574A 的 CE 端连接起来。转换结果分高 8 位、低 4 位与 P0 口相连，分两次读入，所以 $\overline{12}/\overline{8}$ 端接地。同时，为了使 CS、A0、 $\overline{R/C}$ 在读取转换结果时保持相应的电平，可以将来自单片机的控制信号经 74LS373 锁存后再接入。CPU 可采用中断、查询或者程序延时等方式读取 AD574A 的转换结果，本设计采用中断方式，则将转换结束状态 STS 端接到 P3.2 (外部中断 /INT0)。其工作过程如下。

(1) 当单片机执行对外部数据存储器的写指令，并使 $CE=1$ ， $\overline{CS}=0$ ， $\overline{R/C}=0$ ， $A0=0$ 时，进行 12 位 A/D 转换启动。

(2) CPU 等待 STS 状态信号送 P3.2 口，当 STS 由高电平变为低电平时，就表示转换结束。转换结束后，单片机通过分两次读外部存储器操作，读取 12 位的转换结果数据。

(3) 当 $CE=1$ ， $\overline{CS}=0$ ， $\overline{R/C}=1$ ， $A0=0$ 时，读取高 8 位；当 $CE=1$ ， $\overline{CS}=0$ ， $\overline{R/C}=1$ ， $A0=1$ 时，读取低 4 位。

8.4.2 DAC 与单片机的接口

图 8-4-3 是 DAC0832 与 AT89C52 单片机的接口电路，用于产生一个模拟方波信号，读者可自行分析其工作原理。

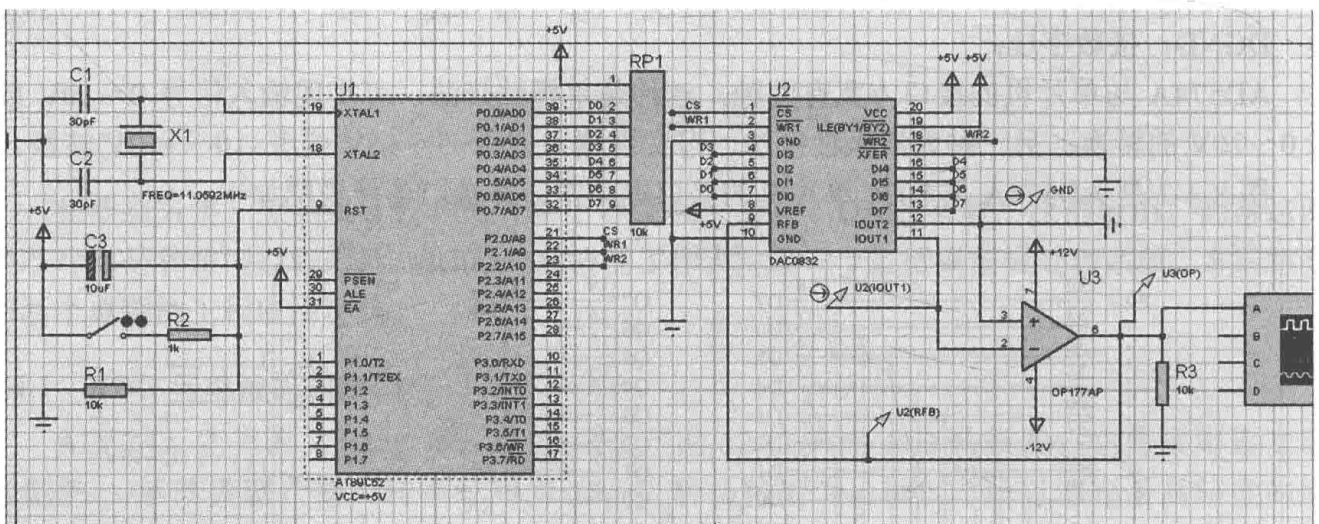


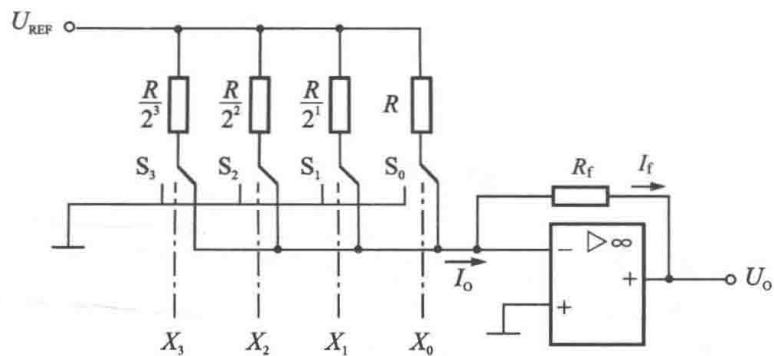
图 8-4-3 DAC0832 与 AT89C52 单片机的接口电路

习 题

8.1 在图 8-2-1 所示的 4 位 T 形电阻网络 DAC 中，参考电压 $U_{REF} = 10V$ ，求输入为 1011 时的输出电压 U_O 。

8.2 图示为一个权电阻网络 DAC 电路。图中电子开关 $S_3 \sim S_0$ 分别在输入数字量 $X_3 \sim X_0$ 控制下动作。 $X_i = 1$ 时，接到运放的“—”端； $X_i = 0$ 时，接到地。试推导电流 I_O 、输出电压 U_O 与 4 位二进制输入值 X 之间的关系式。

8.3 在图 8-2-5 所示的 4 位倒 T 形电阻网络 DAC 中，参考电压 $U_{REF} = 10V$ ，求输入为 1110 时的输出电压 U_O 。



题 8.2 图

8.4 逐次逼近型 ADC 与双积分型 ADC 各具有什么特点?

8.5 若把图 8-3-2 中 3 位逐次逼近型 ADC 扩大到 10 位, 时钟频率为 1MHz, 试计算完成一次转换所需的时间。

8.6 在图 8-3-3 双积分型 ADC 中, 设计数器为 8 位, CP 脉冲的频率 $f_C = 1\text{MHz}$, $U_{\text{REF}} = -10\text{V}$ 。

- (1) 计算采样积分时间 T_1 ;
- (2) 计算 $U_1 = 3.75\text{V}$ 时, 比较积分时 $(T_2 - T_1)$ 间转换完成后, 计数器的状态;
- (3) 计算 $U_1 = 2.5\text{V}$ 时, 转换完成后, 计数器的状态。

8.7 双积分型 ADC 电路中的计数器若做成十进制的, 其最大计数长度为 $(2000)_{10}$, 时钟脉冲频率 $f_C = 10\text{kHz}$, 则完成一次转换最长需要多少时间? 若已知计数器的计数值 $N = (369)_{10}$, 基准电压 $U_{\text{REF}} = \pm 6\text{V}$, 此时输入电压 U_1 有多大?

参 考 文 献

- 康华光. 2002. 电子技术基础[M]. 4版. 北京: 高等教育出版社.
- 李雪飞. 2014. 电子技术基础[M]. 北京: 清华大学出版社.
- 李洋. 2009. EDA 技术实用教程[M]. 北京: 机械工业出版社.
- 秦曾煌. 2009. 电工学(下册)——电子技术[M]. 7版. 北京: 高等教育出版社.
- 王成华, 王友仁, 胡志忠, 等. 2008. 电子线路基础[M]. 北京: 清华大学出版社.
- 王志功, 沈永朝. 2013. 电路与电子线路基础——电子部分[M]. 北京: 高等教育出版社.
- 吴建强, 张继红. 2015. 电路与电子技术[M]. 北京: 高等教育出版社.
- 杨素行. 2006. 模拟电子技术基础简明教程[M]. 3版. 北京: 高等教育出版社.
- 张新喜. 2010. Multisim 10 电路仿真及应用[M]. 北京: 机械工业出版社.
- Boylestad R, Nashelsky L. 2013. Electronic Devices and Circuit Theory[M]. 9th ed. Beijing: Publishing House of Electronics Industry.
- Hambley A R. 2012. Electrical Engineering: Principles and Applications [M]. 5th ed. Beijing: Publishing House of Electronics Industry.