

南京航空航天大学

第1页 (共6页)

二〇二〇~二〇二一学年第1学期 《数字电路与逻辑设计II》 考试试题

考试日期： 2021年1月14日 试卷类型：A 试卷代号：

班号

学号

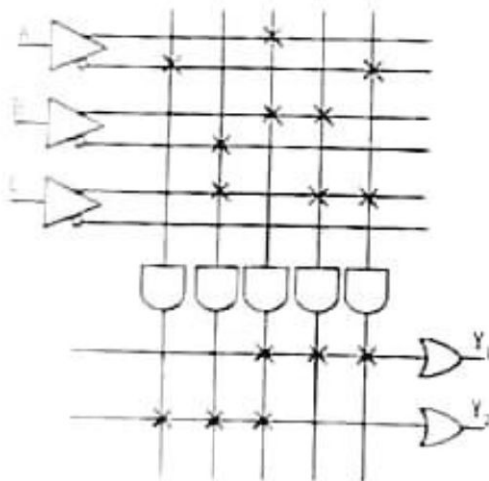
姓名

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

本题分数	20
得分	

一、 填空题 (每个空格 2 分)

- 1、 $(75)_{10} = (\quad)_2 = (\quad)_{8421BCD}$.
- 2、 $(-117)_{10} = (\quad)_{8 \text{ 位 } 2 \text{ 进制反码}} = (\quad)_{8 \text{ 位 } 2 \text{ 进制补码}}$
- 3、在不影响逻辑功能的情况下, 对 TTL 与非门的多余引脚应该()
- 4、用反演规则求函数 $F = (A + \overline{BC})\overline{D} + E$ 的反函数(不化简)。 $\overline{F} = (\quad)$.
- 5、PLA 实现的组合电路如下图所示, 写出:
 $Y_1 = (\quad)$
 $Y_2 = (\quad)$



- 6、 $1K \times 2$ 的 RAM 组成 $64K \times 8$ 的 RAM 要用()片, 组成的这个 RAM 有()根地址线。

本题分数	10
得 分	

二、

$F(A, B, C, D) = \sum m(0,1,5,11,14,15) + \sum d(2,8,10,13)$ 的最简与或表达式, 画出两级与非门实现该函数的电路; 并写出其消除逻辑险象后的表达式。

本资源免费共享 收集网站 nuaa.store

本题分数	10
得 分	

三、1 位二进制数码比较器有三个输入端 A、B、C, 要求:

- (1) 当 $A=B=C$ 时, $F_1=1$, 否则为 0;
- (2) 当 $A<B$ 时, $F_2=0$, 否则为 1

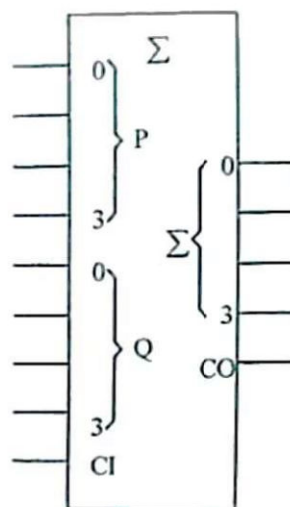
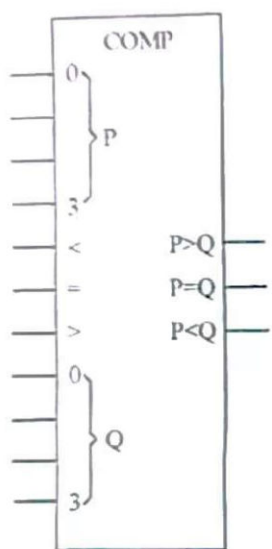
试用一片 3 线-8 线译码器 74138 外加一个 2 输入与非门和一个 2 输入与门来完成。要求列出真值表(填在表中), 写出 F_1 的最小项表达式, F_2 的最大项表达式并画出逻辑图。

A	B	C	F ₁	F ₂
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

本资源免费共享 收集网站 nuaa.store

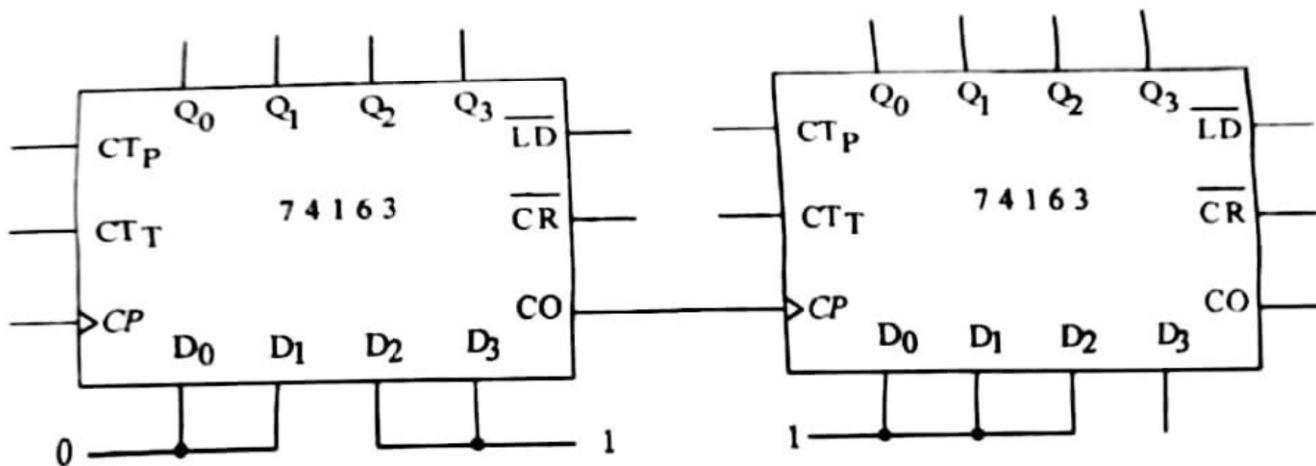
本题分数	8
得分	

四、A 和 B 是两个 4 位无符号二进制数，试用数值比较器和加法器配上适当的门电路设计一个大数减小数电路，当 A>B 时，输出 A-B，当 A<B 或者 A=B 时，输出 B-A。



本题分数	10
得分	

五、试以 74163 计数器为核心设计实现一个模 24 的基数器。给出设计说明并完成逻辑图。



本题分数	10
得 分	

六、一个序列检测器，当输入 $x=1001$ 时，输出 $z=1$ ，其他情况输出都为 0。试画出其最简状态图。例如：

X:00100110011

Z:00000100010

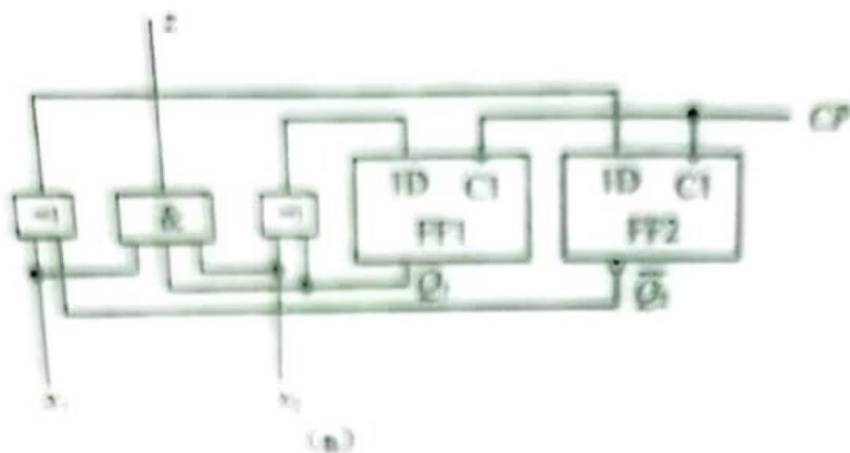
本资源免费共享 收集网站 nuaa.store

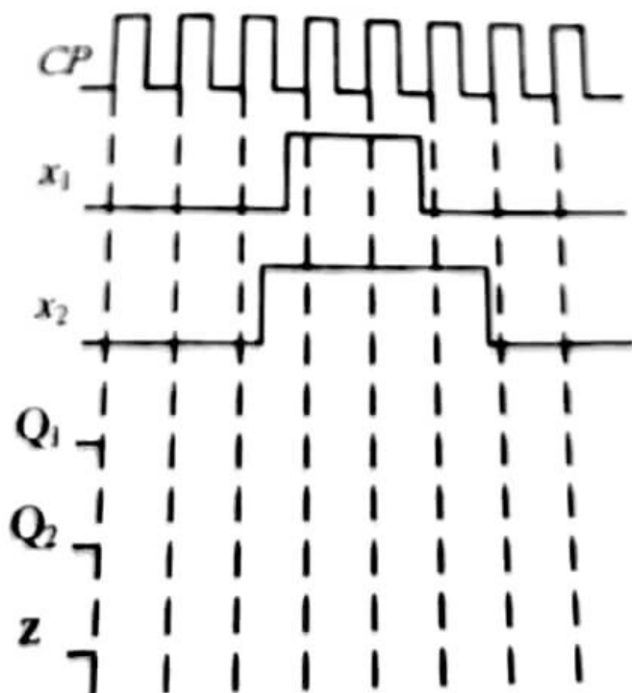
本题分数	10
得 分	

七、分析下图所示的同步时序电路。

(1) 写出其激励方程、输出方程和状态方程。并列出现态表。

(2) 并画出在 CP 脉冲作用下 Q_1, Q_2, z 的波形于图(b)中(设初态均为 0)

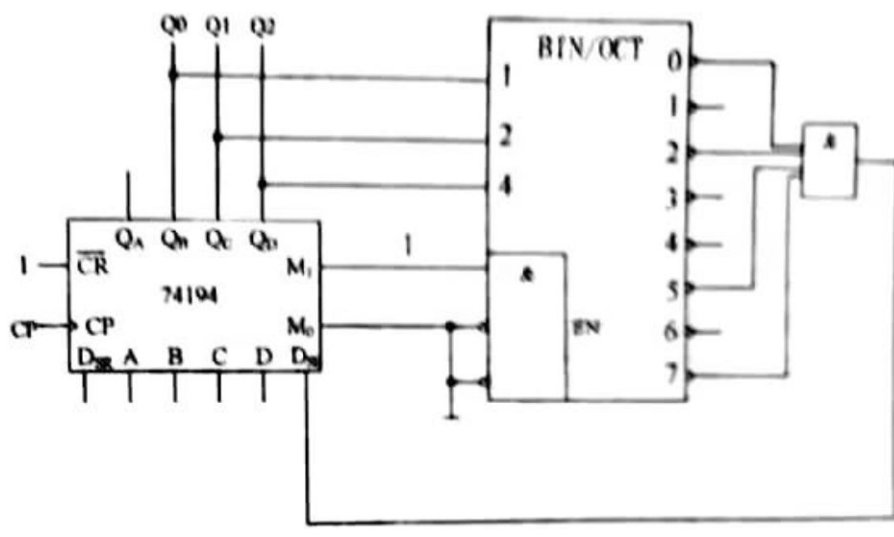




本题分数	10
得分	

八、由移位寄存器 74194 与 3-8 译码器构成的时序电路如下图所示，其中 $Q_2 Q_1 Q_0$ 为电路状态，试求：

- (1) 写出 D_{SL} 的函数表达式；
- (2) 列出电路完整的状态表和状态图；
- (3) 说明电路的逻辑功能；
- (4) 判断电路的自启动性。



状态表

Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}

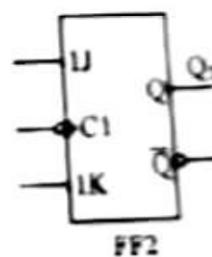
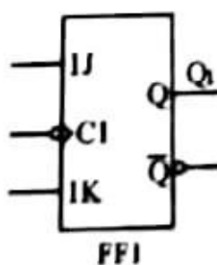
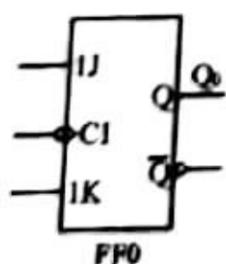
本题分数	12
得分	

九、用 JK 触发器辅以适当门电路设计一个具有以下基数规律的计数器。

0, 3, 2, 4, 1, 7, 0, 3, 2, 4, 1, 7, 0, 3, 2,(需有设计

过程)

本资源免费共享 收集网站 nuaa.store



附录:

表 1 同步计数器 74163 功能表

输 入									输 出			
CP	\overline{CR}	\overline{LD}	CT _P	CT _T	D ₃	D ₂	D ₁	D ₀	Q ₃	Q ₂	Q ₁	Q ₀
↑	0	×	×	×	×	×	×	×	0	0	0	0
↑	1	0	×	×	D ₃	D ₂	D ₁	D ₀	D ₃	D ₂	D ₁	D ₀
×	1	1	0	×	×	×	×	×	保持			
×	1	1	×	0	×	×	×	×	保持			
↑	1	1	1	1	×	×	×	×	计数			

表 2 移位寄存器 74194 功能表

输 入										输 出				操作
\overline{CR}	M ₁	M ₀	CP	D _{SL}	D _{SR}	A	B	C	D	Q _A	Q _B	Q _C	Q _D	
0	×	×	×	×	×	×	×	×	×	0	0	0	0	复位
1	0	0	×	×	×	×	×	×	×	Q _A ⁿ	Q _B ⁿ	Q _C ⁿ	Q _D ⁿ	保持
1	0	1	↑	×	1	×	×	×	×	1	Q _A ⁿ	Q _B ⁿ	Q _C ⁿ	右移
1	0	1	↑	×	0	×	×	×	×	0	Q _A ⁿ	Q _B ⁿ	Q _C ⁿ	
1	1	0	↑	1	×	×	×	×	×	Q _B ⁿ	Q _C ⁿ	Q _D ⁿ	1	左移
1	1	0	↑	0	×	×	×	×	×	Q _B ⁿ	Q _C ⁿ	Q _D ⁿ	0	
1	1	1	↑	×	×	A	B	C	D	A	B	C	D	置数